

eicn

**Ecole d'ingénieurs
du canton de Neuchâtel**

Avenue de l'Hôtel-de-Ville 7
CH-2400 Le Locle



ORIENTATION MME – module microélectronique

CIRCUITS INTEGRES ANALOGIQUES



ORIENTATION MME – module microélectronique

MODELES DES TRANSISTORS

MOD TABLE DES MATIERES

1	INTRODUCTION	1
2	CONVENTIONS ET SYMBOLES.....	2
3	TRANSISTOR COMME SOURCE DE COURANT COMMANDÉE.....	3
3.1	MODÈLES POUR LES TRANSISTORS BIPOLAIRES EN MODE NORMAL DIRECT.....	4
3.2	MODÈLES POUR LES TRANSISTORS MOS EN MODE SATURÉ, FORTE INVERSION.....	5
3.3	MODÈLES POUR LES TRANSISTORS MOS EN MODE SATURÉ, FAIBLE INVERSION.....	6
4	TRANSISTOR UTILISÉ COMME INTERRUPTEUR	7
4.1	TRANSISTOR BIPOLAIRE.....	7
4.2	TRANSISTOR MOS.....	8
5	TRANSISTOR MOS UTILISÉ COMME RÉSISTANCE.....	9
6	INTERRUPTEUR ANALOGIQUE MOS (ANALOG SWITCH).....	10
7	RÈGLES DE SIMILITUDE (PRINCIPALEMENT APPLIQUÉES EN ANALOGIQUE)	12

MODÈLES

1 INTRODUCTION

La conception des circuits intégrés analogiques requiert de bonnes connaissances technologiques afin de tirer le meilleur parti des propriétés spécifiques aux dispositifs intégrés.

Leurs principaux avantages sont les suivants:

- les composants peuvent être dimensionnés sur mesure,
- les connexions internes sont très courtes,
- les capacités parasites sont très faibles,
- le couplage thermique entre composants est excellent,
- l'appariement d'éléments est facile et reproductible.

Leurs principaux inconvénients sont les suivants:

- les inductances sont difficiles à implanter sauf lors de cas exceptionnels où une très faible valeur est requise,
- les condensateurs sont limités à de faibles valeurs de l'ordre de quelques dizaines de pF,
- de larges plages de valeurs de résistances sont inexistantes,
- le concepteur ne dispose par définition que d'une seule technologie; il doit donc se passer d'une grande diversité de composants,
- les paramètres technologiques sont ajustés pour optimiser un composant au détriment des autres; aussi, ces derniers ont des caractéristiques moins bonnes que celles d'éléments discrets,
- la précision absolue des composants est faible,
- les éléments parasites sont nombreux et leurs valeurs sont proches de celles des éléments utiles.

De plus, le choix d'une solution pour réaliser une fonction donnée est souvent lié au coût de la puce qui dépend essentiellement de sa surface et du rendement de fabrication; pour cela, l'utilisation de transistors sera généralement préférée à l'utilisation de composants passifs occupant plus de surface.

Ainsi, les principales techniques retenues par les concepteurs de circuits intégrés analogiques, consistent à utiliser des transistors fonctionnant en source de courant, pour polariser des circuits ou comme charge active, et à utiliser des composants appariés pour exploiter la différence entre deux grandeurs telles que des tensions, des courants ou des charges.

Ce document examine principalement les cellules fondamentales des circuits intégrés analogiques linéaires.

La première partie est consacrée à rappeler les notions nécessaires permettant au lecteur de comprendre le fonctionnement des dispositifs traités et les relations obtenues.

La deuxième partie est consacrée à l'étude de sources et de miroirs de courants car ce sont des dispositifs fondamentaux pour les circuits intégrés analogiques.

La troisième partie traite des étages amplificateurs fondamentaux.

La quatrième partie passe en revue des étages de sortie simples.

La cinquième partie examine des références de tension.

2 CONVENTIONS ET SYMBOLES

Transistors bipolaires et MOS

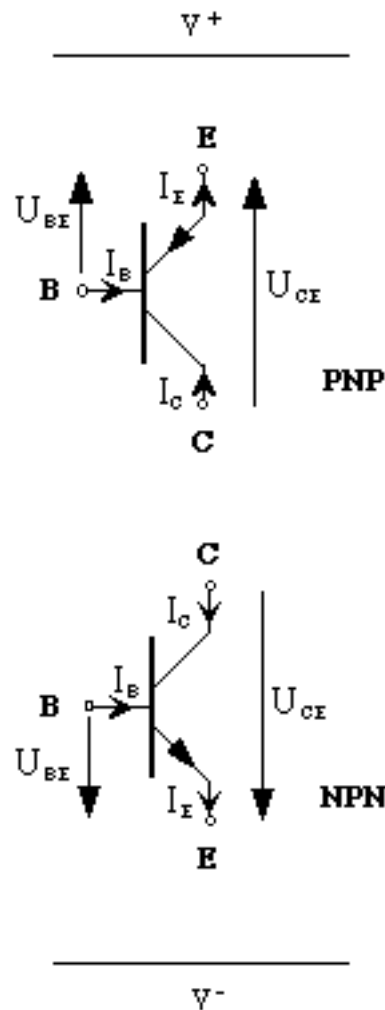


Figure 1: transistors bipolaires

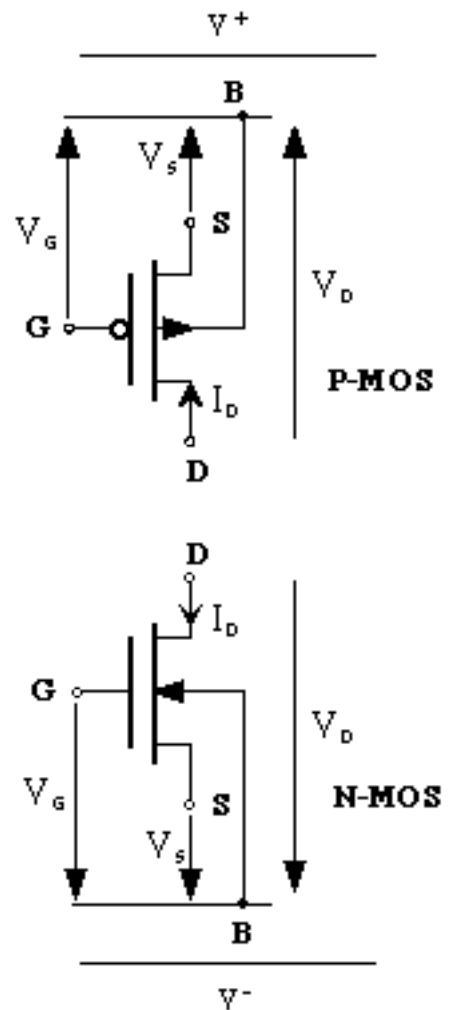


Figure 2: transistors MOS

Remarques:

- par défaut, le substrat des transistors MOS est relié à l'alimentation négative pour le N-MOS et à l'alimentation positive pour le P-MOS.
- les modèles qui décrivent le courant du collecteur, respectivement du drain, proposés dans ce chapitre sont valables pour les transistors NPN et N-MOS. Pour les transistors PNP et P-MOS, les mêmes modèles sont utilisables à condition de placer un signe moins devant l'expression et d'inverser le signe des tensions respectivement des potentiels. Les valeurs numériques utilisées pour ces tensions et potentiels sont négatives.

3 TRANSISTOR COMME SOURCE DE COURANT COMMANDÉE

Lorsqu'ils sont utilisés dans les circuits analogiques, les transistors sont polarisés pour qu'ils se comportent en source de courant commandée.

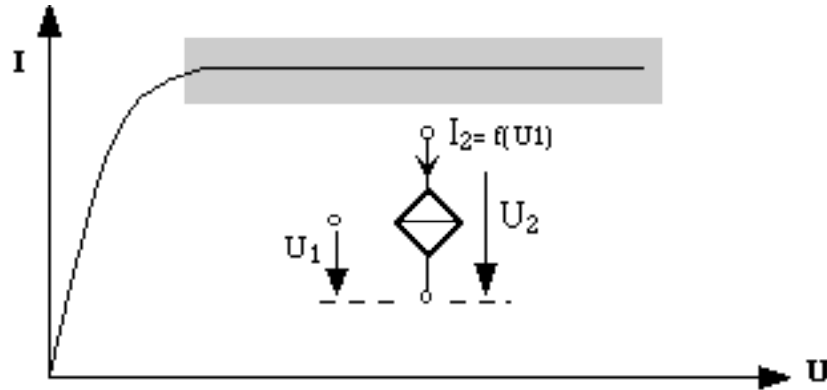


Figure 3: caractéristique de sortie d'un transistor

Idéalement, le courant de sortie est indépendant de la tension de sortie. Mais en pratique, cette source est dégradée par *l'effet Early* pour les transistors bipolaires et par *l'effet de modulation du canal* pour les MOS.

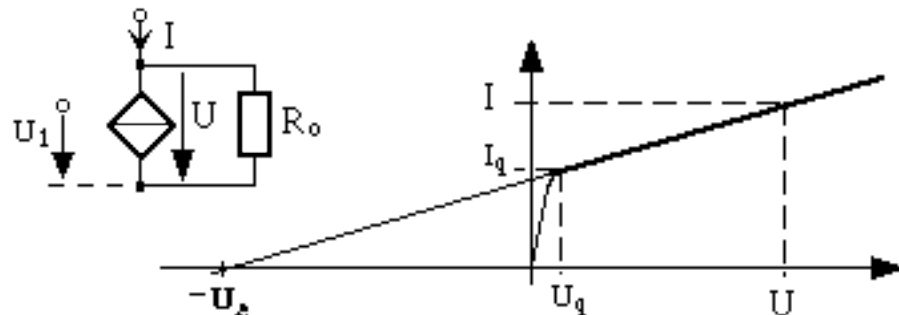


Figure 4: caractéristique de sortie réelle d'un transistor

Courant:
$$I = I_q \frac{U_A + U}{U_A + U_q} = I_q \left(1 + \frac{U}{U_A} \right)$$

Résistance interne:
$$R_0 = \frac{U_A}{I_q}$$

U_A est une caractéristique du transistor appelée *tension de Early*, elle n'est pas connue avec précision; selon les technologies, elle se situe entre 10V et 100V.

I_q est le courant de repos du transistor.

3.1 Modèles pour les transistors bipolaires en mode normal direct

Modèle Ebers et Moll:

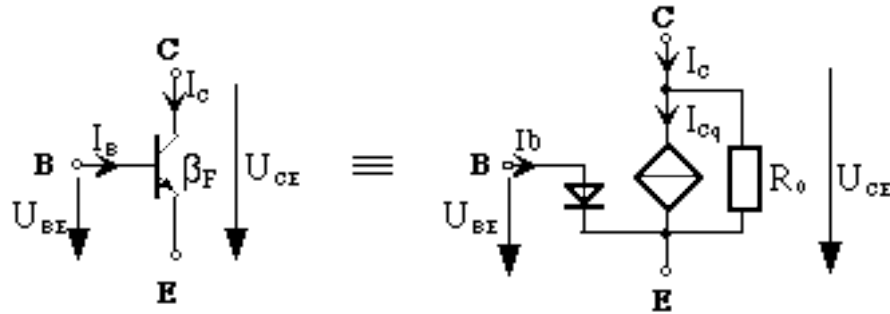


Figure 5: modèle Ebers et Moll du transistor bipolaire NPN en mode normal direct

Courant de collecteur: $I_{Cq} = \beta_F I_B = I_S e^{\frac{U_{BE}}{U_T}}$ ou $I_S = k_p A$

Résistance de sortie: $R_0 = \frac{U_A}{I_{Cq}}$

Conditions: $I_B > 0; U_{BC} = 0$

Paramètres: k_p : dépend de paramètres technologiques
 A : surface d'injection-collection du transistor
 U_T : tension thermodynamique ($U_T = 26 \text{ mV}$ à 300°K)

Modèle pour accroissements:

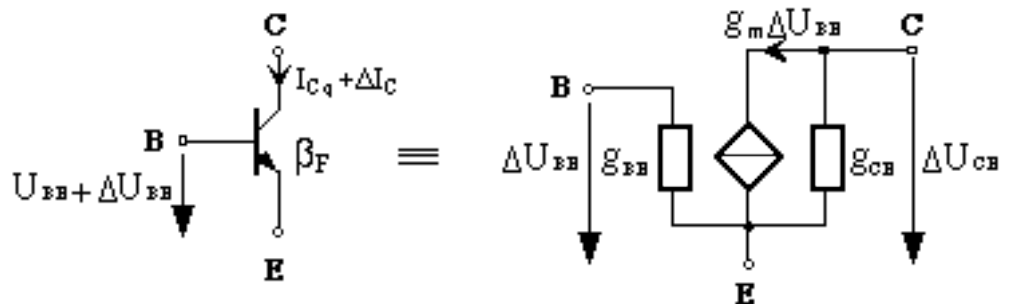


Figure 6: modèle pour accroissements du transistor bipolaire

Transconductance: $g_m = \frac{I_{Cq}}{U_T}$

Conductance différentielle d'entrée: $g_{BE} = \frac{I_{Bq}}{U_T} = \frac{g_m}{\beta_F}$

Conductance différentielle de sortie: $g_{CE} = \frac{I_{Cq}}{U_A} = \frac{g_m U_T}{U_A}$

3.2 Modèles pour les transistors MOS en mode saturé, forte inversion

Modèle non-linéaire:

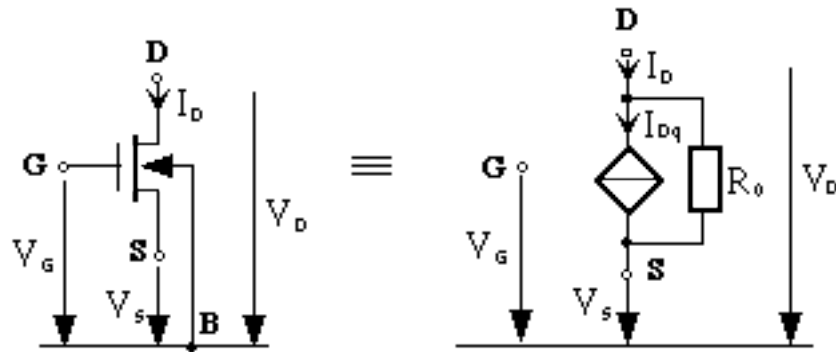


Figure 7: modèle non-linéaire du transistor MOS

Courant de drain:
$$I_{Dq} = \frac{\beta}{2n} (V_G - V_{T0} - n V_S)^2 \quad \text{où } \beta = k_p \frac{W}{L}$$

Résistance de sortie:
$$R_0 = \frac{U_A}{I_{Dq}}$$

Conditions:
$$V_D > \frac{V_G - V_{T0}}{n} = \sqrt{\frac{2 I_{Dq}}{n \beta}} + V_S; \quad V_G > V_{T0} + n V_S$$

Paramètres: k_p, n, V_{T0} : dépend de paramètres technologiques
 W : largeur du canal du MOS
 L : longueur du canal du MOS

Modèle pour accroissements:

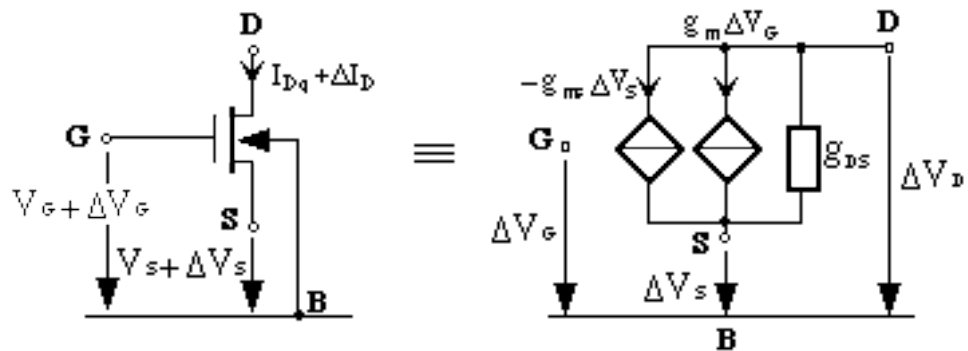


Figure 8: modèle pour accroissements du transistor MOS

Transconductance:
$$g_m = \sqrt{\frac{2\beta I_{Dq}}{n}}$$

Transconductance de source:
$$g_{ms} = n g_m$$

Conductance différentielle de sortie:
$$g_{DS} = \frac{I_{Dq}}{U_A}$$

3.3 *Modèles pour les transistors MOS en mode saturé, faible inversion*

La faible inversion est un domaine de fonctionnement du MOS pour lequel la tension grille-source est égale ou inférieure à la tension de seuil. Ce domaine est notamment utilisé dans les applications de faible puissance.

La caractéristique de transfert d'un MOS en faible inversion est exponentielle.

Pratiquement, la limite entre faible et forte inversion est atteinte lorsque le potentiel de grille vaut:

$$V_G = V_{T0} + 2nU_T + V_S$$

Ce qui correspond à:

$$I_D = 2n\beta U_T^2$$

Pour le dimensionnement, il est préférable de se référer au courant qui est généralement contrôlé; la limite est ainsi déterminée lorsque le coefficient d'inversion est égal à 1:

$$IC = \frac{I_D}{2n\beta U_T^2} = 1$$

Modèle non-linéaire:

Courant de drain:
$$I_D = I_{D0} e^{\frac{V_G}{nU_T}} e^{\frac{-V_S}{U_T}} - e^{\frac{-V_D}{U_T}} \quad \text{où} \quad I_{D0} = k_p \frac{W}{L}$$

Résistance de sortie:
$$R_0 = \frac{U_A}{I_D}$$

Conditions:
$$V_D > 3U_T + V_S; \quad IC < 1$$

Paramètres: k_p : paramètre technologique
 W : largeur du canal du MOS
 L : longueur du canal du MOS

Modèle dynamique:

Transconductance:
$$g_m = \frac{I_{Dq}}{nU_T}$$

Transconductance de source:
$$g_{mS} = ng_m$$

Conductance différentielle de sortie:
$$g_{DS} = \frac{I_{Dq}}{U_A}$$

4 TRANSISTOR UTILISÉ COMME INTERRUPTEUR

Dans de nombreuses applications, notamment en logique, les transistors sont polarisés pour se comporter comme des interrupteurs.

On appelle *mode "ON"* le régime de fonctionnement où le transistor se comporte pratiquement comme une résistance. On appelle *mode "OFF"* le mode bloqué.

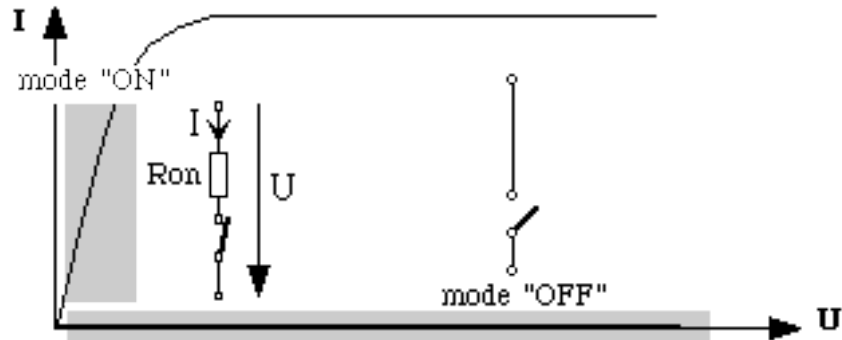


Figure 9: caractéristique de sortie d'un transistor

4.1 Transistor bipolaire

Transistor bipolaire en mode "ON":

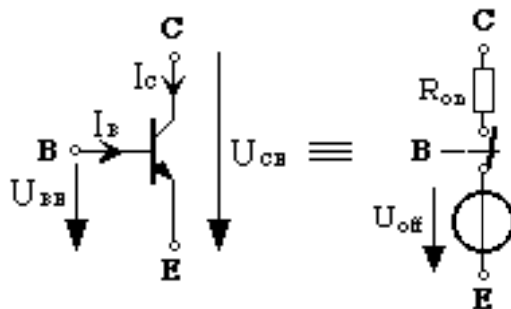


Figure 10: transistor bipolaire en mode "ON"

$$\text{Conditions: } I_B > \frac{I_C}{\beta}, \quad U_{CE} > 0$$

Remarque: la caractéristique de sortie du transistor bipolaire commandé en tension ne passe pas par l'origine. En effet, pour une certaine valeur de U_{CE} (U_{off}), le courant de collecteur est nul.

Transistor bipolaire en mode "OFF":

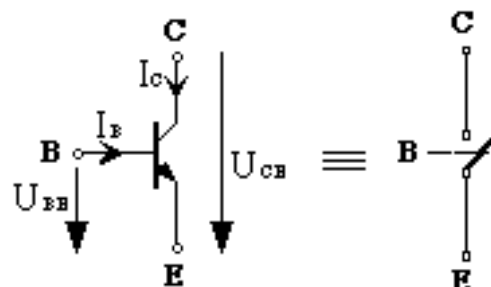


Figure 11: transistor bipolaire en mode "OFF"

$$\text{Conditions: } I_B = 0; \quad I_C = 0$$

4.2 Transistor MOS

Transistor MOS en mode "ON":

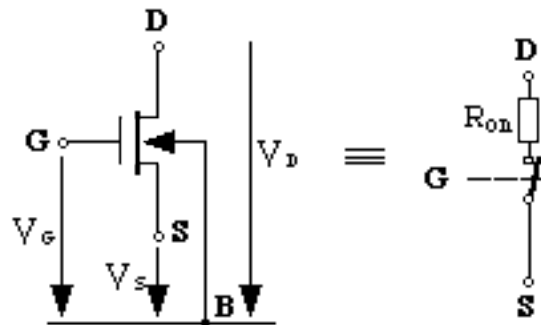


Figure 12: MOS en mode "ON"

Courant de drain:
$$I_D = \beta (V_D - V_S) \left(V_G - V_{T0} - \frac{n}{2} (V_D + V_S) \right)$$

Résistance:
$$R_{ON} = \frac{1}{\beta \left(V_G - V_{T0} - \frac{n}{2} (V_D + V_S) \right)}$$

Conditions:
$$V_S < V_D < \frac{V_G - V_{T0}}{n} = \sqrt{\frac{2 I_{Dq}}{n \beta}} + V_S$$

Transistor MOS en mode "OFF":

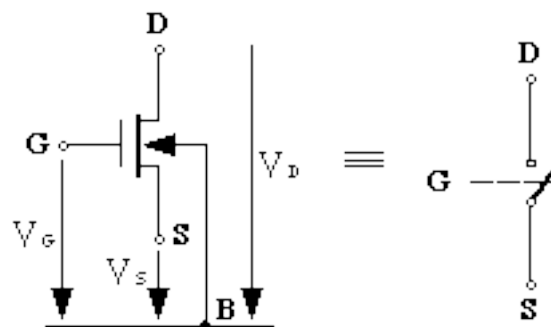


Figure 13: MOS en mode "OFF"

Conditions:
$$V_G < V_{T0} \quad I_D = 0$$

5 TRANSISTOR MOS UTILISÉ COMME RÉSISTANCE

La structure géométrique du MOS ne permet pas de différencier source et drain. Dans le canal, le courant peut circuler dans un sens ou dans l'autre. Cette caractéristique permet d'utiliser le MOS comme résistance.

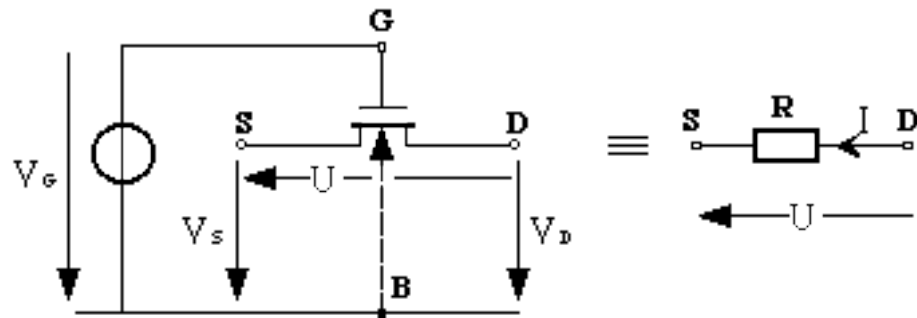


Figure 14: MOS comme résistance

Résistance:
$$R = \left. \frac{dU}{dI} \right|_{V_S, V_D} = \frac{1}{\beta (V_G - V_{T0} - \frac{n}{2}(V_D + V_S))} = R_{on}$$

En supposant V_G constant, la relation précédente amène les remarques suivantes:

- la linéarité de la résistance est limitée à un domaine où la tension U est faible,

$$U = (V_D - V_S) \quad 0$$

- la résistance dépend de la valeur moyenne des potentiels V_D et V_S ; de plus, lorsque cette valeur est proche de $V_G - V_{T0}$, la résistance tend vers infini.

$$\frac{V_D + V_S}{2} < \frac{V_G - V_{T0}}{n}$$

6 INTERRUPTEUR ANALOGIQUE MOS (ANALOG SWITCH)

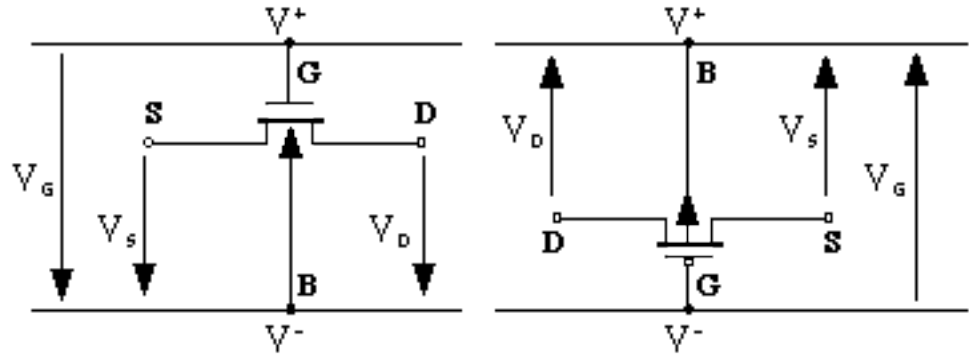


Figure 15: interrupteur analogique MOS

Conduction: $g = \beta (V^+ - V_{T0n} - \frac{n}{2}(V_D + V_S))$; pour: $V_D > V_S$

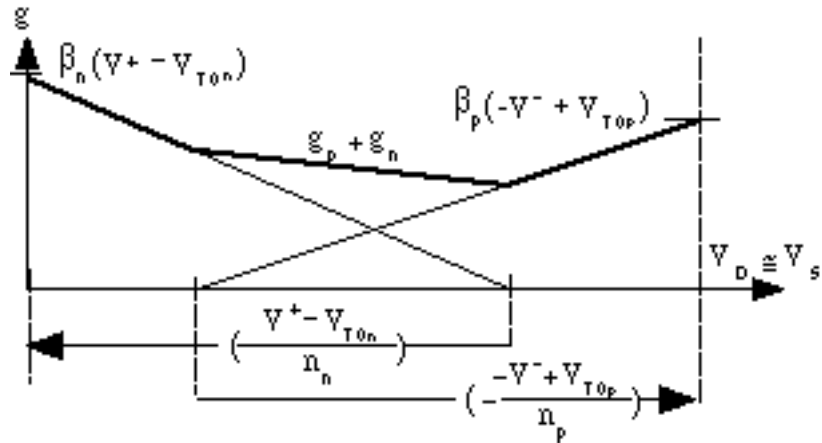


Figure 16: conduction des MOS

Remarque: une région de conduction nulle peut apparaître lorsque la tension d'alimentation est inférieure à une valeur critique: $(V^+ - V^-) \frac{2V_{T0}}{2-n}$

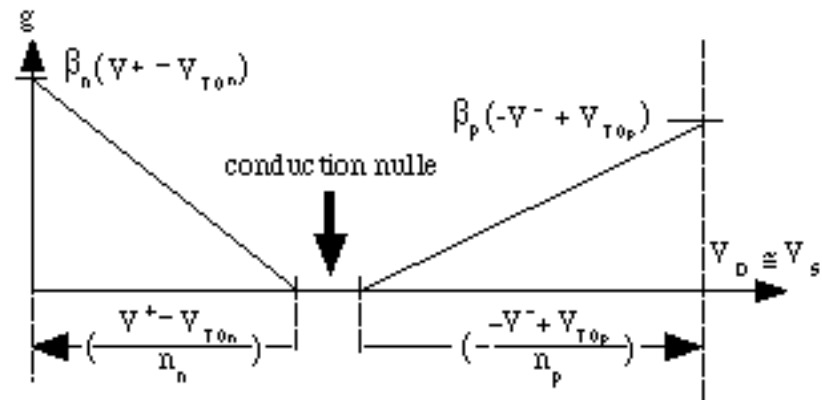


Figure 17: zone de non-conduction

Porte de transmission:

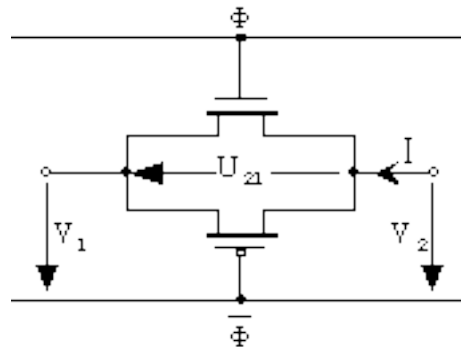


Figure 18: porte de transmission

L'association d'un P-MOS et d'un N-MOS permet la conduction tant que les potentiels d'entrée et de sortie sont compris entre les potentiels d'alimentation

$$g = g_p + g_n; \text{ pour } U_{21} = 0$$

Ce composant est à la base de techniques originales, spécifiques aux technologies CMOS:

- en logique, il permet l'économie de transistors pour certaines fonctions,
- en analogique, il permet notamment la réalisation de filtres dont les constantes de temps sont déterminées par un rapport entre deux condensateurs; il est encore à la base de techniques dynamiques où la comparaison entre deux grandeurs utilise séquentiellement le même composant au lieu d'utiliser deux composants, afin de s'affranchir des erreurs d'appariement.

7 RÈGLES DE SIMILITUDE (principalement appliquées en analogique)

Les composants intégrés ont des caractéristiques absolues présentant de grandes fluctuations; par contre, leurs caractéristiques relatives peuvent être très similaires pour autant que certaines règles soient respectées.

Ainsi, la conception des circuits intégrés analogiques consiste à exploiter autant que possible des solutions ayant recours à la comparaison de grandeurs.

Pour atteindre une bonne précision, les composants à apparier sont implantés en respectant au mieux les règles suivantes:

1. Utiliser les mêmes structures technologiques.

On évitera, par exemple, d'implanter une résistance diffusée et une résistance en Si polycristallin si on désire que leurs caractéristiques soient identiques.

2. Placer les composants à apparier sur une ligne isothermique.

Cette règle est appliquée lorsqu'il existe une source de chaleur sur la puce, par exemple un composant de puissance.

3. Donner aux composants la même forme et la même taille.

Il est possible, par exemple, d'implanter 2 résistances identiques en utilisant la même structure et en leur donnant des dimensions, voire des formes différentes, pour autant que le rapport entre la longueur et la largeur de la géométrie soit conservé; toutefois, en raison des fluctuations spatiales des paramètres technologiques, l'appariement sera médiocre.

4. Rapprocher autant que possible les composants à apparier.

L'application de cette règle permet de diminuer les effets des fluctuations spatiales des paramètres technologies.

5. Implanter les composants de sorte qu'ils aient un centre de géométrie identique.

Pour cela, il est généralement nécessaire de les décomposer en éléments unitaires.

Par exemple, si on désire apparier 2 condensateurs métal-poly., il sera judicieux de les décomposer en un certain nombre de condensateurs élémentaires que l'on répartira de manière homogène autour d'un centre de gravité. Cette disposition permet une distribution uniforme des variations de l'épaisseur d'oxyde.

La décomposition en composants élémentaires est aussi utilisée lors de l'implantation de composants dont le rapport des tailles n'est pas entier.

6. Placer les composants pour que les courants qui les traversent aient la même orientation et le même sens.

Cette règle permet d'éviter des différences de conduction dues à l'anisotropie des matériaux cristallins et de certaines étapes technologiques.

7. Réaliser un environnement identique pour tous les éléments à apparier.

L'environnement d'un composant influence ses caractéristiques. Par exemple, la présence de régions dopées proches d'un transistor modifie son comportement.

8. Ne pas implanter des composants de taille minimale.

Les bords des géométries intégrées sont imprécis en raison des limites de résolution du procédé photo-lithographique et de la diffusion latérale des régions dopées. Aussi, pour une faible dimension l'incertitude est importante.



ORIENTATION MME – module microélectronique

SOURCES DE COURANT

SOU TABLE DES MATIERES

1 INTRODUCTION1

2 SOURCES DE COURANT BIPOLAIRES2

2.1 SYMÉTRIE ENTRE TRANSISTORS BIPOLAIRES.....2

2.2 PLANS DE MASQUES DE TRANSISTORS APPARIÉS.....2

2.3 DISSYMÉTRIES3

2.4 GÉNÉRATEUR SIMPLE DE COURANT À TRANSISTORS BIPOLAIRES4

2.5 COMMENTAIRE.....4

3 MIROIRS DE COURANT BIPOLAIRES5

3.1 MIROIRS SIMPLES5

3.2 MIROIRS AVEC COMPENSATION DU COURANT DE BASE.....6

3.3 MIROIRS À RAPPORTS FRACTIONNAIRES7

3.4 RÉALISATION COMPACTE POUR TRANSISTORS MULTIÉMETTEURS7

3.5 MIROIRS À RAPPORTS QUELCONQUES8

3.6 MIROIRS À GRAND RAPPORT.....8

3.7 AUGMENTATION DE LA RÉSISTANCE INTERNE:.....9

3.8 COMMENTAIRE.....10

4 SOURCES DE COURANT MOS.....11

4.1 SYMÉTRIE ENTRE TRANSISTORS MOS.....11

4.2 PLANS DE MASQUES DE TRANSISTORS MOS APPARIÉS11

4.3 DISSYMÉTRIES11

4.4 SOURCES DE COURANT À TRANSISTORS MOS.....12

4.5 COMMENTAIRE.....12

5 MIROIRS DE COURANT MOS.....13

5.1 MIROIRS MOS SIMPLES.....13

5.2 MIROIRS À RAPPORTS FRACTIONNAIRES13

5.3 MIROIRS À RAPPORTS QUELCONQUES14

5.4 MIROIRS À GRANDS RAPPORTS14

5.5 AUGMENTATION DE LA RÉSISTANCE INTERNE:.....15

5.6 COMMENTAIRE.....17

6 COMPARAISONS.....17

SOU SOURCES DE COURANT

1 INTRODUCTION

Les sources de courant à transistors sont largement utilisées pour les circuits intégrés analogiques, soit pour polariser les circuits, soit comme charge active d'amplificateurs.

La polarisation au moyen de sources de courant présente divers avantages:

- les circuits sont moins sensibles aux variations thermiques et aux variations de la tension d'alimentation,
- pour de faibles courants, la surface utilisée est plus faible que pour un système de polarisation utilisant des résistances,
- la consommation est bien contrôlée.

L'utilisation de charges actives pour des amplificateurs permet d'atteindre de grands gains pour de faibles tension d'alimentation. La résistance de sortie est élevée.

Ce chapitre présente des sources de courant simples à transistors bipolaires et MOS et des miroirs de courant dont le rôle est de reproduire le courant. Une partie est consacrée à étudier la symétrie entre 2 transistors.

2 SOURCES DE COURANT BIPOLAIRES

2.1 Symétrie entre transistors bipolaires

Considérons deux transistors implantés selon les règles de similitude et ayant les mêmes tensions base-émetteur et collecteur-émetteur:

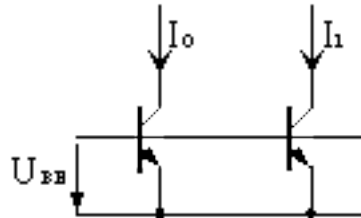


Figure 1: transistors bipolaires appariés

Partant des équations en mode normal direct:

$$I_0 = I_{S0} e^{\frac{U_{BE}}{U_T}} \quad \text{et} \quad I_1 = I_{S1} e^{\frac{U_{BE}}{U_T}}$$

$$\text{où } I_S = k_p A,$$

on constate que le rapport entre les courants d'entrée et de sortie est égal au rapport entre les surfaces d'émetteurs des transistors:

$$\frac{I_1}{I_0} = \frac{I_{S1}}{I_{S0}} = \frac{A_1}{A_0}$$

2.2 Plans de masques de transistors appariés

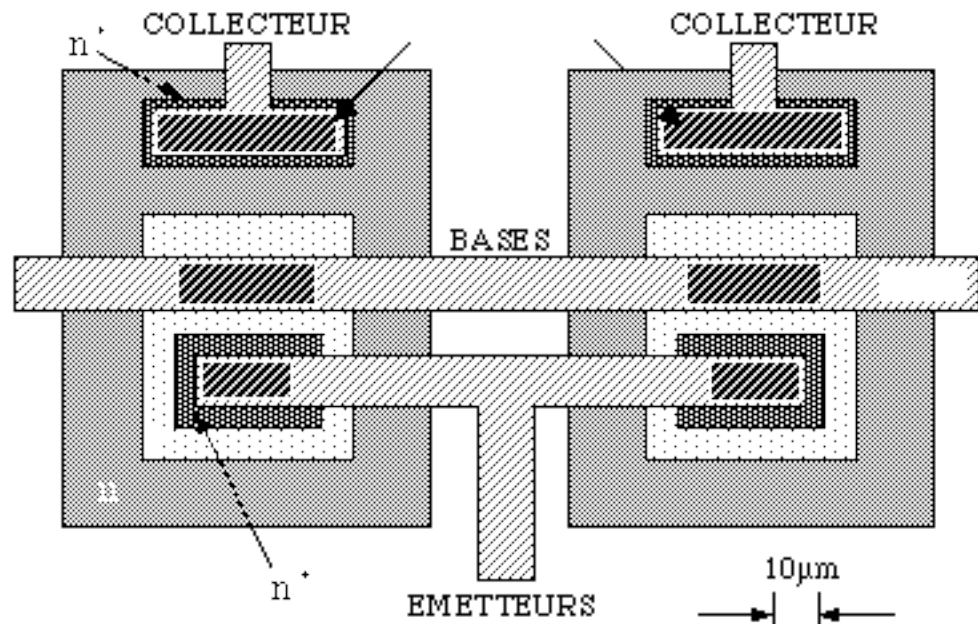


Figure 2: transistors bipolaires appariés, layout

Ce plan de masques représente les géométries principales de deux transistors appariés.

2.3 Dissymétries

Pratiquement, une différence apparaîtra pour les raisons suivantes:

- le rapport entre les surfaces d'émetteur (A) est imprécis,
- les paramètres technologiques (k_p) subissent des fluctuations spatiales.

Ces dissymétries peuvent engendrer des erreurs de 1% à 10%. Elles peuvent être réduites en introduisant des résistances d'émetteur pour autant que leur structure permette un meilleur appariement.

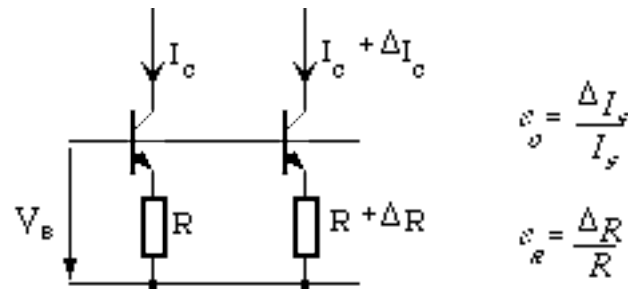


Figure 3: symétrisation par résistances

La dissymétrie des courants est principalement dépendante de la dissymétrie des résistances, pour autant que le rapport entre la tension aux bornes des résistances et la tension thermodynamique (U_T) soit plus grand que le rapport entre la dissymétrie des transistors et la dissymétrie des résistances.

$$si \quad \frac{R I_C}{U_T} \gg \frac{\varepsilon_Q}{\varepsilon_R}, \quad \frac{I_C}{I_C} - \varepsilon_R$$

2.4 *Générateur simple de courant à transistors bipolaires*

En technologie bipolaire, le courant est souvent généré par une résistance polarisée à tension constante. Pour cela, le moyen le plus simple est de relier cette résistance à la tension d'alimentation. Malheureusement, un tel générateur à un faible taux de réjection d'alimentation (PSRR = Power Supply Rejection Ratio) aussi n'est-il utilisable que si la tension d'alimentation est préalablement définie et stable.

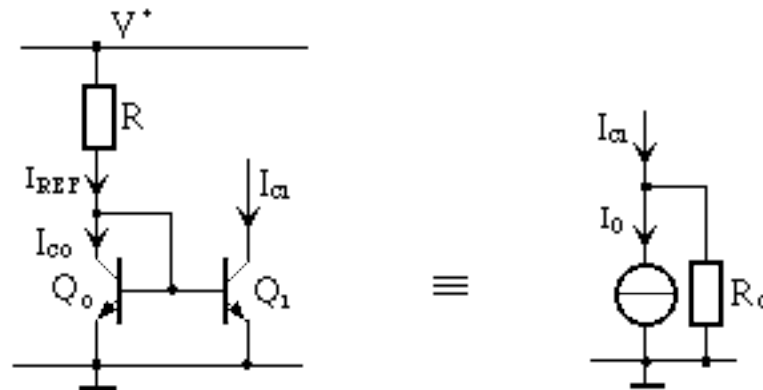


Figure 4: générateur de courant simple à transistors bipolaires

On admet que les transistors sont en mode normal direct et qu'ils sont identiques.

Pour $U_{CE1} = U_{CE0}$:

$$I_O = I_{C1} = I_{C0} = \frac{I_{REF}}{1 + \frac{2}{\beta}}$$

Si les facteurs d'amplifications sont élevés:

$$I_O \approx I_{REF} = \frac{V^+ - U_j}{R}$$

L'effet Early est pris en compte en introduisant:

$$R_O = \frac{1}{g_{CE1}} = \frac{U_A}{I_{C0}}$$

2.5 *Commentaire*

Le générateur présenté dans ce chapitre est relativement simple; toutefois, il satisfait à de nombreuses applications. Pratiquement, des sources plus sophistiquées sont conçues pour atteindre deux exigences:

- fournir un courant indépendant de la tension d'alimentation, notamment pour les circuits destinés à fonctionner sous une vaste plage de tensions,
- fournir un courant indépendant de la température.

3 MIROIRS DE COURANT BIPOLAIRES

Le rôle des miroirs de courant est de reproduire des courants à partir d'un courant de référence. Pour obtenir un rapport précis entre les courants, il est essentiel de respecter les règles d'appariement.

3.1 Miroirs simples

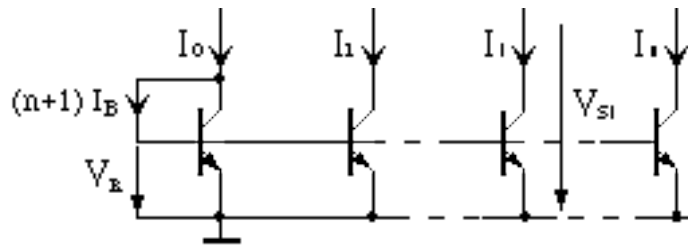


Figure 5: miroirs bipolaires simples

Le principal défaut de ce montage est dû au fait que le courant I_0 doit fournir les courants de base de tous les transistors ce qui dégrade la précision des rapports entre le courant de référence (I_0) et les courants reproduits ($I_1 \dots I_n$).

$$I_1 = I_i = I_n \quad \text{et} \quad I_0 = I_i + (n + 1)I_B$$

Plans de masques: miroirs à transistors NPN verticaux:

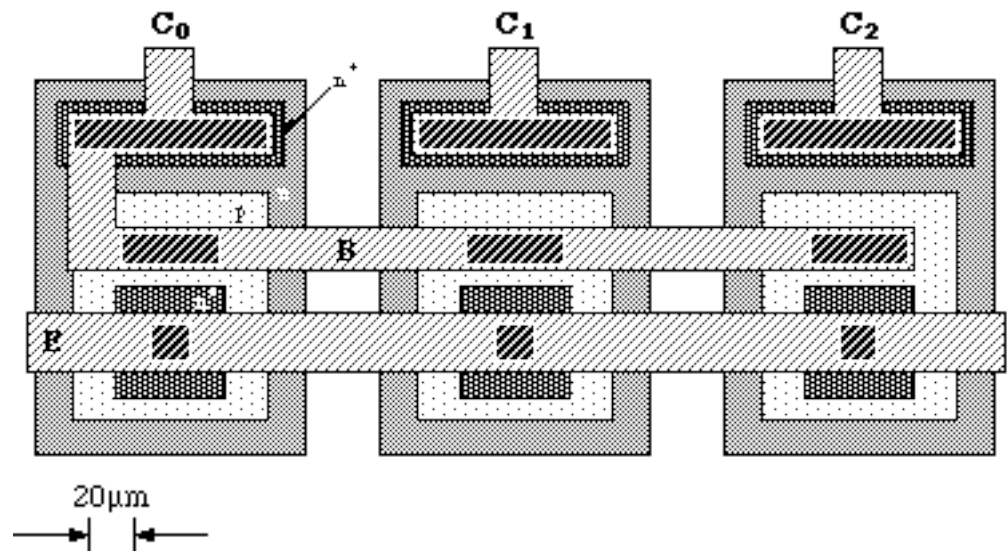


Figure 6: miroirs de transistors bipolaires NPN verticaux, layout.

Les courants circulent verticalement: du collecteur ils montent vers l'émetteur. La surface d'émetteur est pratiquement déterminée par la surface de la région n^+ située dans la base (zone p).

3.3 *Miroirs à rapports fractionnaires*

Pour obtenir un rapport précis entre courants, il est nécessaire d'implanter des transistors unitaires identiques.

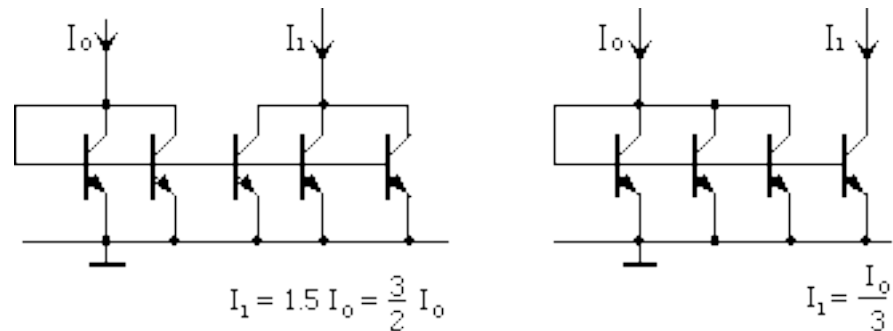


Figure 9: miroirs bipolaires à rapport fractionnaires

3.4 *Réalisation compacte pour transistors multiémetteurs*

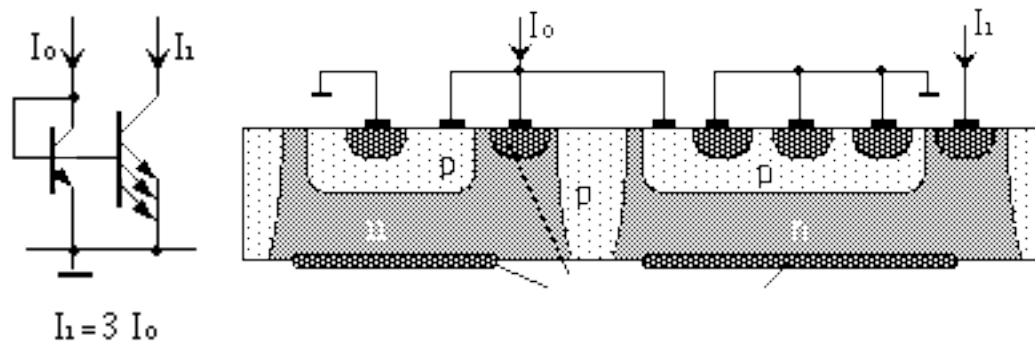


Figure 10: rapport entier, réalisation compacte pour transistors multiémetteurs

Cette implantation a l'avantage d'être compacte. Par contre, la précision du rapport entre les courants est mauvaise car l'appariement est médiocre.

3.5 *Miroirs à rapports quelconques*

Un rapport quelconque peut être obtenu par ajustement de la surface d'injection-collection des transistors. Là encore, la précision est médiocre en raison du mauvais appariement qui résulte du fait que les transistors ne sont pas identiques.

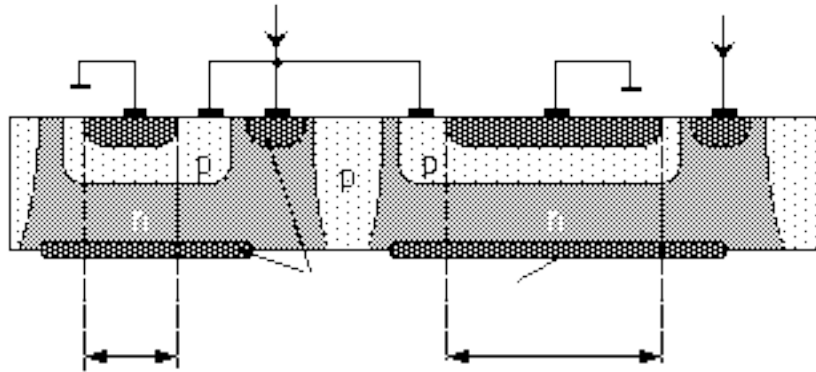


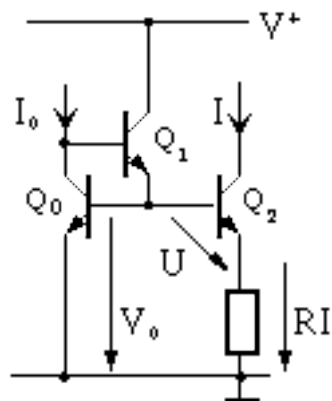
Figure 11: miroir à rapport quelconque

$$\frac{I_1}{I_0} = \frac{A_1}{A_0}$$

3.6 *Miroirs à grand rapport*

La tension base-émetteur du transistor de sortie du miroir (Q_2) est réduite par la tension due au courant de sortie dans la résistance R . Ainsi, le courant de sortie est fortement diminué et la résistance de sortie est augmentée. En raison du mauvais appariement entre les transistors Q_0 et Q_2 , la précision de ce montage est médiocre. Le transistor Q_1 sert à alimenter les bases des transistors Q_0 et Q_2 .

Le rapport entre le courant de sortie et le courant d'entrée est donné par une relation exponentielle.



$$\frac{I}{I_0} = e^{-\frac{RI}{U_T}}$$

$$R_0 = \frac{1}{g_{CE2}} \left(1 + \frac{RI}{U_T} \right)$$

si $RI > U_T$, $I \ll I_0$

Figure 12: miroir bipolaire dégénéré

Ce montage est utilisé pour produire de faibles courants ou pour réaliser des références de tension.

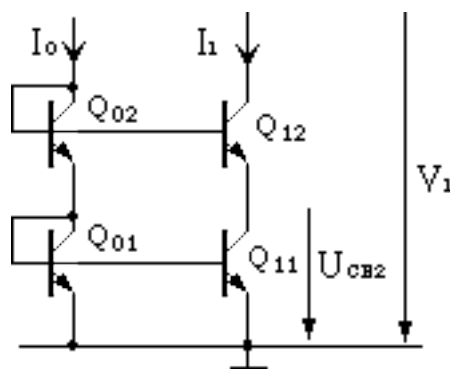
3.7 *Augmentation de la résistance interne:*

La précision entre le courant d'entrée et le courant de sortie d'un miroir dépend aussi du rapport entre leurs tensions collecteur-émetteur en raison de l'effet Early (cf.: p. MOD.3).

Les miroirs cascades et de Wilson sont les solutions les plus courantes pour résoudre ce problème.

Miroir cascade:

Le courant de collecteur du transistor Q_{01} est égal au courant de collecteur du transistor Q_{11} qui l'impose à Q_{12} . Donc, à courant I_0 donné, la tension base-émetteur de Q_{12} est donnée. Puisque les tensions base-émetteur des transistors Q_{01} et Q_{02} sont constantes, la tension (U_{CE2}) de Q_{11} est constante.



Ainsi, le courant I_1 est pratiquement insensible aux variations du potentiel de sortie puisqu'il est déterminé par Q_{11} dont la tension base-émetteur et la tension collecteur-émetteur sont maintenues constantes.

La conductance de sortie est ainsi réduite:

$$R_0 = \frac{\beta}{2g_{CE}}$$

Figure 13: miroir bipolaire cascade

En supposant les transistors identiques, on obtient:

$$I_1 = \frac{I_0}{1 + \frac{4}{\beta} + \frac{2}{\beta^2}}$$

4 SOURCES DE COURANT MOS

4.1 Symétrie entre transistors MOS

Considérons deux transistors, implantés selon les règles de similitude, commandés par le même potentiel de grille et ayant sources et substrat en commun.

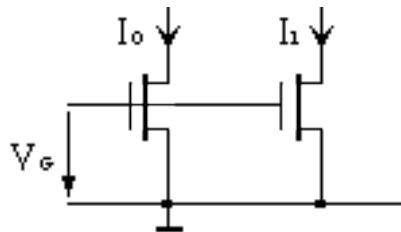


Figure 15: symétrie entre transistors MOS

Partant des équations en mode saturé :

$$I = \frac{\beta_u S}{2n} (V_G - V_{T0})^2 \quad \text{où} \quad S = \frac{W}{L}$$

On constate que le rapport entre les courants d'entrée et de sortie est égal au rapport entre les tailles des transistors:

$$\frac{I_1}{I_0} = \frac{S_1}{S_0}$$

4.2 Plans de masques de transistors MOS appariés

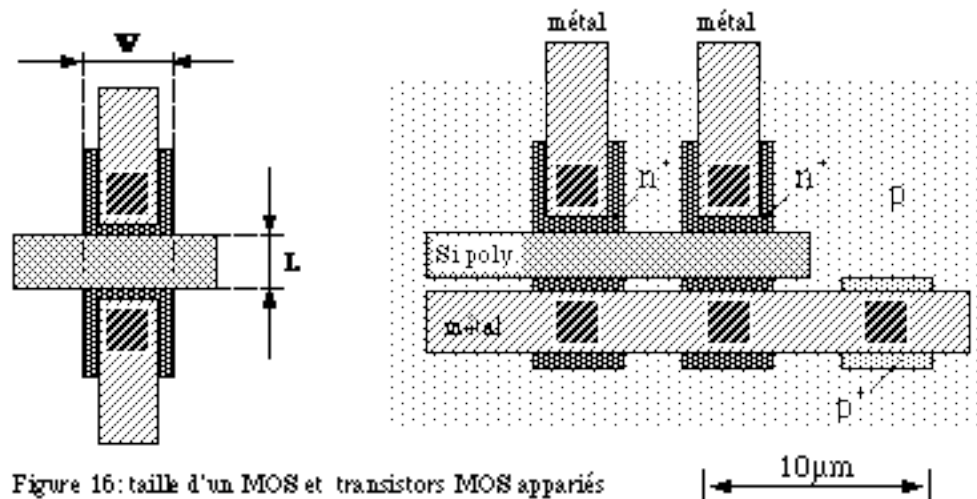


Figure 16: taille d'un MOS et transistors MOS appariés

4.3 Dissymétries

Pratiquement, ce rapport n'est pas rigoureux pour les raisons suivantes:

- écart entre les tensions de seuil (1 à 20 mV),
- écart entre les paramètres (0.2 à 20%).

Les principales causes de ses dissymétries proviennent des fluctuations du processus technologique, des dimensions du canal et des plans de masques.

4.4 Sources de courant à transistors MOS

Principe: la grille d'un transistor MOS en saturation est polarisée par une tension constante. Le moyen le plus simple consiste à la relier à l'alimentation.

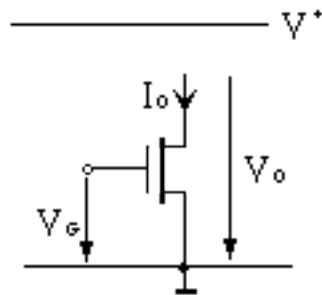


Figure 17: sources de courant simple à MOS

- Cette solution a plusieurs inconvénients:
- la réjection de l'alimentation est mauvaise,
 - le courant est très dépendant de la tension de seuil et du facteur β ,
 - de faibles courants nécessitent des transistors longs, donc encombrants,
 - la dynamique de sortie est limitée par le niveau élevé de la tension de saturation minimale.

$$V_{O_{MIN}} = \frac{V_G - V_{T0}}{n}$$

La résistance de sortie vaut: $R_o = \frac{1}{g_{DS}} = \frac{U_A}{I_0}$

Un moyen plus couramment utilisé consiste à imposer le courant au moyen d'une résistance.

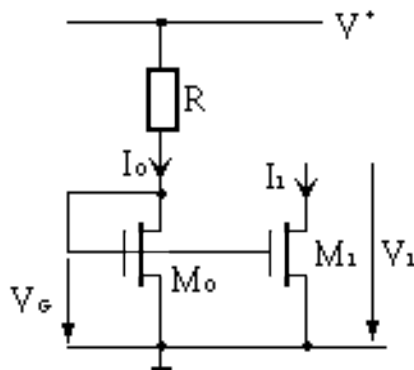


Figure 18: sources de courant améliorées à MOS

$$I_1 = I_0 = \frac{V^+ - V_G}{R}$$

$$\text{où: } V_G = V_{T0} + \sqrt{\frac{2nI_0}{\beta_0}}$$

Pour que le MOS M_1 soit en saturation, il faut respecter la condition suivante:

$$V_1 \frac{V_G - V_{T0}}{n} = \sqrt{\frac{2 I_0}{n \beta_0}}$$

Ainsi, M_1 fonctionne comme une source de courant commandée.

4.5 *Commentaire*

Le générateur présenté dans ce chapitre est relativement simple; toutefois, il satisfait à de nombreuses applications. Pratiquement, des sources plus sophistiquées sont conçues pour atteindre deux exigences:

- fournir un courant indépendant de la tension d'alimentation, notamment pour les circuits destinés à fonctionner sous une vaste plage de tensions,
- fournir un courant indépendant de la température.

5 MIROIRS DE COURANT MOS

5.1 *Miroirs MOS simples*

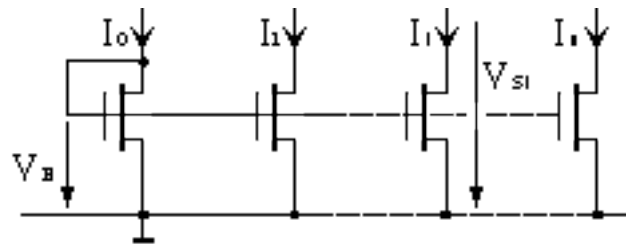


Figure 19: miroirs MOS simples

Les courants sont égaux si l'effet de modulation de la longueur du canal est négligé, si les transistors sont identiques et s'ils sont correctement appariés.

$$I_0 = I_1 = I_i = I_n$$

Plans de masques:

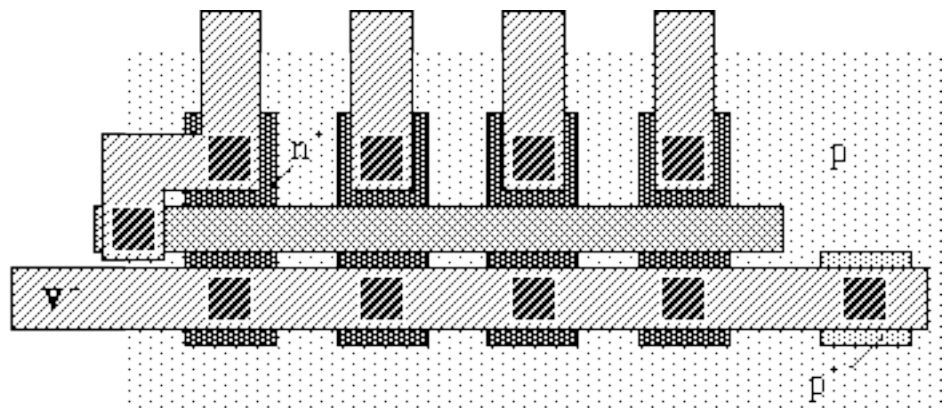


Figure 20: miroirs MOS simples, layout.

5.2 *Miroirs à rapports fractionnaires*

Pour obtenir un rapport précis entre courants, il est nécessaire d'implanter des transistors unitaires identiques.

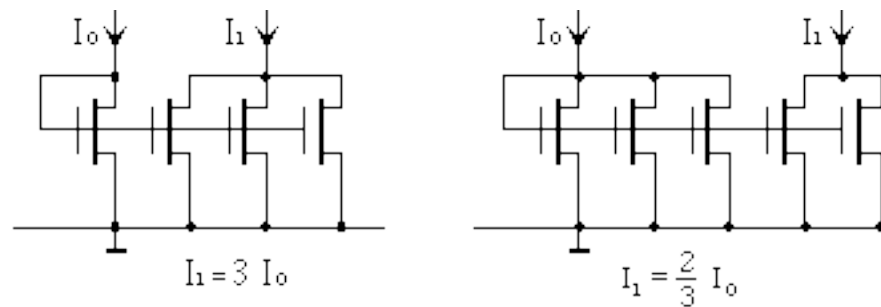


Figure 21: miroirs MOS à rapport fractionnaires

5.3 Miroirs à rapports quelconques

Un rapport quelconque peut être obtenu par dimensionnement du rapport $\frac{W}{L}$.

Cette façon de faire n'est pas précise en raison du mauvais appariement des transistors; en tout cas, il faut éviter des longueurs de canal différentes, notamment lorsqu'elles sont faibles, car la longueur effective du canal est réduite par rapport à celle du plan de masques en raison de la diffusion latérale de la source et du drain lors du dopage; cette réduction est relativement plus importante pour les canaux courts que pour les longs.

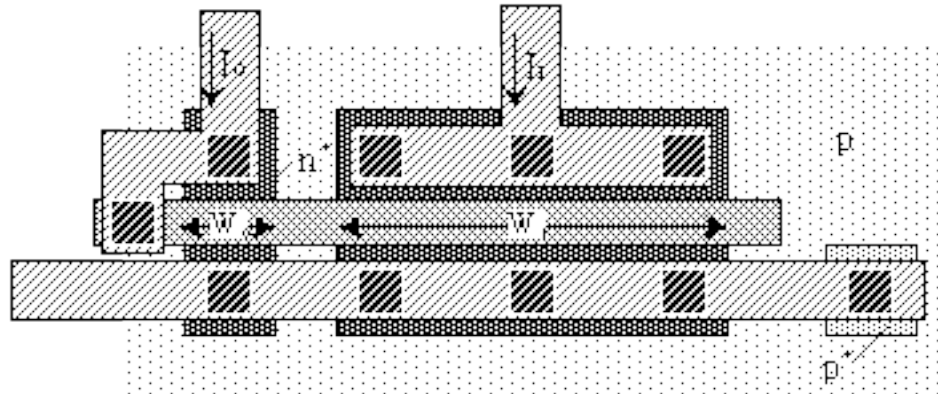


Figure 22: miroirs à rapport quelconque

$$\frac{I_1}{I_0} = \frac{\frac{W_1}{L_1}}{\frac{W_0}{L_0}}; \quad \text{si } L_1 = L_0, \quad I_1 = I_0 \frac{W_1}{W_0}$$

5.4 Miroirs à grands rapports

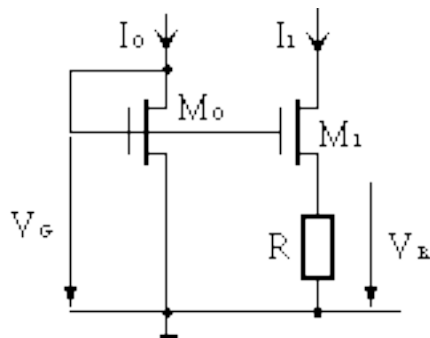


Figure 23: miroirs dégénérés

Il est possible de s'inspirer du schéma pour les transistors bipolaires pour autant que les MOS travaillent en régime exponentiel (faible inversion); pour atteindre ce régime, les transistors sont dimensionnés de sorte qu'à courant donné, le potentiel de grille soit inférieur à la tension de seuil. Dans ces conditions, les MOS sont bien plus larges que pour le régime forte inversion.

$$\frac{I_1}{I_0} = e^{-\frac{RI_1}{U_T}} \quad \text{si } RI_1 > U_T, \quad I \ll I_0$$

5.5 Augmentation de la résistance interne:

La précision entre le courant d'entrée et le courant de sortie d'un miroir dépend aussi du rapport entre leurs tensions drain-source en raison de l'effet de modulation de la longueur du canal.

Les miroirs cascades et de Wilson sont les solutions les plus courantes pour résoudre ce problème.

Miroir cascade (stacked mirror):

Le courant de drain du transistor M_1 est égal au courant de drain du transistor M_2 qui l'impose à M_4 . Donc, à courant I_0 donné, la tension grille-source de M_4 est donnée. Puisque les potentiels de grille des transistors M_1 et M_3 sont constants, le potentiel V_{D2} de M_2 est constant.

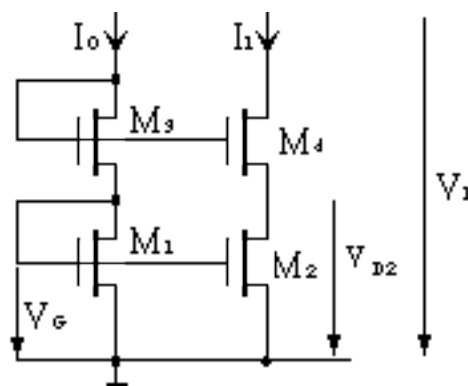


Figure 24: miroir cascade

Ainsi, le courant I_1 est pratiquement insensible aux variations du potentiel de sortie puisqu'il est déterminé par M_2 dont les potentiels de grille et de drain sont maintenus constants.

$$\frac{I_1}{I_0} = \frac{W_2}{L_2} \frac{L_1}{W_1}$$

La conductance de sortie est ainsi réduite:

$$g_0 = g_{DS2} \frac{g_{DS4}}{n g_{m4}}$$

Le potentiel minimum de sortie de ce montage est plus élevé que pour un miroir simple:

$$V_{\min} = \frac{V_G (n + 1) - V_{T0}}{n} = (n + 1) \sqrt{\frac{2I_0}{n \beta}} + V_{T0}$$

5.6 *Commentaire*

L'imprécision du rapport entre les courants des miroirs MOS est due essentiellement aux raisons suivantes:

- il subsiste des dissymétries résiduelles dues aux fluctuations des paramètres technologiques,
- certaines contraintes peuvent empêcher le respect intégral des règles de similitude, notamment lorsqu'un rapport quelconque est requis,
- l'appariement dépend notamment des tensions de seuil; or, à transistor donné, plus les courants sont faibles, plus l'écart entre le potentiel de grille et la tension de seuil est faible et alors plus l'erreur d'appariement est importante; à courant donné, l'imprécision entre les courants est maximale en faible inversion,
- lorsque un grand rapport est nécessaire, une résistance est logée dans la source d'un transistor fonctionnement en faible inversion; ce mode est défavorable à la précision du rapport entre les courants; de plus, cette situation s'oppose au respect de certaines règles de similitude,
- le courant de drain des transistors MOS dépend du potentiel de drain (effet de modulation de la longueur du canal); or, le potentiel de drain du transistor d'entrée dépend du courant d'entrée tandis que le potentiel de drain des transistors de sortie dépend de la charge; certains montages permettent de réduire cet effet en augmentant la résistance de sortie.

Le potentiel minimum de sortie garantissant le fonctionnement du transistor en source de courant dépend du potentiel de grille donc de la taille et du courant du transistor d'entrée. Selon les cas, la dynamique de sortie peut être excessivement réduite. Le potentiel minimum de sortie peut être diminué en plaçant le transistor correspondant en faible inversion; par contre la précision du rapport entre les courants sera plus faible.

6 COMPARAISONS

Les solutions utilisées pour réaliser les miroirs de courant bipolaires et MOS sont similaires; toutefois, les particularités suivantes sont à relever:

- lorsque les MOS fonctionnent en source de courant, la tension minimale de sortie dépend de la tension de commande qui augmente sensiblement avec le courant; aussi, pour certaines applications, il est nécessaire de dimensionner précisément les transistors,

$$V_{DMIN} = \frac{V_G - V_{T0}}{n} = \sqrt{\frac{2I_D}{n\beta}} + V_S$$

- à encombrement donné, les bipolaires conduisent un courant plus important que les MOS,
- les dimensions des MOS de taille minimale sont bien plus faibles que celles des bipolaires,
- les transistors MOS se prêtent mieux à la réalisation de miroirs pour de faibles courants (nA),
- les MOS ne nécessitent pas de courant de commande.
- les miroirs à transistors MOS fonctionnant en forte inversion sont plus précis que les miroirs MOS travaillant en faible inversion ou que les miroirs bipolaires.



ORIENTATION MME – module microélectronique

AMPLIFICATEURS ELEMENTAIRES

AMP TABLE DES MATIERES

1	INTRODUCTION	1
1.1	CLASSIFICATION.....	1
1.2	MODÈLES	2
1.3	REMARQUE.....	2
2	MONTAGES AMPLIFICATEURS INVERSEURS.....	3
2.1	MONTAGE BIPOLAIRE ÉMETTEUR-COMMUN À CHARGE RÉSISTIVE	3
2.2	MONTAGE BIPOLAIRE ÉMETTEUR-COMMUN À CHARGE ACTIVE	4
2.3	MONTAGE MOS SOURCE-COMMUNE À CHARGE ACTIVE.....	5
2.4	INVERSEUR CMOS UTILISÉ COMME AMPLIFICATEUR.....	6
2.5	MODÈLES DYNAMIQUES AFFINÉS	7
3	MONTAGES SUIVEURS.....	9
3.1	MONTAGE BIPOLAIRE COLLECTEUR-COMMUN À CHARGE RÉSISTIVE.....	9
3.2	MONTAGE BIPOLAIRE COLLECTEUR-COMMUN À CHARGE ACTIVE.....	10
3.3	MONTAGE MOS DRAIN-COMMUN À CHARGE ACTIVE.....	11
3.4	MONTAGES PUSH-PULL.....	12
4	MONTAGES DARLINGTON.....	14
4.1	MONTAGE DARLINGTON.....	14
4.2	MONTAGE PSEUDO-DARLINGTON.....	15
5	MONTAGES CASCODE.....	16
5.1	MONTAGE CASCODE À TRANSISTORS BIPOLAIRES.....	16
5.2	MONTAGE CASCODE À TRANSISTORS MOS.....	16
6	LA PAIRE DIFFÉRENTIELLE.....	17
6.1	PAIRE DIFFÉRENTIELLE BIPOLAIRE	18
6.1	AMPLIFICATEUR À TRANSCONDUCTANCE (OTA) BIPOLAIRE.....	19
6.3	PAIRE DIFFÉRENTIELLE MOS.....	20
6.4	AMPLIFICATEUR À TRANSCONDUCTANCE (OTA) MOS.....	21
7	COMMENTAIRES.....	22

AMP MONTAGES AMPLIFICATEURS ÉLÉMENTAIRES

1 INTRODUCTION

Ce chapitre passe en revue les blocs élémentaires utilisés pour l'amplification de signaux basses fréquences.

Les schémas à transistors bipolaires et MOS sont étudiés séparément; mais il est évident que si la technologie le permet, ces deux types de transistors peuvent être associés afin d'atteindre de meilleurs performances.

1.1 *Classification*

Les montages élémentaires étudiés ci-après peuvent se partager en cinq catégories:

1.2 Modèles

Pour chaque bloc élémentaire, sont donnés:

- le schéma,
- le modèle grands signaux (caractéristique de transfert),
- le modèle petits signaux (gain en tension, résistance différentielle d'entrée et résistance différentielle de sortie).

Modèle grands signaux

Les développements de ce chapitre sont basés sur le modèle Ebers et Moll pour les transistors bipolaires et le modèle non-linéaire du MOS pour les transistors MOS; les effets du second ordre sont négligés.

Modèle petits signaux

Les amplificateurs élémentaires des circuits intégrés présentent souvent une grande résistance différentielle de sortie. Ils se comportent ainsi essentiellement comme des sources de courant; toutefois, s'ils sont chargés par une impédance plus faible que leur résistance différentielle de sortie, ils se comportent alors plutôt comme des sources de tension.

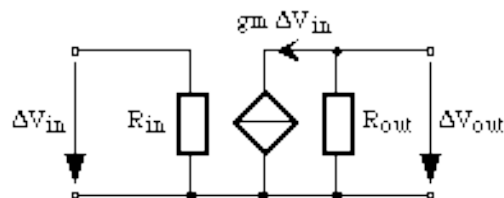


Figure 1: modèle petits signaux d'amplificateur

gain en tension $A_U = \frac{V_{out}}{V_{in}}$

résistance différentielle d'entrée $R_{in} = \frac{V_{in}}{I_{in}}$

résistance différentielle de sortie

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0}$$

1.3 Remarque

Les modèles établis ne tiennent pas compte d'effets du deuxième ordre tels que l'effet Early pour le transistor bipolaire ou l'effet de modulation de la longueur du canal pour le MOS.

Or, la charge dynamique de certains montages (montages à charge active) est formée par la conductance de sortie du transistor actif et par la conductance de sortie de la source de courant de polarisation.

Aussi, pour ces montages, ces effets de second ordre sont pris en compte dans un paragraphe à part (2.5).

2 MONTAGES AMPLIFICATEURS INVERSEURS

Ces montages amplifient et déphasent de 180° les signaux appliqués à leur entrée.

2.1 Montage bipolaire émetteur-commun à charge résistive

C'est le montage inverseur le plus simple; il est toutefois peu utilisé car la valeur absolue des résistances est mal contrôlée et certaines grandeurs ne sont pas disponibles ou nécessitent une surface excessive.

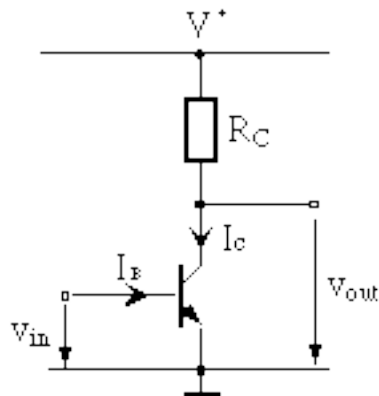


Figure 2: montage EC à charge résistive

La résistance R_C représente la charge de l'amplificateur et sert à déterminer son potentiel de sortie. Les potentiels de polarisation V_{out} et V_{in} placent le transistor en mode normal direct de sorte qu'il se comporte comme une source de courant commandée par V_{in} .

Caractéristique statique:

$$V_{out} = V^+ - R_C I_C = V^+ - R_C I_S e^{\frac{V_{in}}{U_T}}$$

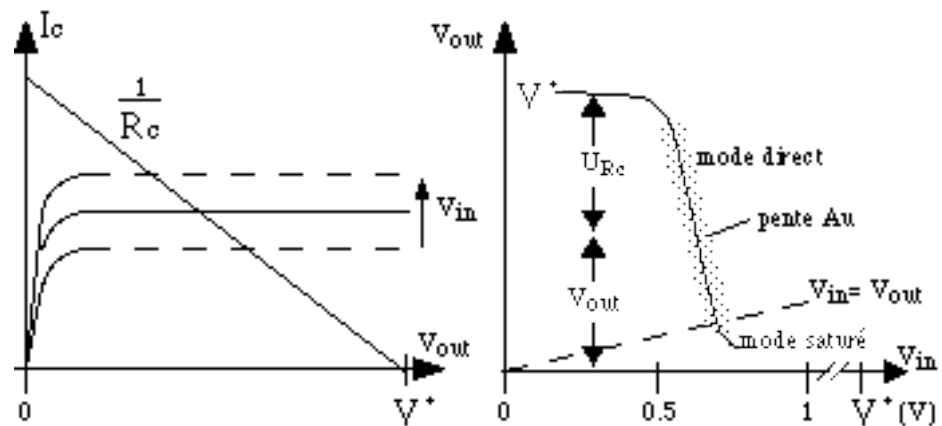


Figure 3: caractéristiques statiques

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = -\frac{g_m}{\frac{1}{R_C} + g_{CE}} \quad -g_m R_C = -\frac{U_{RC}}{U_T}$$

$$R_{in} = \frac{V_{in}}{I_{in}} = \frac{\beta}{g_m} = \frac{1}{g_{BE}}$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} \quad R_C \parallel \frac{1}{g_{CE}}$$

Note: Lorsque R_C est augmentée, le gain et la résistance de sortie croissent.

2.2 Montage bipolaire émetteur-commun à charge active

Ce montage permet de réaliser de grands gains, indépendants de la tension d'alimentation.

Sa charge dynamique à vide, idéalement une source de courant parfaite, est en fait réalisée par sa conductance de sortie.

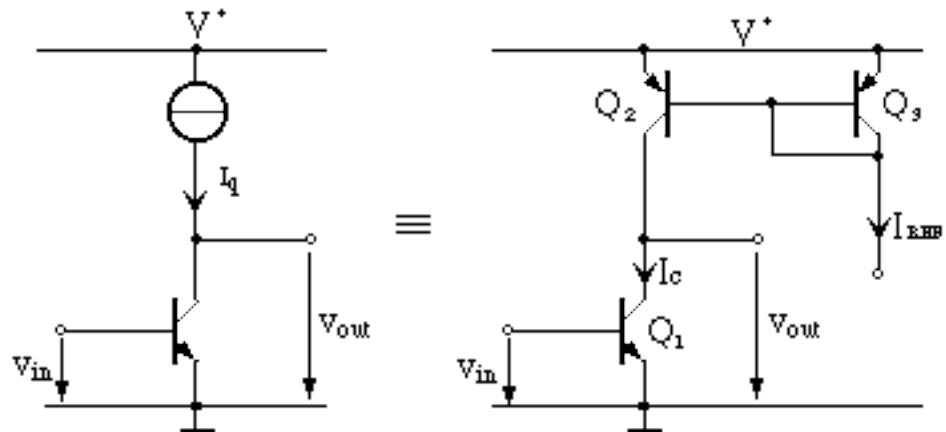


Figure 4: montage émetteur-commun à charge active

Caractéristiques statiques:

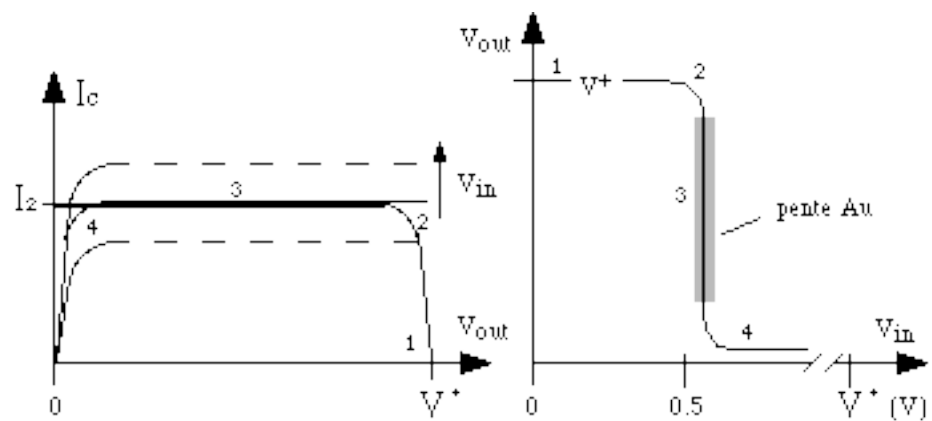


Figure 5: caractéristiques statiques

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = -$$

$$R_{in} = \frac{V_{in}}{I_{in}} = \frac{\beta}{g_m} = \frac{1}{g_{BE}}$$

$$R_{out} = \frac{V_{out}}{I_{out}} \Big|_{V_{in}=0} =$$

2.3 Montage MOS source-commune à charge active

Comme pour le cas précédent, ce montage permet de réaliser de grands gains qui sont indépendants de la tension d'alimentation.
Sa charge dynamique à vide, idéalement une source de courant parfaite, est en fait réalisée par sa conductance de sortie.

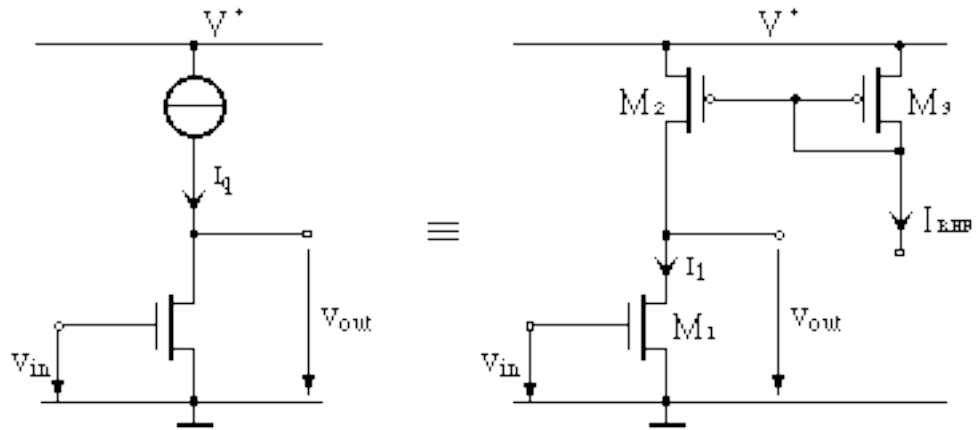


Figure 6: montage source-commune à charge active

Caractéristiques statiques dans le domaine d'amplification:

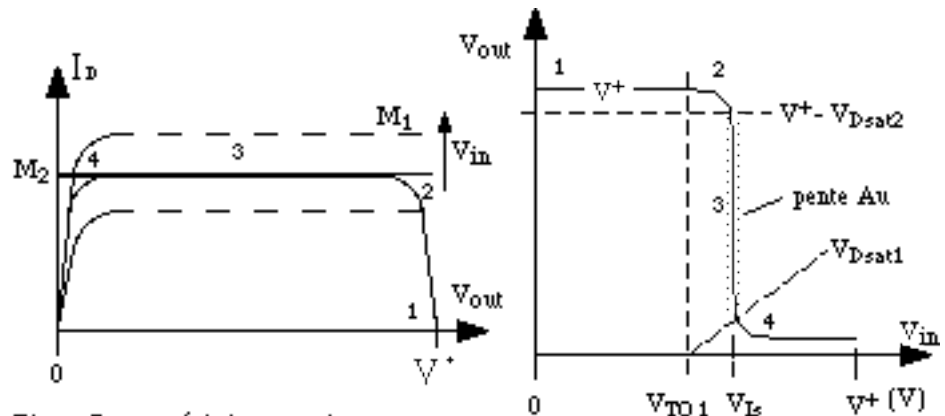


Figure 7: caractéristiques statiques

avec: $V_{IS} = V_{TO1} + \sqrt{\frac{2nI_{REF}}{\beta_1}}$, $V_{DSAT1} = \frac{V_{in} - V_{TO1}}{n_1}$, $V_{DSAT2} = \sqrt{\frac{2I_{REF}}{\beta_2 n_2}}$

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = -$$

$$R_{in} = \frac{V_{in}}{I_{in}} =$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} =$$

2.4 Inverseur CMOS utilisé comme amplificateur

L'inverseur CMOS, le plus élémentaire des circuits logiques, peut être utilisé comme amplificateur.

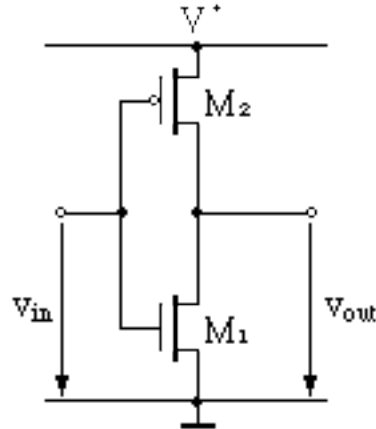
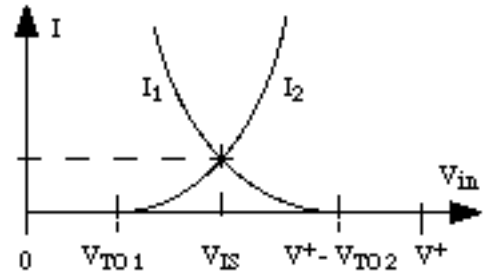


Figure 8: inverseur- amplificateur CMOS

Au repos, les deux transistors sont en conduction ce qui produit une consommation simultanée dépendante de la taille des MOS, de la tension d'alimentation et de paramètres technologiques.



Caractéristiques statiques

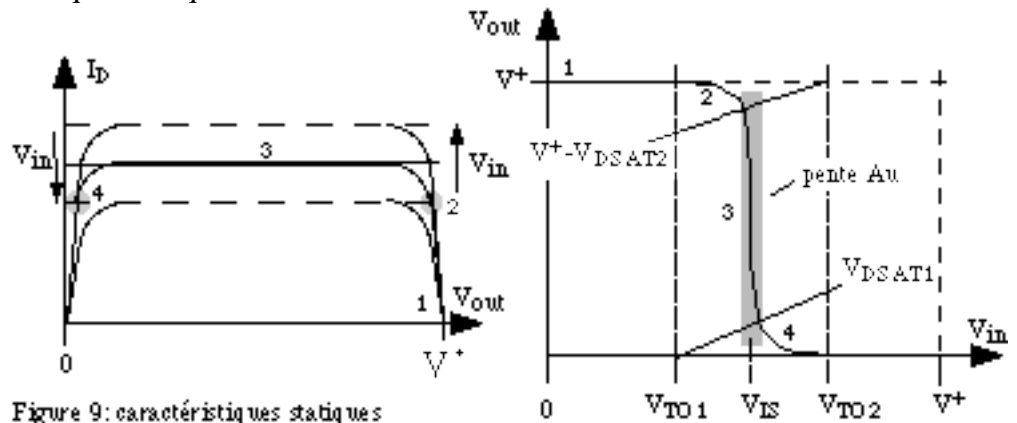


Figure 9: caractéristiques statiques

avec: $V_{DSAT1} = \frac{V_{in} - V_{T01}}{n_1}$; $V_{DSAT2} = \frac{V^+ - V_{in} - V_{T02}}{n_2}$
 $V_{IS} = \frac{V^+ - V_{T02} + \alpha V_{T01}}{1 + \alpha}$ où $\alpha = \sqrt{\frac{n_2 \beta_1}{n_1 \beta_2}}$

Paramètres dynamiques:

$A_U = -$
 $R_{in} = \frac{V_{in}}{I_{in}} =$
 $R_{out} = \frac{V_{out}}{I_{out}} \Big|_{V_{in}=0} =$

2.5 Modèles dynamiques affinés

Les montages précédents ont été étudiés à partir de modèles de transistor simples où les conductances de sortie sont supposées nulles. Dans ces conditions, les paramètres dynamiques des montages à charges actives donnent une valeur infinie pour le gain et la résistance de sortie.

La conductance dynamique de sortie des transistors est déterminée par l'effet Early pour les transistors bipolaires et par l'effet de modulation de la longueur du canal pour les MOS.

En tenant compte de ces effets on obtient les modèles dynamiques plus réalistes suivants:

Montage bipolaire émetteur-commun à charge active

$$A_U = \frac{V_{out}}{V_{in}} = -\frac{g_{m1}}{g_{CE1} + g_{CE2}} \quad -\frac{U_A^*}{U_T} \quad \text{où} \quad \frac{1}{U_A^*} = \frac{1}{U_{A1}} + \frac{1}{U_{A2}}$$

$$R_{in} = \frac{V_{in}}{I_{in}} = \frac{\beta}{g_{m1}} = \frac{1}{g_{BE1}}$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_{CE1} + g_{CE2}}$$

Montage MOS source-commune à charge active

$$A_U = \frac{V_{out}}{V_{in}} = -\frac{g_{m1}}{g_{DS1} + g_{DS2}} = -U_A^* \sqrt{\frac{2\beta_1}{n_1 I_1}} \quad \text{où} \quad \frac{1}{U_A^*} = \frac{1}{U_{A1}} + \frac{1}{U_{A2}}$$

$$R_{in} = \frac{V_{in}}{I_{in}} =$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_{DS1} + g_{DS2}}$$

Inverseur CMOS utilisé comme amplificateur

$$A_U = -\frac{g_{m1} + g_{m2}}{g_{DS1} + g_{DS2}} = -\frac{U_A^*}{\sqrt{I}} \left(\sqrt{\frac{2\beta_1}{n_1}} + \sqrt{\frac{2\beta_2}{n_2}} \right) \quad \text{où} \quad I = I_1 = I_2$$

$$R_{in} = \frac{V_{in}}{I_{in}} =$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_{DS1} + g_{DS2}}$$

2.6 Commentaires

Les montages à charge active sont polarisés par une source de courant. Cette technique de polarisation permet de réaliser des couplages directs entre les étages amplificateurs et d'éviter ainsi le recours à des capacités de liaison dont l'encombrement est important.

L'ajustement du point de repos est assuré par un circuit de contre-réaction externe à l'amplificateur.

Les amplificateurs à charge active sont plus fréquemment utilisés dans les circuits intégrés que les amplificateurs à charge résistive en raison de leur gain plus élevé, de leur encombrement plus faible et de leur consommation statique contrôlée par une source de courant.

De plus, le gain du montage bipolaire à charge active est indépendant de la tension d'alimentation. Cette caractéristique peut être réalisée pour les montages MOS à charge active pour autant que le transistor actif soit en faible inversion.

L'inverseur CMOS est utilisé lorsque la réalisation d'une source de courant est difficile et pour autant que sa consommation statique soit acceptable.

3 MONTAGES SUIVEURS

L'intérêt de ces montages réside dans leur grande impédance d'entrée et leur faible impédance de sortie. Leur gain est proche de 1 aussi sont-ils utilisés comme interface lorsqu'il s'agit d'abaisser fortement l'impédance de sortie d'un circuit, ou d'augmenter son impédance d'entrée.

3.1 Montage bipolaire collecteur-commun à charge résistive

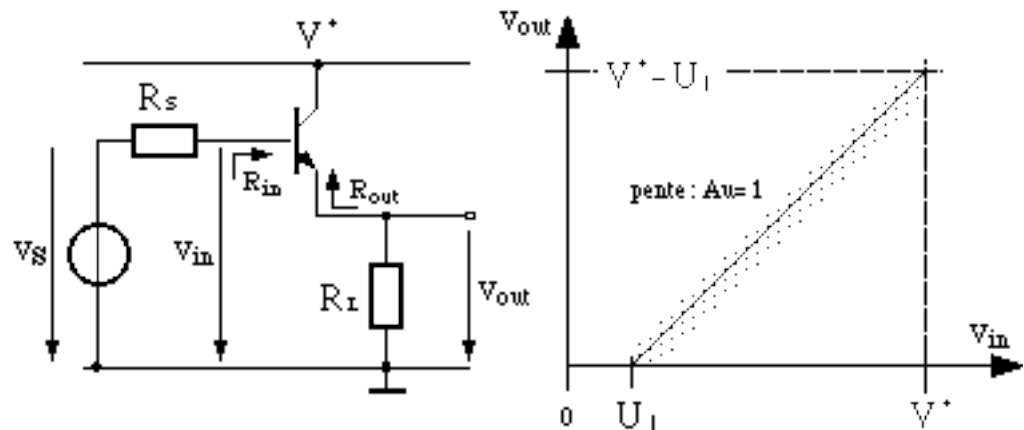


Figure 10: montage CC à charge résistive

Caractéristique statique dans le domaine d'amplification:

$$V_{out} = V_{in} - U_J$$

Paramètres dynamiques:

$$A_U = \frac{1}{1 + \frac{1}{g_m R_L}} = \frac{1}{1 + \frac{U_T}{V_0}} \quad \text{si } R_S < \frac{1}{g_{BE}}$$

$$R_{in} = \frac{V_{in}}{I_{in}} = \frac{1}{g_{BE}} + \beta R_L = \beta R_L \left(1 + \frac{U_T}{V_{out}} \right)$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_m} + \frac{R_S}{\beta} = R_L \frac{U_T}{V_{out}} + \frac{R_S}{\beta}$$

Note: R_S représente la résistance de sortie de l'étage précédent.

3.2 Montage bipolaire collecteur-commun à charge active

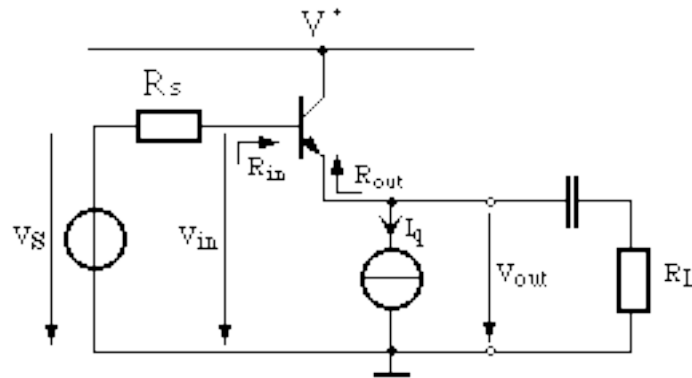


Figure 11: montage CC à charge active

Caractéristique statique dans le domaine d'amplification:

$$V_{out} = V_{in} - U_J$$

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = 1$$

$$R_{in} = \frac{V_{in}}{I_{in}} = \frac{1}{g_{BE}} + \beta R_L = \beta R_L + \frac{U_T}{I_q}$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_m} + \frac{R_S}{\beta} = \frac{U_T}{I_q} + \frac{R_S}{\beta}$$

Note: R_S représente la résistance de sortie de l'étage précédent.

3.3 Montage MOS drain-commun à charge active

Le courant du transistor MOS dépend notamment du potentiel de la source par rapport au substrat; or, pour certaines structures, le substrat de tous les MOS d'un genre donné (P ou N) est commun et relié à l'alimentation, alors que pour l'autre genre, il peut être isolé et relié à la source. Aussi faut-il considérer les deux cas.

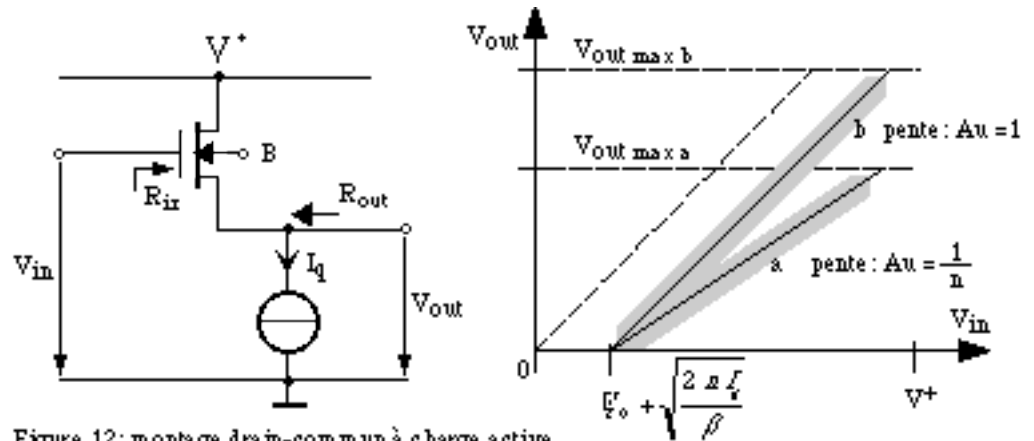


Figure 12: montage drain-commun à charge active

a) Caisson B relié à la masse

Caractéristique statique:
$$V_{out} = \frac{V_{in} - V_{T0}}{n} - \sqrt{\frac{2I_q}{\beta n}}$$

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = \frac{g_m}{g_{ms}} = \frac{1}{n}$$

$$R_{in} =$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{n}{g_m}$$

b) Caisson B relié à la source

Caractéristique statique:
$$V_{out} = V_{in} - V_{T0} - \sqrt{\frac{2nI_q}{\beta}}$$

Paramètres dynamiques:

$$A_U = \frac{V_{out}}{V_{in}} = 1$$

$$R_{in} =$$

$$R_{out} = \left. \frac{V_{out}}{I_{out}} \right|_{V_{in}=0} = \frac{1}{g_m}$$

3.4 Montages Push-pull

Le courant statique consommé par les montages suiveurs étudiés ci-avant augmente lorsque leur résistance de sortie diminue donc lorsque leur capacité à fournir un courant important augmente.

Aussi, lorsque l'impédance de charge est de faible valeur, notamment lorsqu'il s'agit de fournir un signal à l'extérieur du circuit intégré, il est préférable de recourir aux montages push-pull.

Les caractéristiques recherchées pour de tels amplificateurs sont les suivantes:

- fournir un signal à puissance donnée avec un minimum de distorsion,
- présenter une faible impédance de sortie afin que le gain ne soit pas affecté par la charge,
- dissiper peu d'énergie au repos,
- ne pas limiter la réponse en fréquence du système.

Montage push-pull bipolaires

Ce montage est un émetteur-suiveur complémentaire.

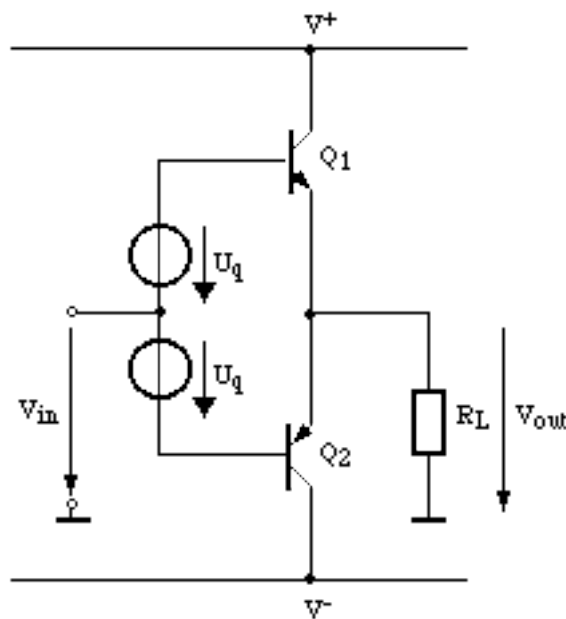


Figure 13: montage push-pull bipolaire

À la valeur de repos du potentiel V_{in} et pour autant que les tensions U_q soient proches du seuil des jonctions base-émetteur, les transistors Q_1 et Q_2 sont situés à la limite du blocage.

Lorsque ce potentiel augmente par rapport à sa valeur de repos, le transistor Q_1 conduit et le transistor Q_2 se bloque; ainsi, le potentiel V_{out} suit l'accroissement de V_{in} .

De même, lorsque V_{in} diminue par rapport à sa valeur de repos, le transistor Q_2 conduit et le transistor Q_1 se bloque; ainsi, V_{out} suit la diminution de V_{in} .

Au repos, le courant qui circule dans les transistors est pratiquement nul.

Caractéristique de transfert

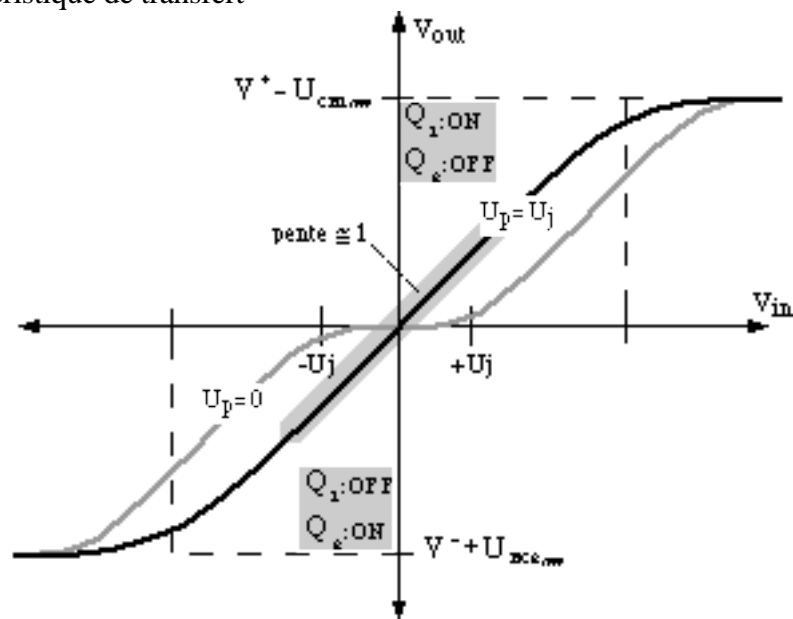


Figure 14: caractéristique de transfert

Puissance de sortie et rendement

- Puissance moyenne fournie à R_L :
$$P_L = \frac{1}{2} \frac{\hat{V}_0^2}{R_L}$$
- Puissance maximale dissipée dans chaque transistor:
$$P_{T \max} = \frac{V^{+2}}{2 R_L}$$
- Rendement:
$$\eta = \frac{P_L}{P_{ALIM}} = \frac{1}{4} \frac{\hat{V}_0}{V^+}$$

Montage push-pull MOS

En principe le montage push-pull est réalisable avec des transistors MOS; toutefois, en pratique, sa réalisation dans les technologies CMOS conventionnelles est difficile pour la raisons suivantes:

- la tension de commande U_{GS} dépend du courant de drain,
- les caissons P et N ne sont pas tous deux flottants; or, lorsque le caisson d'un MOS n'est pas relié à sa source, sa tension de commande U_{GS} dépend en plus du potentiel de sa source, en l'occurrence V_{out} .

4 MONTAGES DARLINGTON

Certaines caractéristiques des montages amplificateurs à transistors bipolaires peuvent être améliorées si le gain en courant des transistors est augmenté. Les montages Darlington, constitués de deux transistors, se comportent comme un transistor dont le gain en courant est plus élevé que celui d'un transistor seul. On distingue le montage Darlington constitué de deux transistors de même type du montage pseudo-Darlington constitué de transistors de type complémentaire.

4.1 Montage Darlington

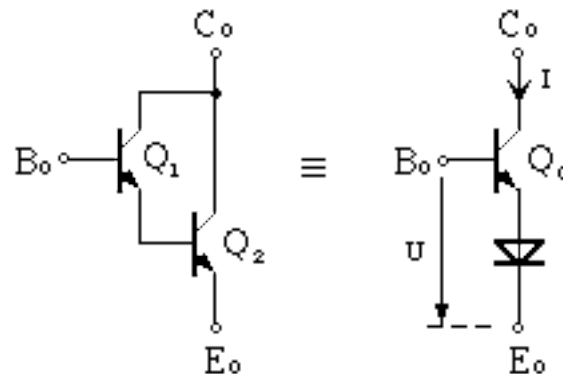


Figure 15: montage Darlington NPN

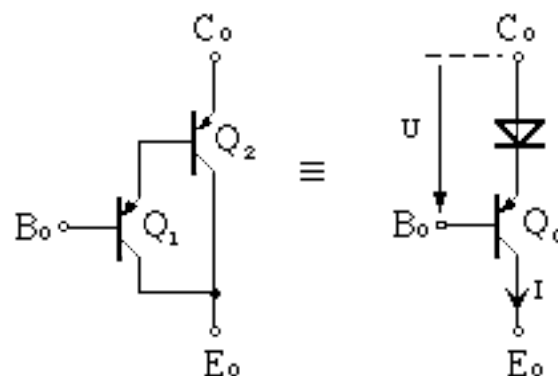


Figure 16: montage Darlington PNP

Caractéristiques:

$$I = I_S e^{\frac{U}{2U_T}} \quad \text{où} \quad U = 2U_J \quad I_S = \sqrt{\beta_2 I_{S1} I_{S2}}$$

$$\beta_0 = \beta_1 \beta_2$$

$$g_{m0} = \frac{g_{m2}}{2} \quad g_{BE0} = \frac{g_{BE1}}{2} \quad g_{CE0} = g_{CE2}$$

4.2 Montage pseudo-Darlington

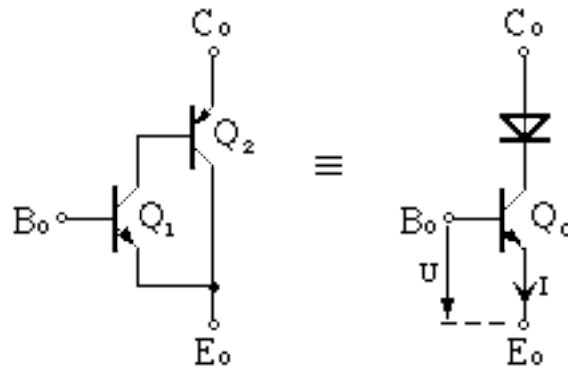


Figure 17: montage pseudo-Darlington NPN

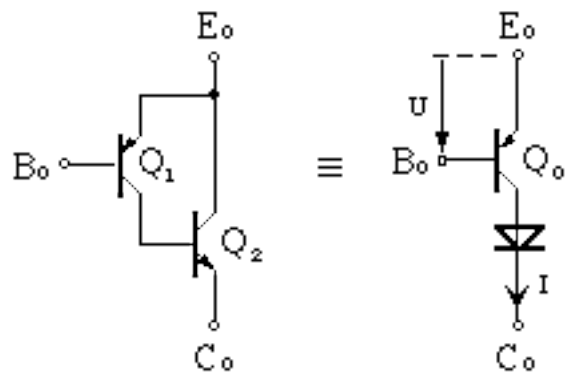


Figure 18: montage pseudo-Darlington PNP

Caractéristiques:

$$I = I_S e^{\frac{U}{U_T}} \quad \text{où} \quad U = U_J \quad I_S \quad \beta_2 I_{S1}$$

$$\beta_0 \quad \beta_1 \beta_2$$

$$g_{m0} \quad g_{m2} \quad g_{BE0} \quad g_{BE1} \quad g_{CE0} \quad 2g_{CE2}$$

5 MONTAGES CASCODE

Les montages cascode améliorent les étages amplificateurs inverseurs de la façon suivante:

- en augmentant la conductance de sortie du transistor réalisant l'amplification, ils accroissent le gain des montages à charge active,
- en limitant les variations de la tension de sortie du transistor réalisant l'amplification, ils réduisent la capacité vue par l'entrée.

5.1 Montage cascode à transistors bipolaires

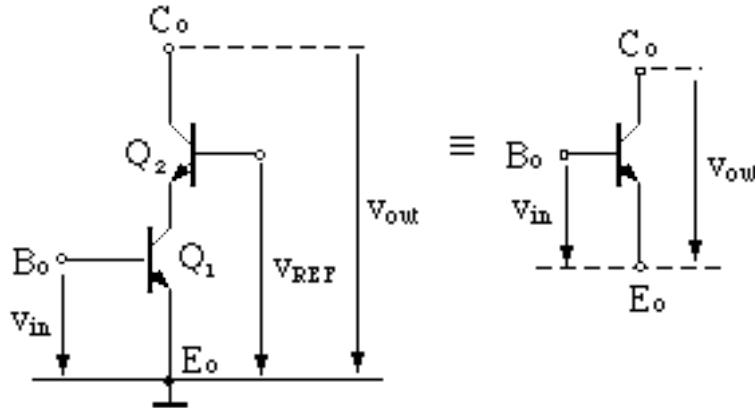


Figure 19: montage cascode bipolaire

$$Q_1=Q_2: \quad I_{C0} = I_S e^{\frac{V_i}{U_T}} \quad g_{m0} = g_{m1} \quad g_{BE0} = g_{BE1} \quad g_{CE0} = \frac{g_{CE2}}{\beta_0}$$

5.2 Montage cascode à transistors MOS

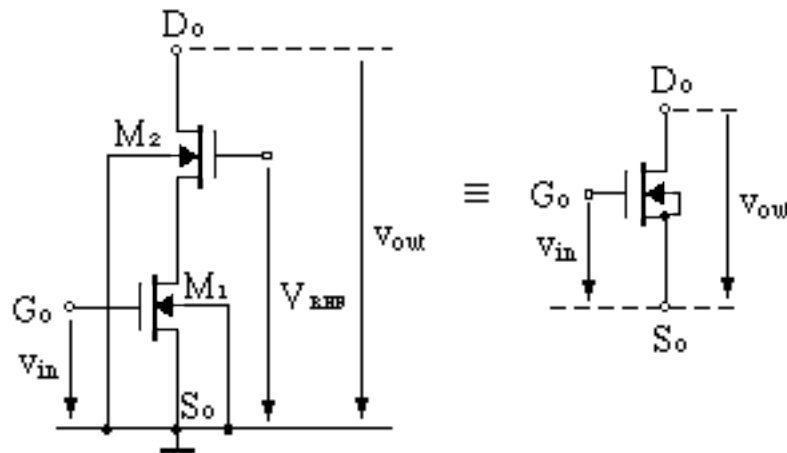


Figure 20: montage cascode MOS

$$M_1=M_2: \quad I_{D0} = \frac{\beta}{2n} (V_{in} - V_{T0})^2 \quad g_{m0} \quad g_{m1} \quad g_{DS0} = \frac{g_{DS1} g_{DS2}}{n g_m} \ll g_{DS1}$$

6 LA PAIRE DIFFÉRENTIELLE

La paire différentielle est un circuit élémentaire très utilisé dans les circuits intégrés analogiques car elle offre des propriétés importantes:

- elle permet de cascader des étages amplificateurs sans recourir aux condensateurs de couplage, car la tension commune aux entrées peut se placer pratiquement à n'importe quel potentiel situé entre les potentiels d'alimentation,
- elle exploite la différence entre deux grandeurs d'entrée ce qui permet d'atteindre de bonnes précisions puisque les composants intégrés peuvent être appariés facilement,
- elle aiguille deux courants dont la somme est constante.

Ce chapitre traite les paires différentielles bipolaires et MOS.

Pour chaque cas, une première analyse porte sur la paire différentielle seule, comme dispositif d'aiguillage de courant, puis un second paragraphe montre un montage amplificateur à transconductance.

6.1 Paire différentielle bipolaire

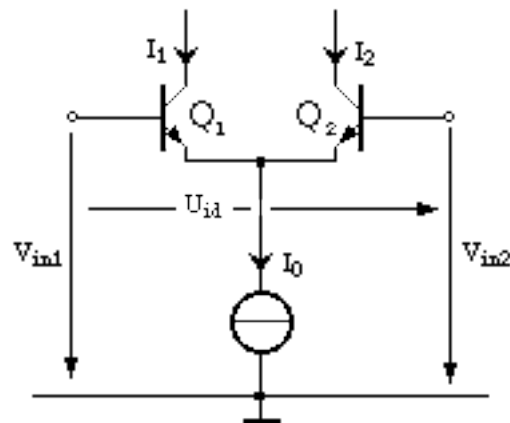


Figure 21: paire différentielle bipolaire

Définitions:

$$I_0 = I_1 + I_2 \quad U_{id} = V_{in1} - V_{in2}$$

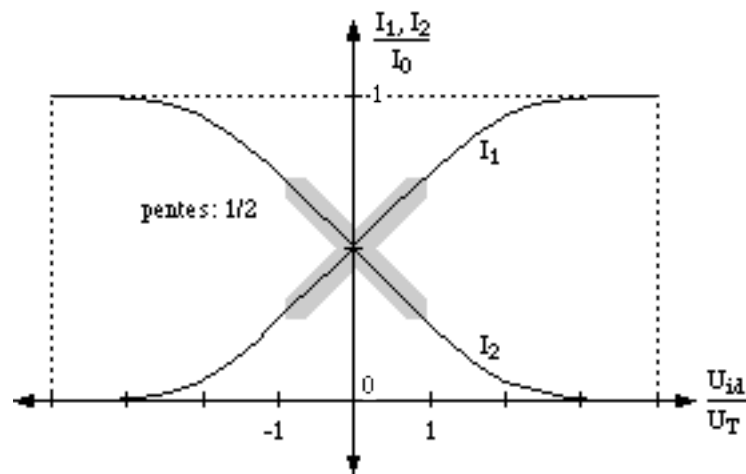


Figure 22: caractéristiques statiques

Caractéristiques statiques:

$$I_1 = \frac{I_0}{2} \left(1 + \tanh \frac{U_{id}}{2U_T} \right) ; \quad I_2 = \frac{I_0}{2} \left(1 - \tanh \frac{U_{id}}{2U_T} \right)$$

Paramètres dynamiques:

$$G_{m_{1,2}} = \frac{dI_1}{dU_{id}} = \frac{dI_2}{dU_{id}} = \frac{g_m}{2} \quad \text{avec: } g_m = g_{m1} = g_{m2}$$

6.1 Amplificateur à transconductance (OTA) bipolaire

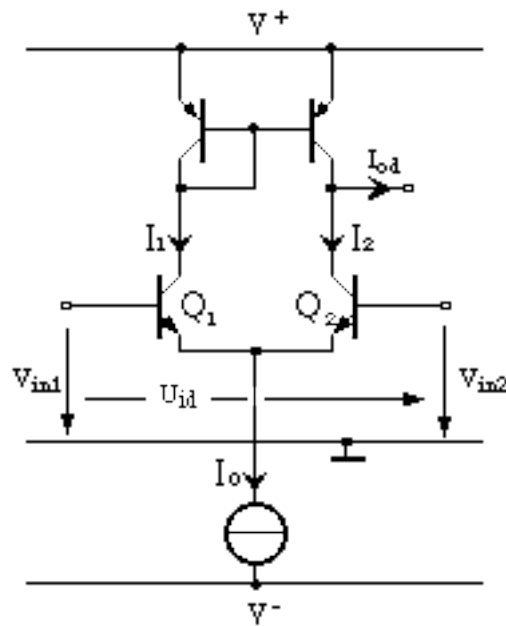


Figure 23: OTA bipolaire

Définitions:

$$I_{od} = I_1 - I_2 \quad I_0 = I_1 + I_2 \quad U_{id} = V_{in1} - V_{in2}$$

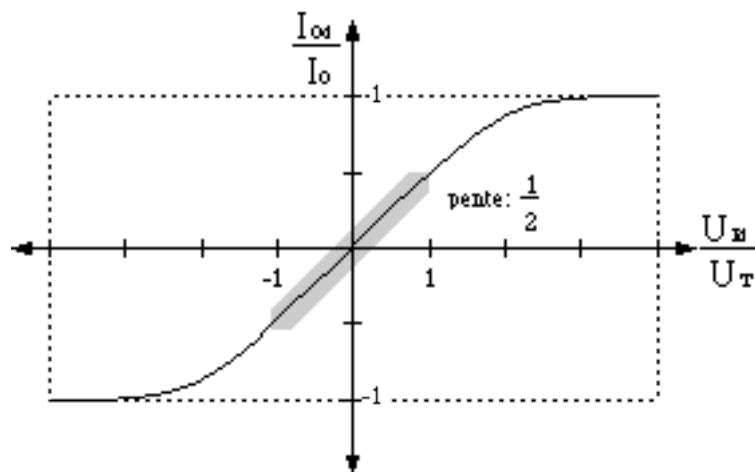


Figure 24: caractéristique statique

Caractéristiques statiques:
$$I_{od} = I_0 \tanh \frac{U_{id}}{2U_T}$$

Paramètres dynamiques:
$$G_{md} = \frac{dI_{od}}{dU_{id}} = g_m \quad \text{avec: } g_m = g_{m1} = g_{m2}$$

6.3 Paire différentielle MOS

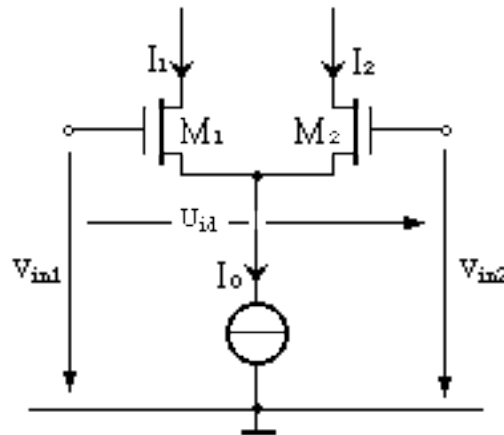


Figure 25: paire différentielle MOS

Définitions: $I_0 = I_1 + I_2$ $U_{id} = V_{in1} - V_{in2}$

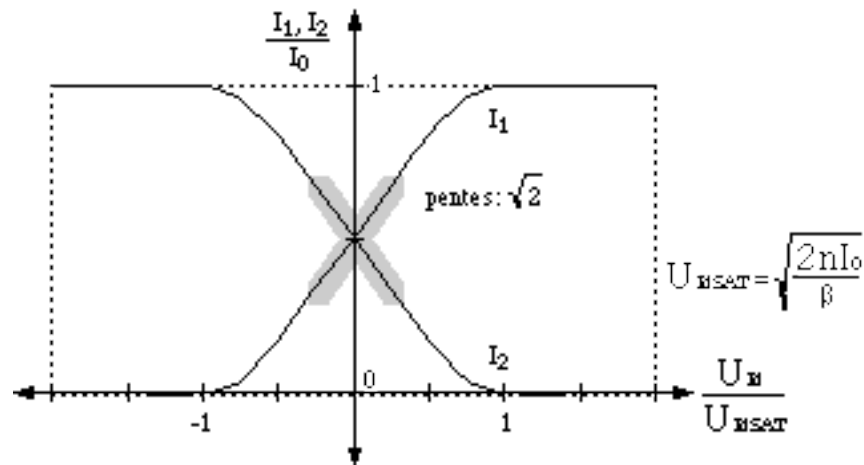


Figure 26: caractéristiques statiques

Caractéristiques statiques:

$$I_1 = \frac{I_0}{2} \left(1 + \frac{U_{id}}{U_{idSAT}} \sqrt{2 - \frac{U_{id}^2}{U_{idSAT}^2}} \right) \quad I_2 = \frac{I_0}{2} \left(1 - \frac{U_{id}}{U_{idSAT}} \sqrt{2 - \frac{U_{id}^2}{U_{idSAT}^2}} \right)$$

Paramètres dynamiques: $G_{m_{1,2}} = \frac{dI_1}{dU_{id}} = \frac{dI_2}{dU_{id}} = \frac{g_m}{2}$ avec: $g_m = g_{m1} = g_{m2}$

Remarque:

En plaçant les MOS en faible inversion, les caractéristiques statiques et les paramètres dynamiques de la paire différentielle sont proches de ceux de la paire différentielle à transistors bipolaires.

6.4 Amplificateur à transconductance (OTA) MOS

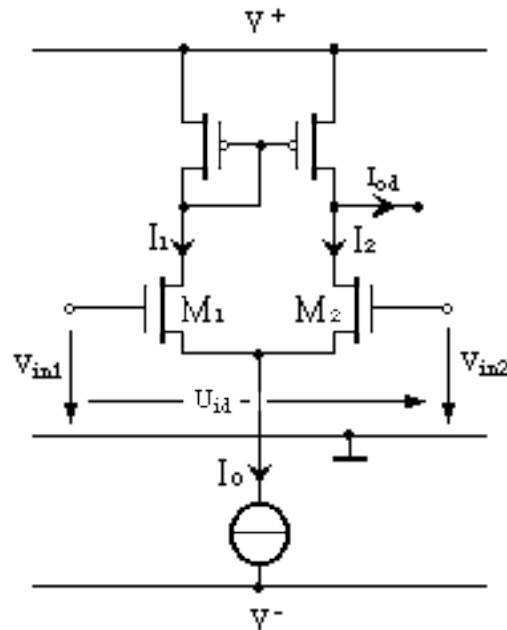


Figure 27: OTA MOS

Définitions: $I_{od} = I_1 - I_2$ $I_0 = I_1 + I_2$ $U_{id} = V_{in1} - V_{in2}$

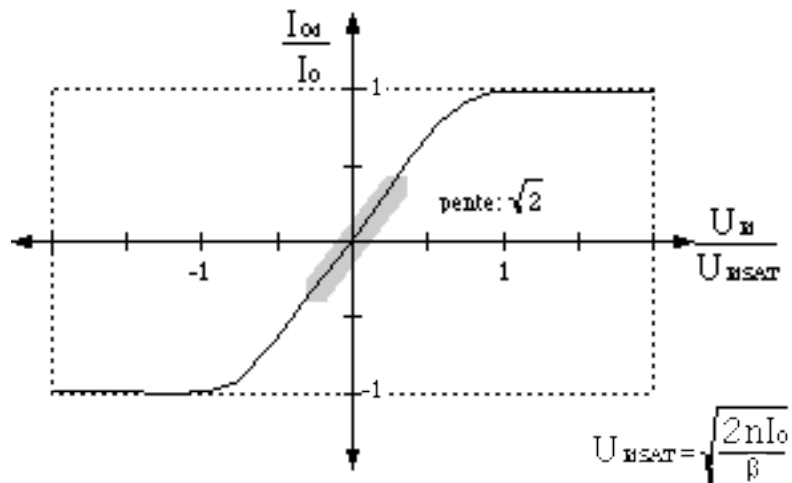


Figure 28: caractéristique statique

Caractéristiques statiques:

$$I_{od} = I_0 \frac{U_{id}}{U_{idSAT}} \sqrt{2 - \frac{U_{id}}{U_{idSAT}}}$$

Paramètres dynamiques:

$$G_{md} = \frac{dI_{od}}{dU_{id}} = g_m \quad \text{avec:} \quad g_m = g_{m1} = g_{m2}$$

7 COMMENTAIRES

Les amplificateurs élémentaires intégrés se comportent généralement comme des sources de courant commandées en tension.
Cette situation découle du mode de fonctionnement des transistors et du système de polarisation.

Les avantages ainsi obtenus sont les suivants:

- la possibilité de couplage direct entre les étages permet d'éviter les condensateurs de liaisons,
- la création de gains en tension élevés est possible même à basse tension d'alimentation,
- l'utilisation exclusive de transistors permet de minimaliser l'encombrement,
- le courant de polarisation est bien contrôlé ce qui facilite la réalisation de circuits à faible consommation.



ORIENTATION MME – module microélectronique

REFERENCES DE TENSION ET DE COURANT

REF TABLE DES MATIERES

1	INTRODUCTION	1
1.1	RÉFÉRENCES INDÉPENDANTES DE LA TENSION D'ALIMENTATION	1
1.2	RÉFÉRENCES INDÉPENDANTES DE LA TENSION D'ALIMENTATION ET DE LA TEMPÉRATURE.....	3
2	RÉFÉRENCES BAND-GAP BIPOLAIRES.....	4
2.1	RÉFÉRENCE BAND-GAP BIPOLAIRE ÉLÉMENTAIRE.....	4
2.2	RÉFÉRENCE BAND-GAP BIPOLAIRE À FAIBLE RÉSISTANCE DE SORTIE	5
3	RÉFÉRENCES BAND-GAP MOS.....	6
3.1	INTRODUCTION.....	6
3.2	RÉFÉRENCE BAND-GAP MOS ÉLÉMENTAIRE	7
3.3	RÉFÉRENCE BAND-GAP MOS À FAIBLE RÉSISTANCE DE SORTIE	8
3.4	RÉFÉRENCE BAND-GAP MOS À CAPACITÉS COMMUTÉES	9
3.5	COMMENTAIRE.....	9
4	RÉFÉRENCES DE COURANT.....	10
4.1	RÉFÉRENCE DE COURANT BIPOLAIRE	10
4.2	RÉFÉRENCE DE COURANT MOS.....	11
4.3	COMMENTAIRES	11

REF RÉFÉRENCES DE TENSION ET DE COURANT

1 INTRODUCTION

La fonction d'une *référence de tension ou de courant* est de produire une tension ou un courant indépendants d'influences externes telles que les variations de la tension d'alimentation ou de la température.

1.1 *Références indépendantes de la tension d'alimentation*

Pour réaliser des références de tension indépendantes de la tension d'alimentation, on recourt essentiellement à deux principes:

- une tension de référence est obtenue en polarisant correctement une diode Zener de sorte qu'elle se comporte comme une source de tension,

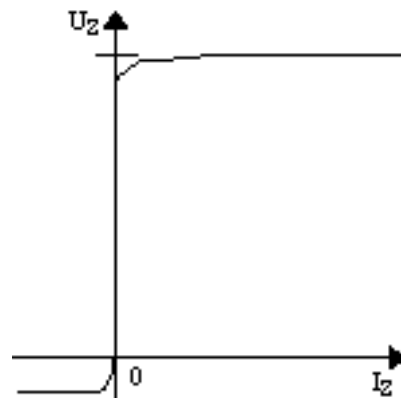


Figure 1: caractéristique d'une diode Zener

- une tension de référence est obtenue en prenant l'écart entre les tensions base-émetteur de deux transistors bipolaires dont les caractéristiques de transfert sont décalées entre elles; ce principe est aussi applicable aux transistors MOS en mode faible inversion.

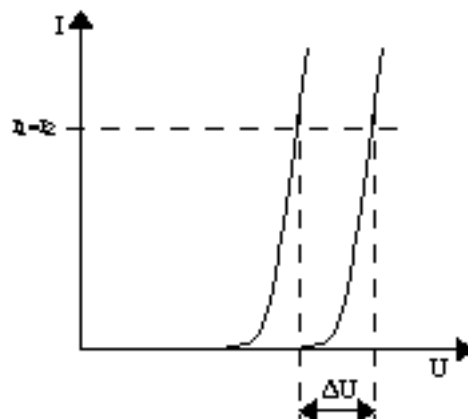


Figure 2: caractéristiques de transfert décalées

Commentaire:

- contrairement aux références à diodes Zener, les références à décalage peuvent fonctionner à basse tension d'alimentation (à moins de 1.5V); aussi ces dernières sont largement utilisées dans les circuits intégrés dont les tensions d'alimentation sont égales ou inférieures à 5V.

Pour décaler les caractéristiques de transfert de deux transistors bipolaires, il faut que la densité de courant de leur jonction base-émetteur soit différente.

Ainsi, l'écart entre leurs tensions de jonction vaut:

$$U_{BE} = U_{BE2} - U_{BE1} = U_T \ln \frac{I_2 I_{S1}}{I_1 I_{S2}} = U_T \ln \frac{J_2}{J_1} \quad \text{avec } I_S = k_p A$$

Paramètres:

k_p : dépend de paramètres technologiques

A : surface d'injection-collection du transistor

U_T : tension thermodynamique ($U_T = 26 \text{ mV}$ à 300°K)

Notes:

- L'écart entre deux tensions de jonction peut être réalisé par deux transistors bipolaires appariés, parcourus par des courants identiques, mais dont les surfaces d'injection-collection (A) sont différentes; la différence entre leurs tensions base-émetteur est alors proportionnelle à la tension thermodynamique (U_T) et au rapport entre leurs surfaces d'injection-collection.

$$U_{BE} = U_T \ln \frac{A_1}{A_2}$$

- Le principe permettant de réaliser une référence de tension par décalage des caractéristiques de transfert de transistors bipolaires peut être appliqué à des transistors MOS en faible inversion puisqu'ils se comportent ainsi comme des transistors bipolaires.

Les schémas ci-dessous montrent des références exploitant le décalage des caractéristiques de transfert de deux transistors.

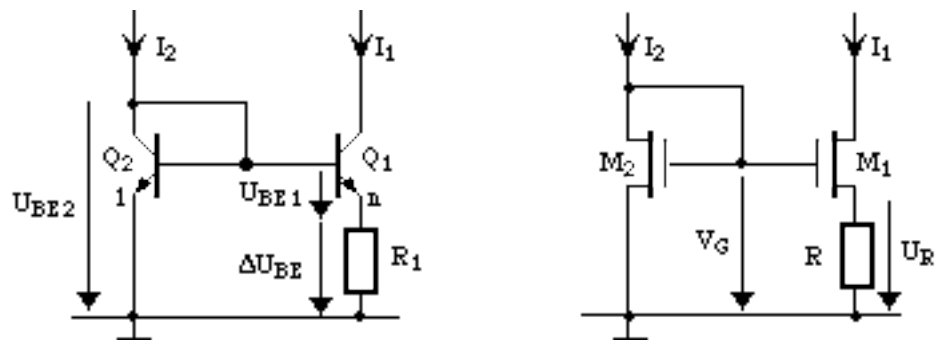


Figure 3: références de tension élémentaires bipolaires et MOS

Pour $I_1 = I_2$:
$$U_{BE} = U_T \ln \frac{A_1}{A_2} \quad U_R = U_T \ln \frac{S_1}{S_2}$$

1.2 *Références indépendantes de la tension d'alimentation et de la température.*

Le coefficient de température des diodes Zener est positif pour des tensions Zener supérieures à 5.6V et négatif pour des tensions Zener inférieures à cette valeur. Pour réaliser des références de tension peu dépendantes de la température, il faut utiliser une diode Zener de 5.6V ou utiliser une diode Zener dont le coefficient de température est positif en série avec des jonctions polarisées en sens direct qui présentent un coefficient de température négatif. L'utilisation de tels montages est limitée car les tensions d'alimentation nécessaires sont supérieures à 6V.

Une autre solution est obtenue à partir d'une tension de jonction base-émetteur en conduction, dont le coefficient de température est négatif, à laquelle on ajoute une tension U_T pondérée pour que la somme des coefficients thermiques soit nulle. De telles références sont appelées "références à bande interdite" ou "Band-Gap Références"

$$U = U_{BE} + aU_T = U_{GO}$$

U_{GO} est la tension de bande interdite (Band-Gap) pour les semi-conducteurs à zéro degrés absolu ($U_{GO}=1.21V$ pour le silicium).

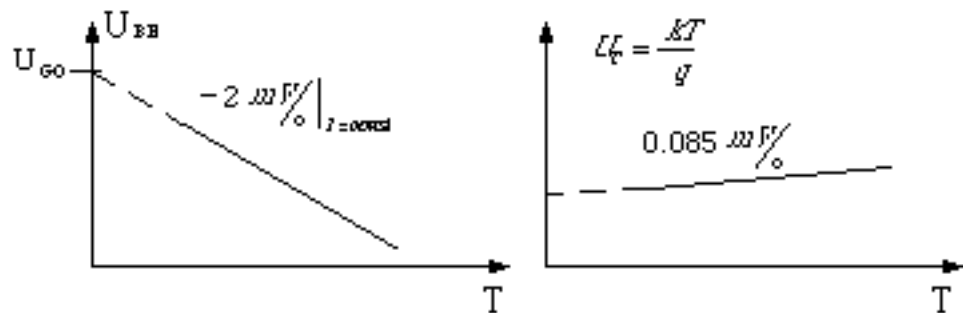


Figure 4: comportement thermique d'une jonction et de la tension thermodynamique

Dans le cas présenté à la figure 4, on déduit $a=23$.

Une tension U_T pondérée peut être obtenue en exploitant le décalage des caractéristiques de transfert de transistors (cf. paragraphe 1.1).

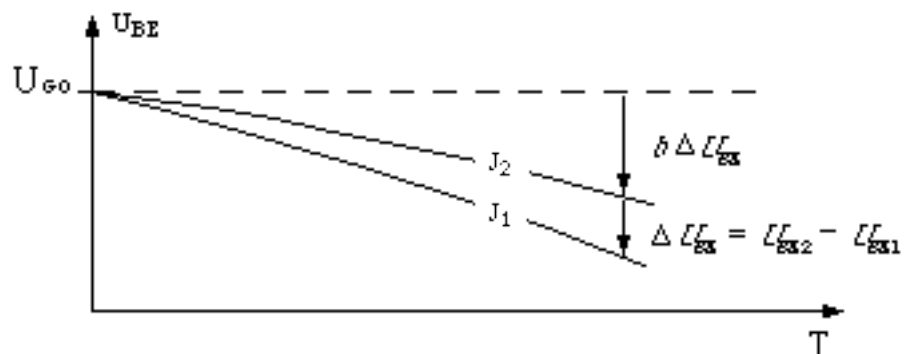


Figure 5: comportement thermique de deux jonctions

$$U_{REF} = U_{GO} = U_{BE2} + b U_{BE}$$

2 RÉFÉRENCES BAND-GAP BIPOLAIRES

2.1 Référence Band-Gap bipolaire élémentaire

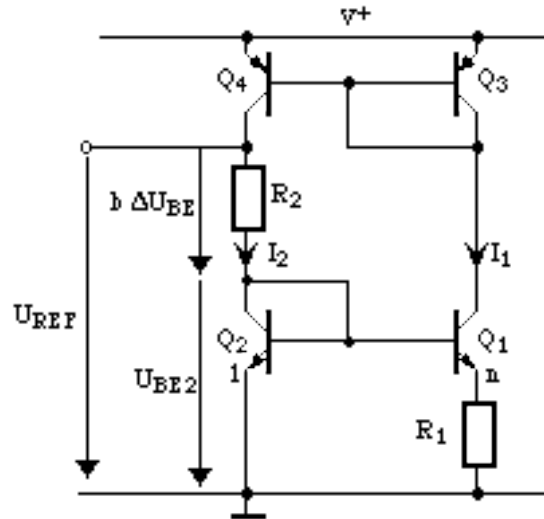


Figure 6: référence "Band-Gap" bipolaire élémentaire

Le rapport $n = \frac{A_1}{A_2}$ des transistors Q_1 et Q_2 est supérieur à 1.

Les transistors Q_3 et Q_4 sont identiques. Ainsi: $I_1 = I_2 = I$

La tension à coefficient de température négatif est la tension U_{BE2} de la jonction base-émetteur du transistor Q_2 .

La tension à coefficient de température positif est la tension $b\Delta U_{BE}$ aux bornes de la résistance R_2 . Elle est produite par un courant proportionnel à la différence des tensions base-émetteur des transistors Q_1 et Q_2 .

$$U_{BE} = U_T \ln \frac{A_1}{A_2} = R_1 I \quad b \quad U_{BE} = R_2 I = \frac{R_2}{R_1} U_{BE} = \frac{R_2}{R_1} U_T \ln \frac{A_1}{A_2}$$

$$U_{REF} = U_{BE2} + b \quad U_{BE} = U_{BE2} + \frac{R_2}{R_1} U_T \ln \frac{A_1}{A_2} = U_{BE2} + a U_T$$

Note:

- le rapport entre les résistances et le rapport entre les surfaces d'injection-collection sont ajustés pour que $U_{REF} \approx U_{G0}$; ainsi:

$$a = \frac{R_2}{R_1} \ln \frac{A_1}{A_2} \quad 23 \quad \text{Les rapports élevés nécessaires pour atteindre cette valeur rendent l'appariement difficile à réaliser.}$$

2.2 *Référence Band-Gap bipolaire à faible résistance de sortie*

La référence bipolaire élémentaire étudiée ci avant ne peut fournir qu'un courant négligeable par rapport à celui qui circule dans la branche formée par Q_2 et Q_4 . Sinon une erreur est produite par la différence entre les courants de chaque branche.

Le montage suivant remédie à cette situation.

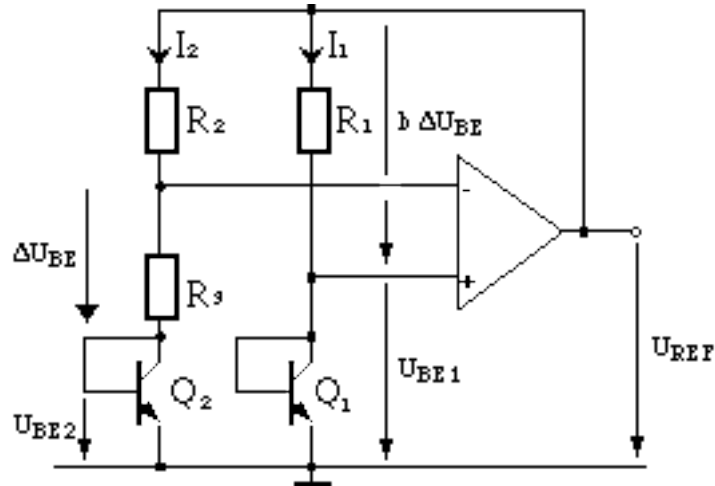


Figure 7: référence "Band-Gap" à faible résistance de sortie

L'amplificateur opérationnel impose que $U_{BE1} = U_{BE2} + U_{BE}$ et $R_1 I_1 = R_2 I_2$

D'où:

$$U_{REF} = U_{BE1} + R_2 I_2 = U_{BE1} + \frac{R_2 U_{BE}}{R_3}$$

$$U_{BE} = U_T \ln \frac{I_1 I_{S2}}{I_2 I_{S1}} = U_T \ln \frac{R_2 I_{S2}}{R_1 I_{S1}} = U_T \ln \frac{R_2 A_2}{R_1 A_1}$$

On obtient alors à la sortie:

$$U_{REF} = U_{BE1} + \frac{R_2}{R_3} U_T \ln \frac{R_2 A_2}{R_1 A_1} = U_{BE1} + a U_T$$

Note:

- si les transistors sont identiques et bien appariés, on peut admettre que $A_1 = A_2$. On ajuste donc les valeurs des résistances de telle sorte que $U_{REF} = U_{GO}$.

3 RÉFÉRENCES BAND-GAP MOS

3.1 *Introduction*

En technologie CMOS, un transistor bipolaire peut être obtenu en utilisant les couches npn (substrat de type n) ou pnp (substrat de type p). Toutefois, pour la plupart des technologies CMOS ces transistors bipolaires verticaux présentent deux inconvénients:

- leur collecteur est le substrat; il est donc relié à une alimentation,
- le courant injecté dans le substrat peut perturber les composants proches.

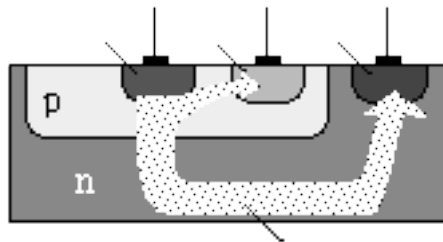


Figure 8: transistor npn compatible CMOS

Comme en bipolaire, cette structure permet la réalisation de références Band-Gap en additionnant une tension base-émetteur dont le coefficient thermique est négatif à une tension proportionnelle à la différence entre deux tensions base-émetteur et dont le coefficient thermique est positif (cf.: paragraphe 1.2).

Le décalage des caractéristiques de transfert de transistors produisant une tension à coefficient thermique positif peut être réalisé en utilisant des transistors bipolaires compatibles avec la technologie CMOS ou au moyen de MOS en faible inversion (cf.: paragraphe 1.1).

3.2 Référence Band-Gap MOS élémentaire

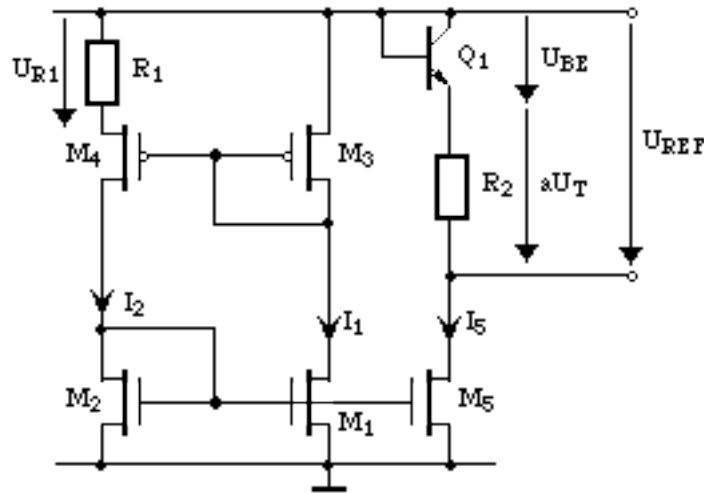


Figure 9 : référence "Band-Gap" MOS élémentaire

Le rapport $\frac{S_4}{S_3}$ des transistors M₃ et M₄ est supérieur à 1.

Les transistors M₁ et M₂ sont identiques. Ainsi: $I_1 = I_2 = I$

Les transistors M₁, M₂ et M₅ sont en forte inversion afin d'assurer un rapport précis entre les courants.

La tension à coefficient de température positif est la tension aU_T aux bornes de la résistance R₂. Elle est produite par un courant proportionnel à la différence des tensions grille-source des transistors M₃ et M₄ qui sont en faible inversion.

$$U_{R1} = U_T \ln \frac{S_4}{S_3}$$

ainsi,

$$I_5 = \frac{S_5}{S_2} \frac{U_T}{R_1} \ln \frac{S_4}{S_3}$$

La tension à coefficient de température positif est la tension U_{BE} de la jonction base-émetteur du transistor bipolaire Q₁.

$$U_{REF} = U_{BE} + U_{R2} = U_{BE} + U_T \frac{S_5}{S_2} \frac{R_2}{R_1} \ln \frac{S_4}{S_3} = U_{BE} + aU_T$$

3.4 *Référence Band-Gap MOS à capacités commutées*

Les résistances intégrées de valeurs élevées sont difficiles à réaliser et leur appariement est imprécis.

En technologie CMOS, il est possible de réaliser des références Band-Gap exploitant le rapport entre des condensateurs. Si les règles d'appariement sont respectées, la précision d'un tel rapport peut être meilleur que 1%.

Le schéma de la figure 11 utilise ce principe. Le fonctionnement de cette référence s'effectue en deux phases: l'une pour laquelle, les commutateurs sont en position 1 et l'autre pour laquelle les commutateurs sont en position 2. Ainsi:

- la variation de tension aux bornes de $\alpha_1 C$ vaut U_{BE2} ,
- la variation de tension aux bornes $\alpha_2 C$ vaut ΔU_{BE} ,
- la variation de tension aux bornes de C vaut U_{REF} .

Le courant circulant dans C est la somme des courants circulant dans $\alpha_1 C$ et $\alpha_2 C$.

$$C \frac{U_{REF}}{t} = \alpha_1 C \frac{U_{BE2}}{t} + \alpha_2 C \frac{U_{BE}}{t}$$

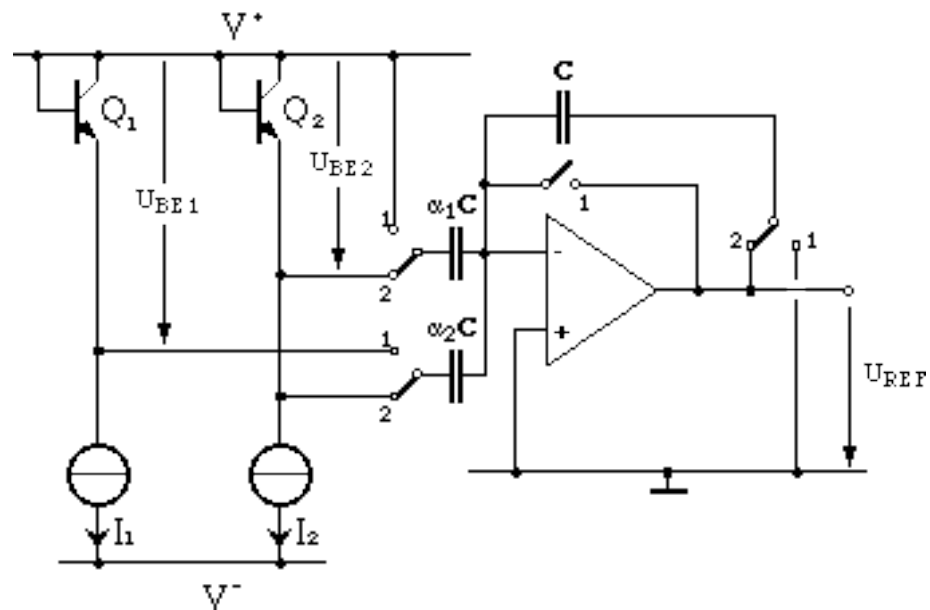


Figure 11: référence Band-Gap à capacités commutées

Si $Q_1=Q_2$ $U_{REF} = \alpha_1 U_{BE2} + \alpha_2 (U_{BE}) = \alpha_1 U_{BE2} + \alpha_2 U_T \ln \frac{I_2}{I_1}$

α_1 et α_2 représentent des rapports entre condensateurs.

Les commutateurs sont réalisés au moyen de portes de transmission.

3.5 *Commentaire*

Il existe aussi des références exploitant l'écart entre une tension de seuil normale d'un MOS et une tension de seuil plus élevée qui a été décalée par un procédé technologique spécial.

4 RÉFÉRENCES DE COURANT

4.1 *Référence de courant bipolaire*

On peut réaliser des sources de courant indépendantes de la tension d'alimentation en miroitant les courants de la référence Band-Gap (figure 5). Ces courants dépendent de la température. Toutefois, cette dépendance thermique peut être exploitée favorablement, notamment dans les amplificateurs à charge active, sachant que la transconductance du transistor bipolaire est inversement proportionnelle à U_T .

Ainsi, la référence de courant ci-dessous utilise la différence entre deux tensions de jonction dont les densités de courant sont différentes.

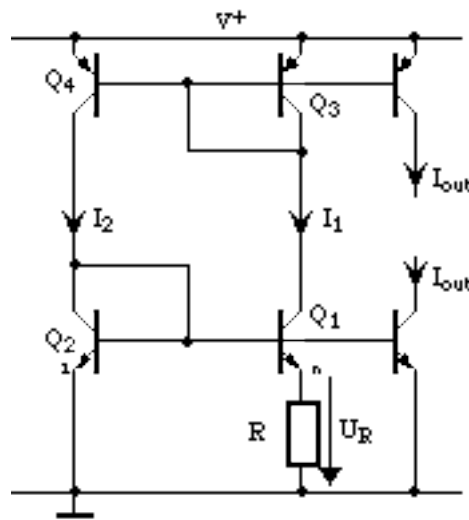


Figure12: référence de courant bipolaire

A l'équilibre, le rapport entre les courants dépend du rapport entre les surfaces d'injection-collection des transistors Q_3 et Q_4 .

$$U_R = RI_1 = U_{BE} = U_T \ln \frac{I_2 I_{S1}}{I_1 I_{S2}} = U_T \ln \frac{I_2 A_1}{I_1 A_2} \quad \text{et} \quad \frac{I_2}{I_1} = \frac{A_4}{A_3}$$

$$\Rightarrow I_1 = \frac{U_T}{R} \ln \frac{A_1 A_4}{A_2 A_3}$$

4.2 *Référence de courant MOS*

En faible inversion ($V_G < V_{T0}$) le transistor MOS se comporte comme le transistor bipolaire: la relation entre le courant de sortie et la tension de commande est exponentielle.

Ainsi, il est possible de réaliser des références de courant en s'inspirant de schémas établis pour les transistors bipolaires, M_1 et M_2 étant en faible inversion.

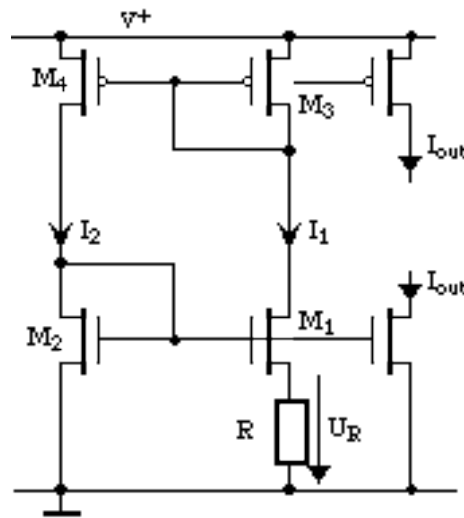


Figure 13: référence de courant MOS

$$I_1 = \frac{U_{R1}}{R_1} = \frac{U_T}{R_1} \ln \frac{S_1 S_4}{S_2 S_3}$$

4.3 *Commentaires*

La valeur absolue du courant produit par les sources étudiées ci-avant n'est pas précise car elle dépend de la valeur absolue de la résistance qui est mal contrôlée.

La dépendance thermique de la tension thermodynamique est partiellement compensée par la dépendance thermique de la résistance.

En technologie CMOS, on recourt à une résistance couche mince en Si-polycristallin, car sa valeur absolue est mieux contrôlée que celle de résistances diffusées et sa dépendance thermique plus faible.

Ainsi, la dépendance thermique de la source peut contribuer à compenser la dépendance thermique de la transconductance de MOS en faible inversion.

eicn

Ecole d'ingénieurs
du canton de Neuchâtel

Avenue de l'Hôtel-de-Ville 7
CH-2400 Le Locle



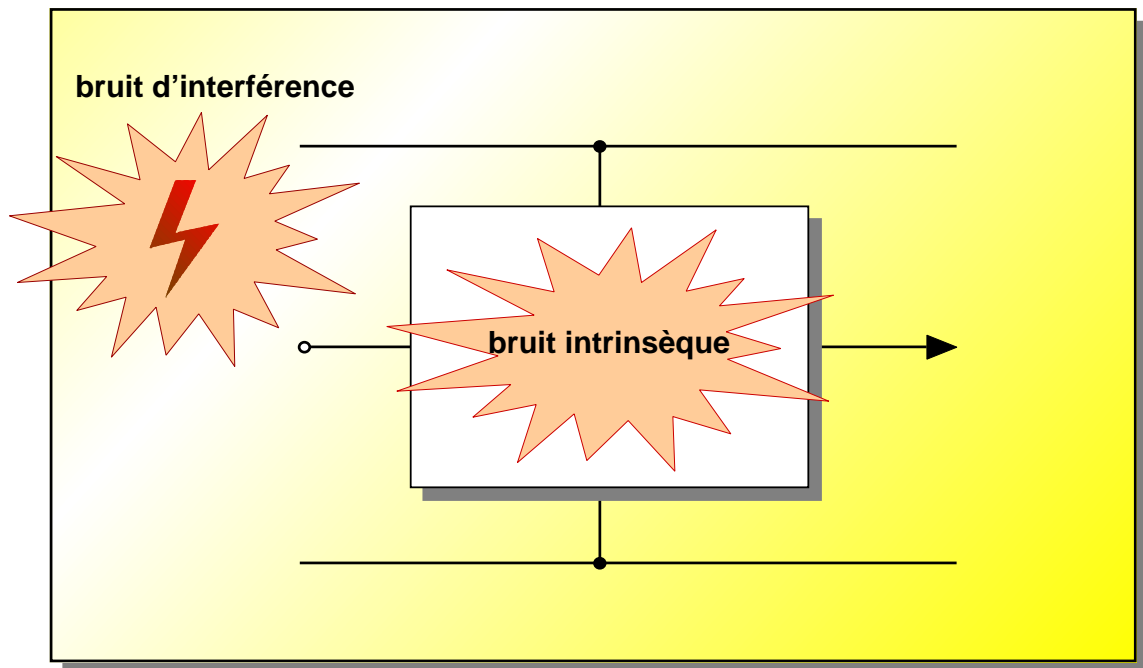
ORIENTATION MME – module microélectronique

BRUIT DANS LES CIRCUITS INTEGRES

TABLE DES MATIERES

Introduction	1
Définition du bruit	2
Principales sources de bruit	3
Bruit des composants	4
Calcul du bruit dans les circuits	8
Modélisation	14
Bruit des circuits MOS	18
Modèles SPICE	21
Références	23

INTRODUCTION



Commentaire:

On distingue deux sortes de bruit:

- **Le bruit d'interférences** est le résultat d'interactions indésirées, entre le circuit et le monde externe, telles que des perturbations électro-magnétique, des commutations électriques ou le bruit du réseau (50Hz) sur les rails d'alimentation. Le bruit d'interférences peut être réduit en prenant certaines précautions lors du câblage ou du layout du circuit.
- **Le bruit intrinsèque** est propre au circuit et à ses composants. Il est dû à divers phénomènes physiques qui provoquent des variations aléatoires du débit des charges formant le courant. Il peut être réduit à la conception par l'utilisation de composants et de structures adéquats ou en accroissant la consommation.

Ce chapitre traite du bruit intrinsèque. Ce bruit interne apparaît sous forme d'un signal alternatif aléatoire ou statistique qui se superpose au signal porteur de l'information à traiter.

DEFINITION DU BRUIT

valeur instantanés du bruit:

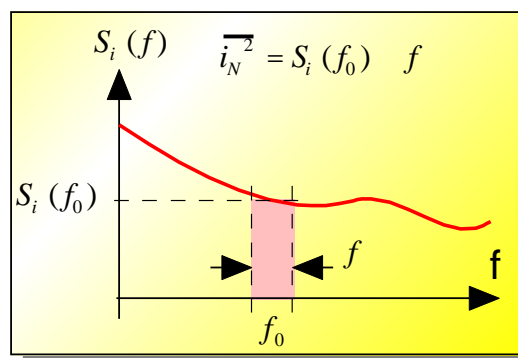
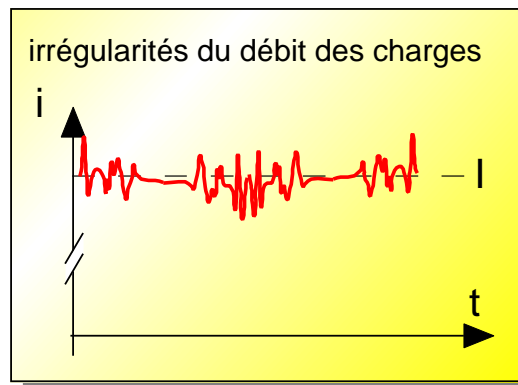
$$i_N = i(t) - I$$

courant de bruit:

$$\overline{i_N^2} = \overline{(i(t) - I)^2} = \lim_T \frac{1}{T} \int_0^T (i(t) - I)^2 dt = S_i \quad f$$

densité spectrale de bruit:

$$S_i = \frac{\overline{i_N^2}}{f} \quad [S_i] = \frac{A^2}{Hz}$$



Commentaire:

La figure ci-dessus montre un signal de bruit aléatoire dans le domaine du temps. Bien qu'il s'agisse d'un courant, ce signal pourrait aussi être une tension ou une autre grandeur. Il faut relever que ce signal de bruit a une **valeur moyenne nulle**.

Le calcul du bruit permet de connaître le plus petit signal détectable. En effet, lorsque la puissance du bruit est supérieure à la puissance du signal à traiter il devient impossible de le détecter. Pour des signaux dont la forme est connue, cette limite peut toutefois être dépassée par la mise en oeuvre de techniques de traitement numériques des signaux.

Contrairement à un signal sinusoïdal qui est défini par une seule fréquence, le bruit est aléatoire ou statistique. Il peut être vu comme une somme de signaux sinusoïdaux couvrant toute une bande de fréquences. **La puissance moyenne du bruit dépend de la largeur de bande considérée.**

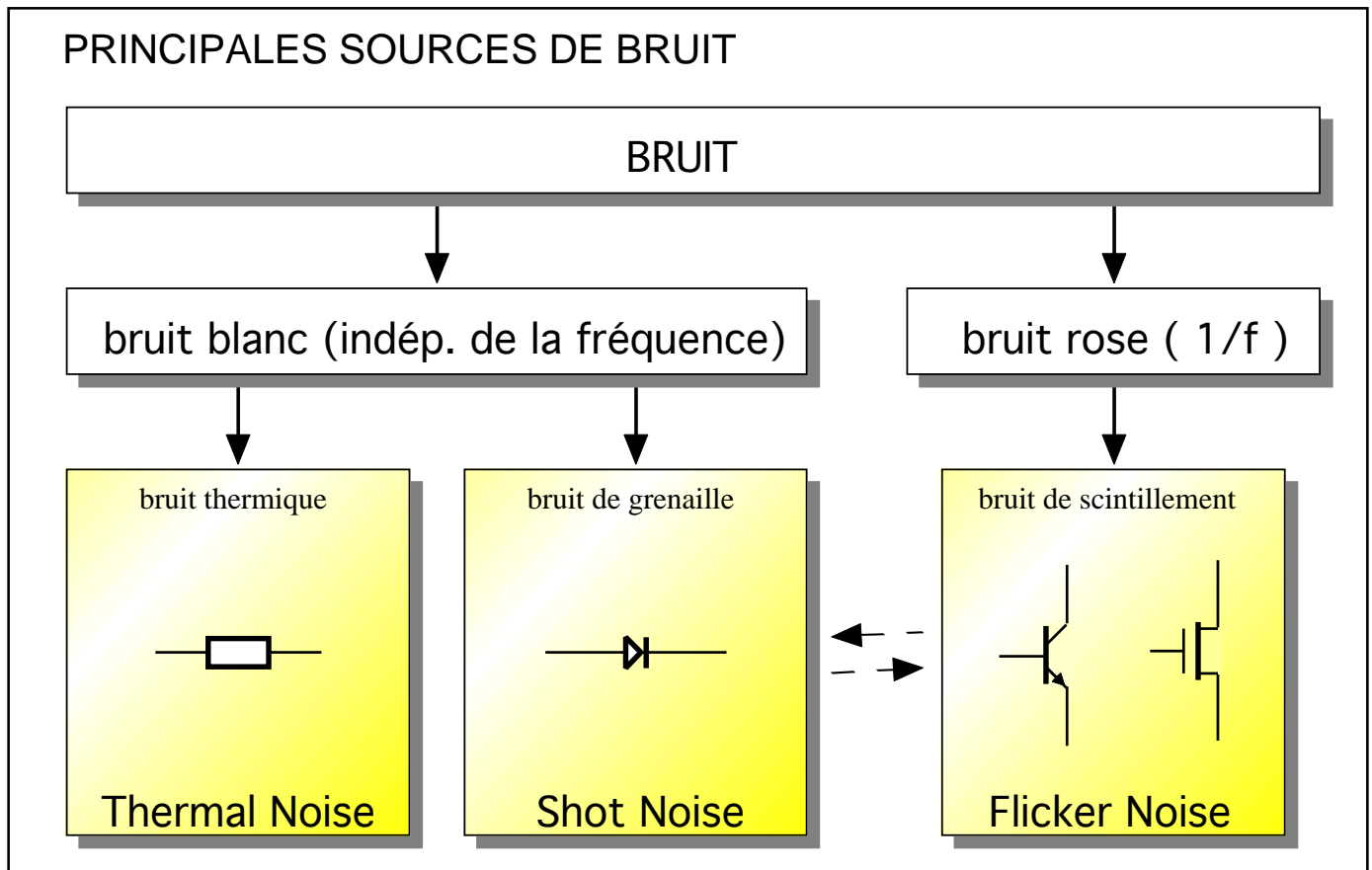
Densité spectrale de bruit et valeur efficace (rms) Le bruit en courant produit par un composant est exprimé par la valeur quadratique moyenne du courant de bruit par unité de fréquence. Cette grandeur est appelée **densité spectrale** du courant de bruit. Le bruit en tension est exprimé par la valeur quadratique moyenne de la tension de bruit par unité de fréquence. Cette grandeur est appelée densité spectrale de la tension de bruit. Elle est fonction de la fréquence.

En fait, la densité spectrale de bruit est une **puissance de bruit normalisée**. Elle correspond à la puissance du bruit dissipée par une résistance de 1 dans une bande de fréquence de 1Hz.

Le bruit peut aussi être exprimé par la racine de la valeur quadratique moyenne (rms = root mean square = valeur efficace) par unité de fréquence.

Rappel: La valeur efficace (rms) d'un courant alternatif est la valeur d'un courant continu qui produirait la même puissance dans une résistance donnée.

$$P = R \int_0^T i(t)^2 dt = R I^2$$



Commentaire:

Le bruit électrique interne ou intrinsèque est dû à divers phénomènes physiques qui provoquent des variations aléatoires ou statistiques du débit des charges qui traversent un composant. Chaque type de phénomène peut être considéré comme une source indépendante de bruit. On distingue les sources suivantes:

- **Bruit thermique (Thermal Noise)**

Il est dû à l'agitation thermique des électrons dans les résistances. Il est indépendant du courant qui y circule (il est aussi produit en l'absence de courant). Il dépend de la valeur de la résistance, de la température absolue et de la largeur de bande considérée. L'ampleur de ce bruit est indépendante de la fréquence (bruit blanc).

- **Bruit de grenaille (Shot Noise)**

Il est dû à l'accélération des charges par le champ électrique présent dans les jonctions. Ces charges sont accélérées aléatoirement car elles entrent dans le champ avec des vecteurs de vitesse aléatoires. L'ampleur de ce bruit est indépendante de la fréquence (bruit blanc)

- **Bruit de scintillement (Flicker Noise)**

Les principales causes de ce bruit dans les semi-conducteurs sont dues à des contaminations ou à des défauts cristallins qui trappent et relâchent aléatoirement des charges. L'ampleur de ces "catastrophes" est inversement proportionnelle à la fréquence de leurs apparitions (bruit 1/f).

- **Bruit de pop-corn (Burst Noise)**

Ce bruit, dû à des impuretés dans les métaux, pour les calculs, il est souvent associé au bruit de scintillement (1/f).

- **Bruit d'avalanche (Avalanche Noise)**

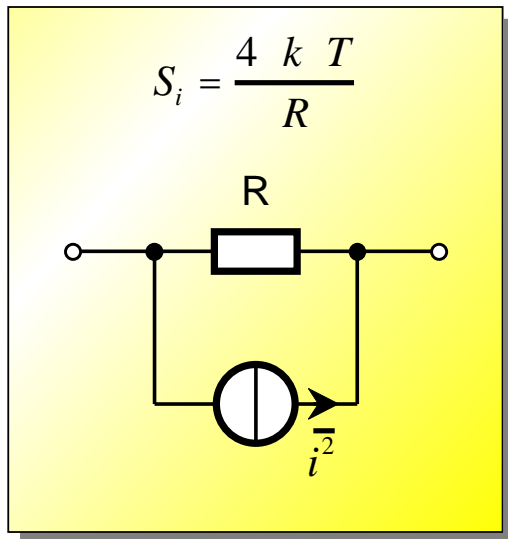
L'effet avalanche qui permet la conduction inverse dans les diodes Zener ou dans les jonctions pn donne suffisamment d'énergie aux charges pour qu'apparaissent des paires électrons-trous lors de la collision avec des atomes de silicium.

BRUIT DES COMPOSANTS

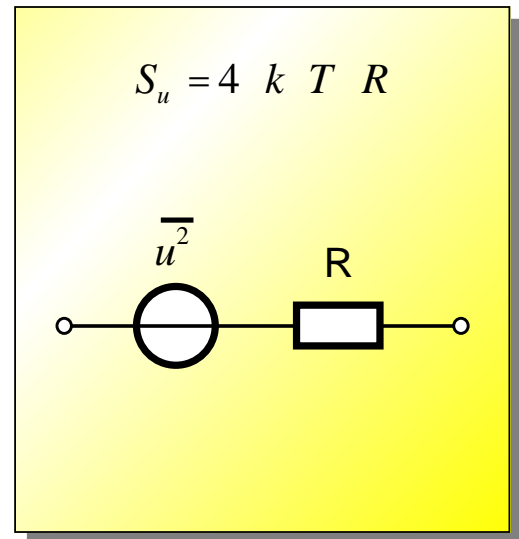
Bruit dans la résistance

k: constante de Boltzmann

$4 k T = 1.66 \cdot 10^{-20}$ VAs à 300K



$$\overline{u^2} = R^2 \overline{i^2}$$



$$\overline{i^2} = S_i f$$

Thermal Noise

$$\overline{u^2} = S_u f$$

Commentaire:

Le bruit thermique et le bruit de grenaille sont tous deux des bruits blancs. De plus, la distribution statistique de leur amplitude est gaussienne pour tous les deux. De ce fait, il ne peuvent pas être distingués lorsqu'ils sont produit par un même circuit.

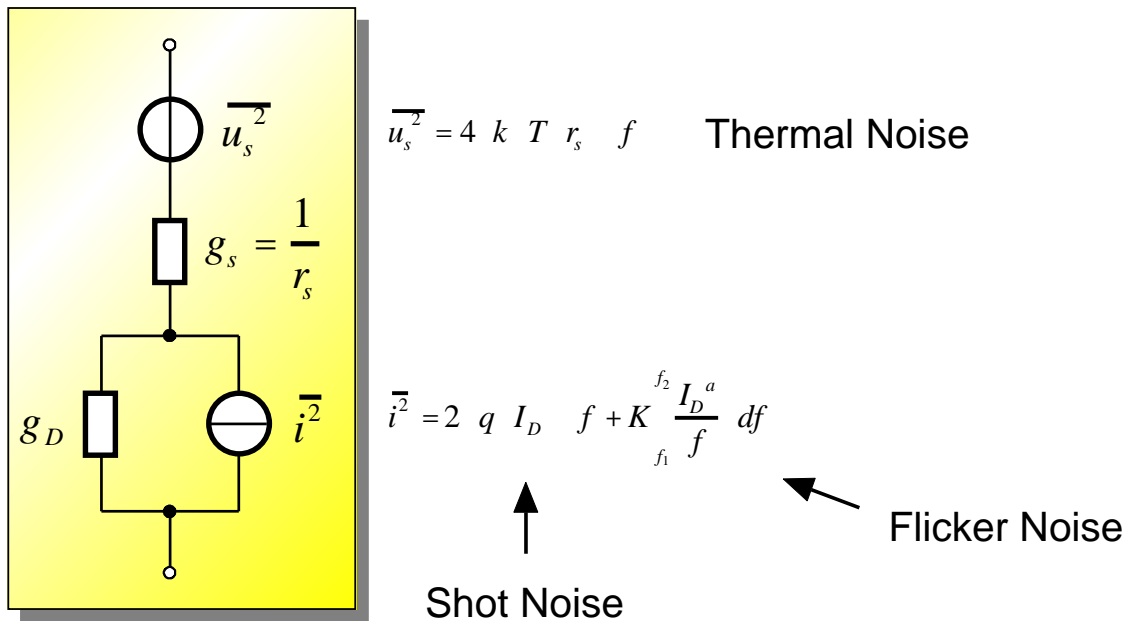
Exemple:

Calculer la valeur efficace du bruit en courant et en tension produit par une résistance de 1k à température ambiante dans la bande des fréquences audio (50Hz à 20kHz).

$$u_{(rms)} = 0.58 \mu V \quad i_{(rms)} = 0.58 nA$$

BRUIT DES COMPOSANTS

Bruit dans la diode (mode direct)



Commentaire:

Le bruit est un signal alternatif. Pour le calcul, il peut être introduit dans les schémas équivalents pour accroissement des composants.

La diode produit plusieurs sources de bruit:

- **Bruit thermique (Thermal Noise)**
Il est dû à la résistance du silicium.
- **Bruit de grenaille (Shot Noise)**
Il est dû à l'accélération des charges dans la jonction.
- **Bruit de scintillement (Flicker Noise)**
Il est dû à des défauts du cristal et à des contaminations.

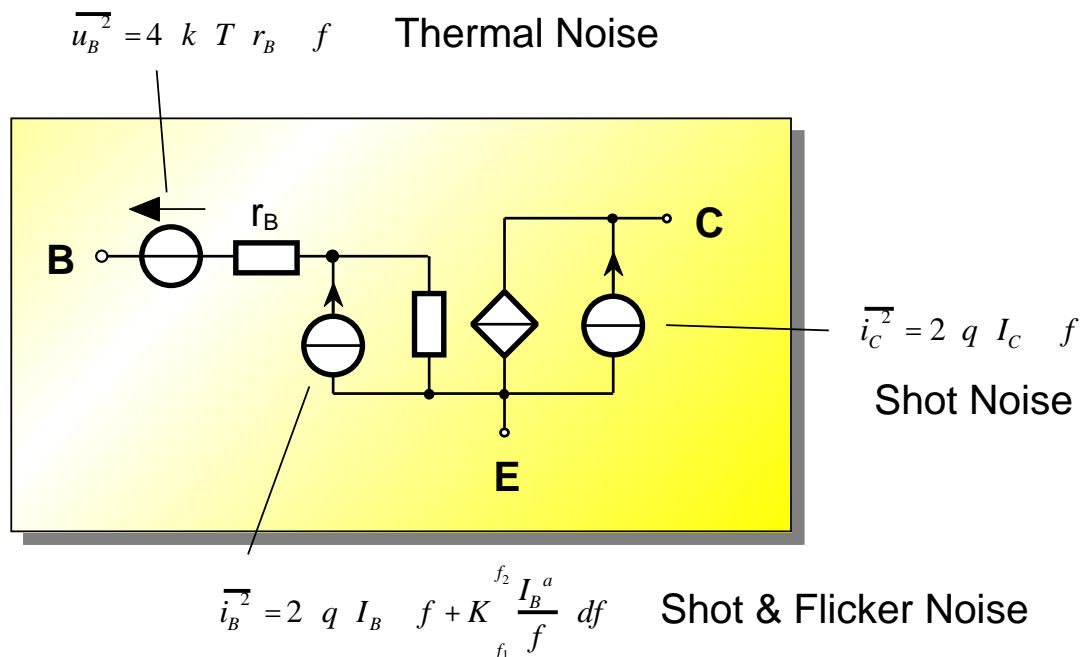
Note: g_D est une conductance dynamique, donc fictive, qui ne produit pas de bruit thermique.

Les paramètres sont:

- $4 k T = 1.66 \cdot 10^{-20} \text{ VAs}$ à 300K
- $q = 1.6 \cdot 10^{-19} \text{ As}$
- a : de 0 à 2 selon la technologie
- K : constante dépendante de la technologie

BRUIT DES COMPOSANTS

Bruit dans le transistor bipolaire



Commentaire:

Le transistor bipolaire produit plusieurs sources de bruit:

- **Bruit thermique (Thermal Noise)**

Il est principalement dû à la résistance de la base. Les résistances dynamiques sont des résistances fictives qui ne produisent pas de bruit thermique.

- **Bruit de grenaille (Shot Noise)**

Il est dû à l'accélération des charges formant le courant de collecteur dans la jonction base-collecteur.

Un bruit de grenaille est aussi produit dans la jonction base-émetteur par les charges formant le courant de base

- **Bruit de scintillement (Flicker Noise)**

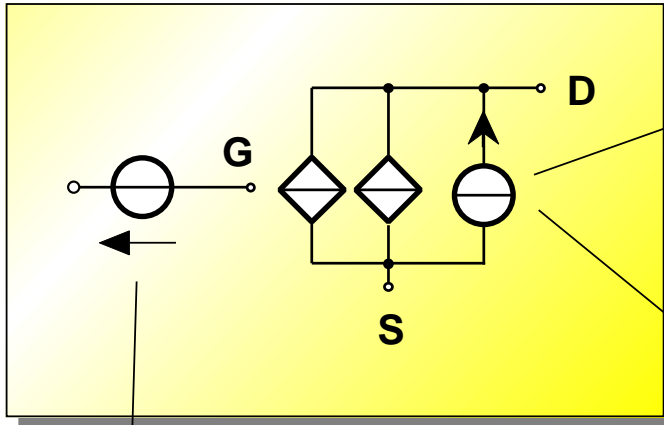
Il est dû à des défauts du cristal et à des contaminations.

Note:

Le bruit de grenaille est déterminé par une constante K qui non seulement varie de plusieurs ordres de grandeur d'un type de transistors à l'autre mais peut aussi varier largement entre deux composants identiques intégrés simultanément sur le même wafer! Ceci provient du fait que le bruit de scintillement est dû à des contaminations et à des imperfections dans les semi-conducteurs.

BRUIT DES COMPOSANTS

Bruit dans le transistor MOS



forte inversion: $\overline{i_D^2} = \frac{8}{3} k T g_m f$

Thermal Noise

faible inversion: $\overline{i_D^2} = 2 q I_D f$

Shot Noise

$$\overline{u_G^2} = \frac{K}{f W L C_{ox}} f \quad \text{Flicker Noise}$$

Commentaire:

Le transistor MOS contient plusieurs sources de bruit:

- **Bruit thermique (Thermal Noise)**
Il est principalement dû à la résistance du canal.
- **Bruit de grenaille (Shot Noise)**
Il est dû à l'accélération des charges dans la jonction source - bulk.
- **Bruit de scintillement (Flicker Noise) (1/f)**
Il est dû à des défauts du cristal et à des contaminations à l'interface Si-SiO₂.

Une autre source de bruit de grenaille est générée par le courant de fuite de la grille. Ce courant est extrêmement faible et, de ce fait, cette source est souvent négligeable. Elle peut avoir une certaine importance si l'impédance de sortie interne de la source connectée à la grille est très élevée (Voir calcul du bruit).

CALCUL DU BRUIT DANS LES CIRCUITS

Méthodes d'analyse des circuits en régime sinusoïdal

Pour chaque source de bruit interne d'un circuit, calculer le bruit produit à sa sortie

Principe de superposition

$$\overline{u_o^2} = \sum_{n=1}^m \overline{u_{on}^2}$$

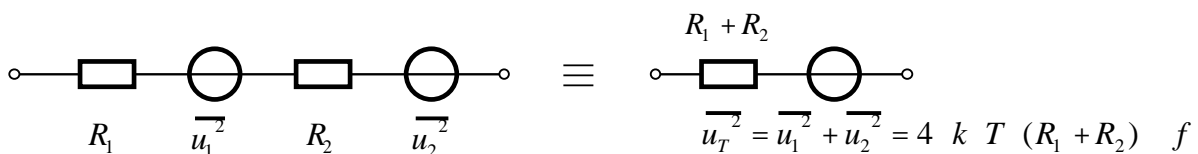
Le bruit total à la sortie d'un circuit est la somme des bruits produits à la sortie par chaque source interne

Commentaire:

Le bruit peut être représenté approximativement par un générateur de courant ou de tension sinusoïdal. Ainsi, ces effets peuvent être calculés par les méthodes d'analyse des circuits en régime sinusoïdal.

Lorsque la réponse en régime sinusoïdal d'un circuit est établie, la valeur quadratique moyenne du signal sinusoïdal à la sortie donne la valeur quadratique moyenne du bruit à la sortie.

Si les sources de bruit ne sont pas statistiquement corrélées (sources indépendantes et signaux aléatoires), la valeur quadratique moyenne du bruit total à la sortie d'un circuit est calculée en additionnant la contribution à la sortie de chaque source calculée individuellement, les autres étant annulées (principe de superposition).



$$\overline{u_T^2} = \overline{u_1^2} + 2 \overline{u_1 u_2} + \overline{u_2^2} = \overline{u_1^2} + \overline{u_2^2}$$

la valeur moyenne du produit $\overline{2 u_1 u_2}$ est nulle si les sources de bruits sont indépendantes

Exemple:

Calculer le bruit total produit par ces deux sources de bruit aléatoire: $u_{N1} = 10\mu V$ $u_{N2} = 5\mu V$

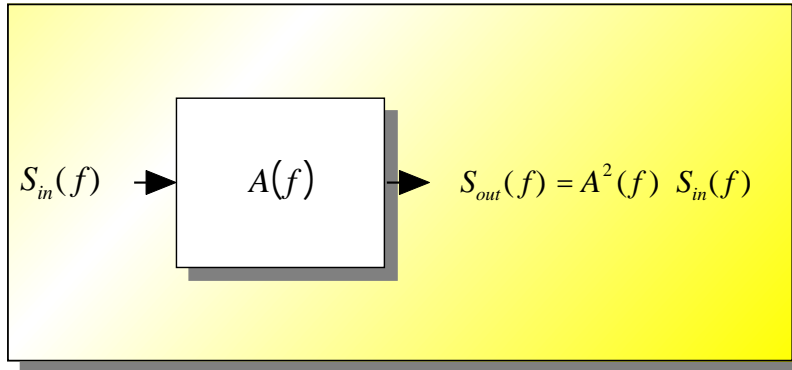
Calculer la valeur efficace du bruit que devrait produire u_{N1} , pour $u_{Ntot} = 10\mu V$ et u_{N2} inchangée

(on constate que réduire de 13% la source la plus importante, u_{N1} , revient à éliminer l'autre, u_{N2})

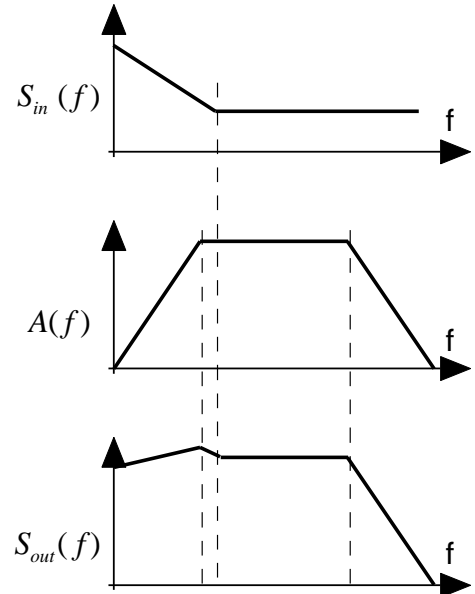
CALCUL DU BRUIT DANS LES CIRCUITS

Bruit filtré

$$|A(j\omega)| \quad A(\omega) = A(2\pi f) \quad A(f)$$



$$\overline{u_{out}^2} = \int_0^{\infty} A^2(f) S_{in}(f) df = \overline{u_{in}^2} \int_0^{\infty} A^2(f) df$$



Commentaire:

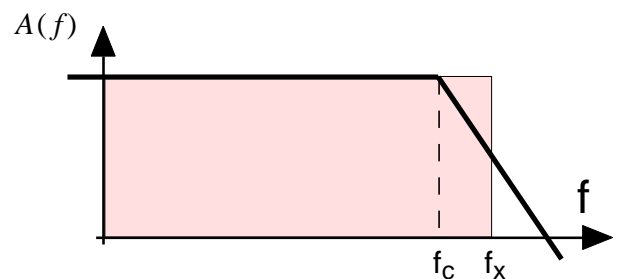
La densité spectrale de bruit à l'entrée est transformé par la fonction de transfert du circuit. La densité spectrale de bruit en sortie ne dépend que du module $A(\)$ de la fonction de transfert et non pas de sa phase.

Largeur de bande du bruit:

Le bruit d'entrée continue de contribuer au bruit total, au delà des fréquences de coupure d'un filtre réel. La **largeur de bande du bruit** pour un filtre donné est définie égale à la largeur de bande d'un filtre idéal (pentes abruptes), de même gain et qui produirait la même valeur efficace de bruit en sortie.

Par exemple, pour un filtre passe-bas RC de premier ordre, la fréquence de coupure du bruit est supérieure de $\sqrt{2}$ à la fréquence de coupure du signal

$$f_x = \frac{\pi}{2} f_c$$



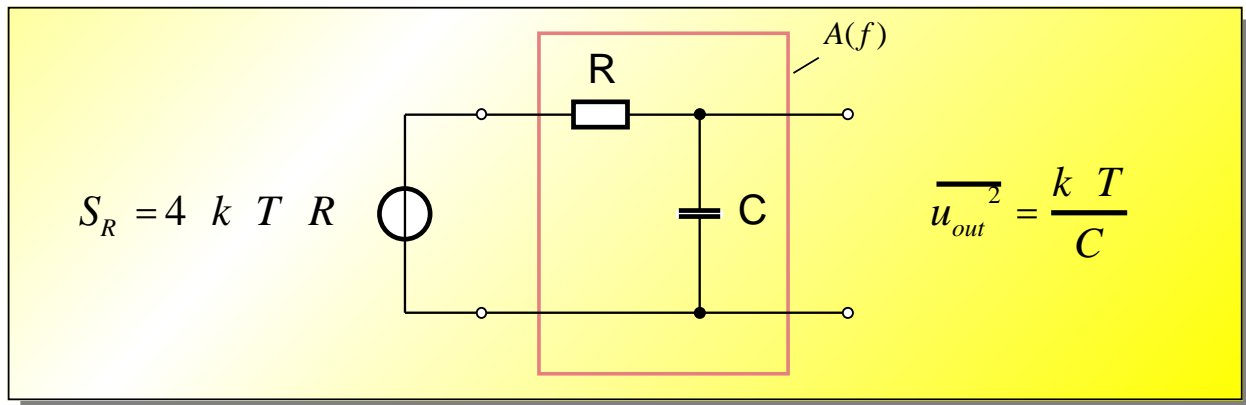
Exemple:

La densité spectrale d'une source de bruit blanc est de $20 \text{ nV} / \sqrt{\text{Hz}}$

- 1) Calculer la valeur efficace de tension de bruit pour une bande de fréquences allant du DC à 100kHz. ($6.3 \mu\text{V}$)
- 2) Calculer la valeur efficace du bruit si la source est appliquée à un filtre passe-bas, supposé sans bruit, composé d'une résistance de 1k et d'une capacité de $0.16 \mu\text{F}$. ($0.79 \mu\text{V}$)

CALCUL DU BRUIT DANS LES CIRCUITS

Bruit d'un filtre RC (bruit d'une résistance réelle)



Commentaire:

Les inductances et les capacités ne produisent pas de bruit.

Une résistance R en parallèle avec un condensateur C génère une tension de bruit due à la résistance et qui est limitée par la bande passante du filtre RC .

$$\overline{u_{out}^2} = S_R \frac{\pi}{2} f_0 = 4 k T R \frac{\pi}{2} \frac{1}{2 \pi R C} = \frac{k T}{C}$$

$$\overline{u_{out}^2} = \frac{k T}{C}$$

Note:

L'entrée d'un oscilloscope présente une capacité de 10pF contre la masse. Si on connecte une résistance de 10M entre cette entrée et la masse, on peut observer une tension de bruit de 20µV, pour autant que le bruit interne de l'oscilloscope soit négligeable. Cette tension est indépendante de la résistance!

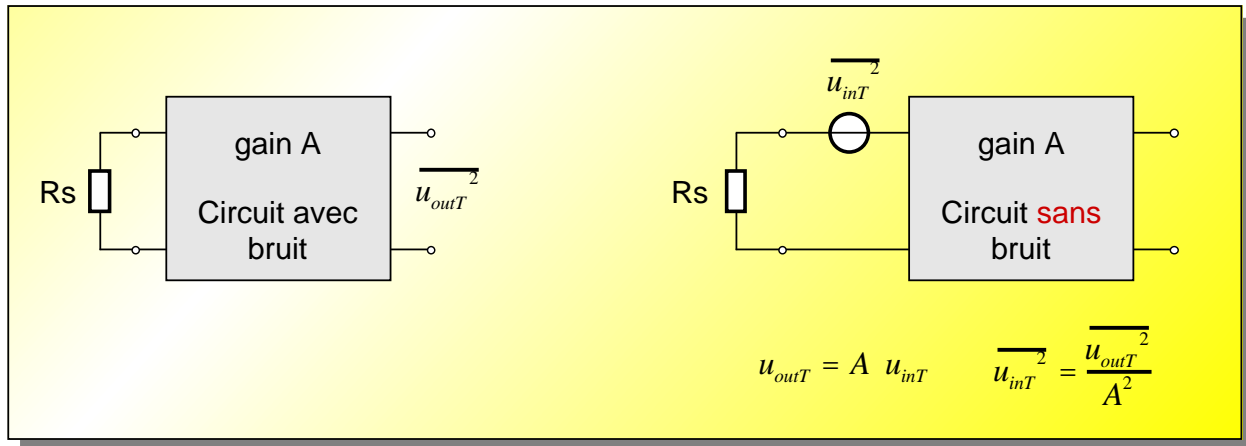
Exemple:

A température ambiante (300K) calculer la capacité minimale d'un filtre RC permettant une dynamique de 96dB à un signal dont la valeur efficace maximale doit être de 1V. (16.5pF)

Calculer alors la résistance maximale admissible pour garantir une bande passante de 100kHz. (96.3 k)

CALCUL DU BRUIT DANS LES CIRCUITS

Bruit rapporté à l'entrée et signal minimum détectable



Commentaire:

Pour connaître le plus petit signal d'entrée détectable par un circuit, le bruit interne total qu'il produit à sa sortie est rapporté à son entrée. Autrement dit, pour les calculs de bruit, le circuit est modélisé par un circuit idéal, ne produisant pas de bruit, et une source de bruit connectée à l'entrée.

Rapport signal sur bruit (SNR)

Le rapport entre le signal et le bruit sur un noeud est défini ainsi:

$$SNR = 10 \log \frac{\text{puissance du signal}}{\text{puissance du bruit}} \quad SNR = 10 \log \frac{\overline{u_S^2}}{\overline{u_N^2}} = 20 \log \frac{u_S}{u_N}$$

Lorsque la valeur efficace du bruit est égale à la valeur efficace du signal, SNR = 0dB

Note: La résistance Rs est la résistance interne de la source qui fournit le signal à traiter.

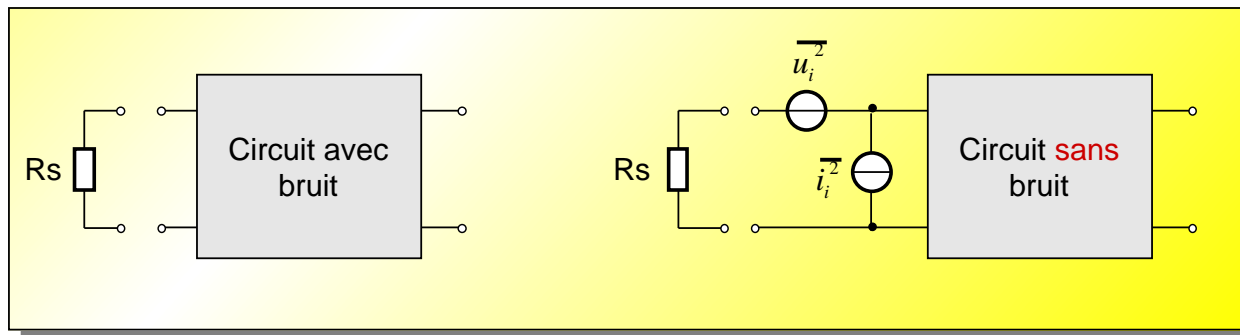
Exemples:

1) Calculer la valeur efficace du bruit en tension, rapporté à l'entrée (voir page 13), d'un montage non-inverseur à AOp composé d'une résistance de 100k et d'une résistance de 4.7k, à température ambiante pour une bande de fréquence allant de 20kHz à 200kHz. Dans cette bande, le bruit en tension à l'entrée de l'AOp peut être considéré comme du bruit blanc. Il est de: $2 \frac{\text{nV}}{\sqrt{\text{Hz}}}$ (3.76 μV)

2) Calculer le gain et les résistances d'un montage non-inverseur à AOp pour un signal d'entrée minimum de 1μV et une dynamique de 80dB. On désire une tension maximale de sortie de 1.5V efficace, un rapport signal/bruit de 20dB et une bande passante de 100kHz.

CALCUL DU BRUIT DANS LES CIRCUITS

Générateurs équivalents de bruit rapportés à l'entrée



Bruit total rapporté à l'entrée:

- ➔ Pour $R_s = 0$, source équivalente de tension de bruit : $\overline{u_i^2}$
- ➔ Pour $R_s = \infty$, source équivalente de courant de bruit: $\overline{i_i^2}$

Commentaire:

La représentation du bruit rapporté à l'entrée au moyen d'une source équivalente de tension et d'une source équivalente de courant permet de calculer le bruit total à l'entrée, quelle que soit la valeur de la résistance R_s de la source qui fournit le signal.

En effet, si cette résistance est faible, la représentation sous forme d'une source équivalente de courant n'est pas utilisable, de même, si cette résistance est infinie, la représentation sous forme d'une source équivalente de tension n'est pas utilisable.

Ainsi, la source équivalente de tension de bruit prédomine lorsque l'impédance interne de la source est faible et la source équivalente de courant de bruit prédomine lorsque l'impédance interne de la source est élevée.

Pour calculer la source équivalente de tension de bruit à l'entrée du circuit idéal (sans bruit), il faut considérer que la résistance R_s est nulle, calculer le bruit en sortie du circuit réel, poser que ce bruit est égal pour les deux circuits et le rapporter à l'entrée du circuit idéal.

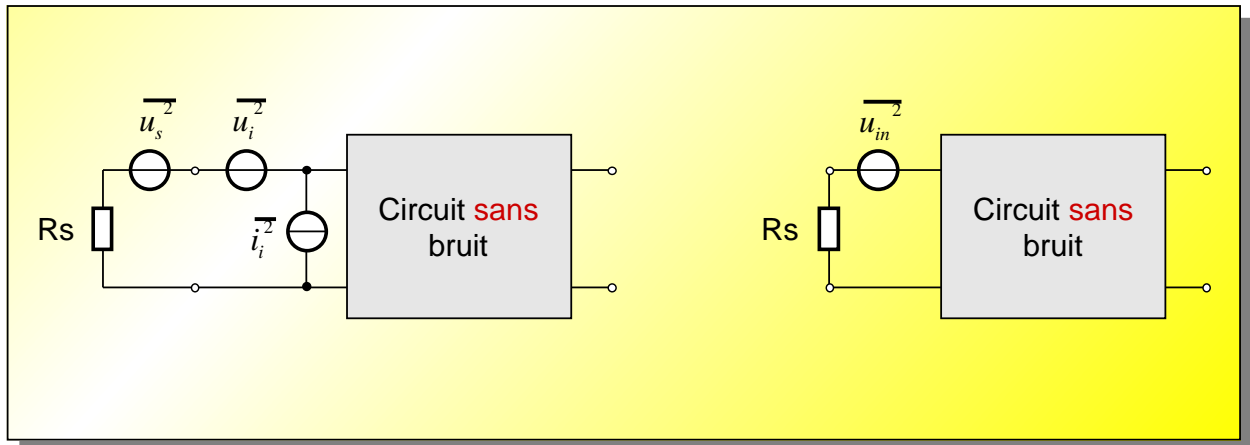
Pour calculer la source équivalente de courant de bruit à l'entrée du circuit idéal (sans bruit), il faut considérer que la résistance R_s est infinie, calculer le bruit en sortie du circuit réel, poser que ce bruit est égal pour les deux circuits et le rapporter à l'entrée du circuit idéal.

Exemple:

Calculer la valeur efficace du bruit en courant (voir page 13), rapporté à l'entrée, d'un amplificateur à transrésistance composé d'une résistance de $1\text{M}\Omega$, à température ambiante pour une bande de fréquence allant de 20kHz à 200kHz. Dans cette bande, le bruit en courant à l'entrée de l'AOP peut être considéré comme du bruit blanc. Il est de: $1 \frac{\text{pA}}{\sqrt{\text{Hz}}}$
(428 pA)

CALCUL DU BRUIT DANS LES CIRCUITS

Bruit total rapporté à l'entrée



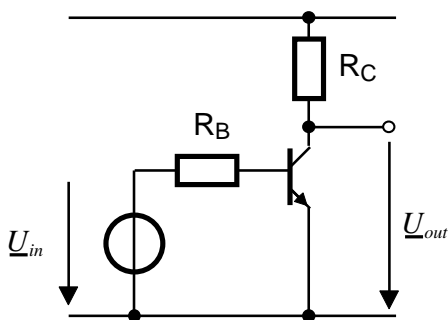
superposition:
$$\overline{u_{in}^2} = \overline{u_s^2} + \overline{u_i^2} + \overline{i_i^2} R_s^2$$

Commentaire:

Dans la plupart des applications, il est possible de négliger l'une des deux sources équivalentes de bruit rapporté à l'entrée. Toutefois, lorsque ce n'est pas possible, il faut calculer le bruit total à l'entrée en prenant en compte la résistance interne de la source qui fournit le signal. Pour cela, chaque source de bruit est prise en compte individuellement (superposition), les autres étant annulées à ce moment. La source équivalente de courant de bruit, en parallèle avec R_s , est transformée en un générateur de Thévenin.

Exemple:

Déterminer la tension totale de bruit rapportée à l'entrée du circuit ci-dessous pour une bande passante allant de 100Hz à 1MHz. Le bruit 1/f peut être négligé. ($3.7\mu V$)

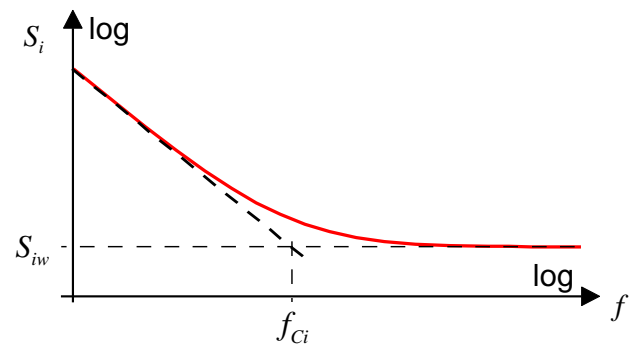
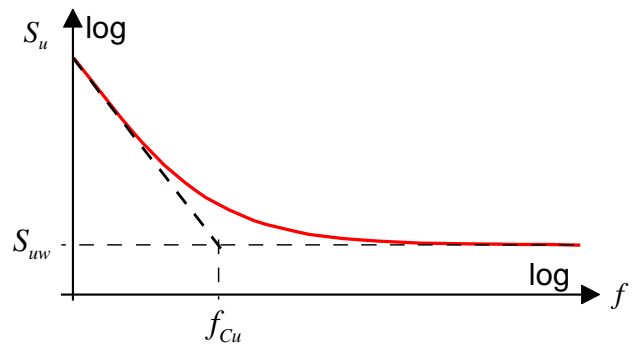
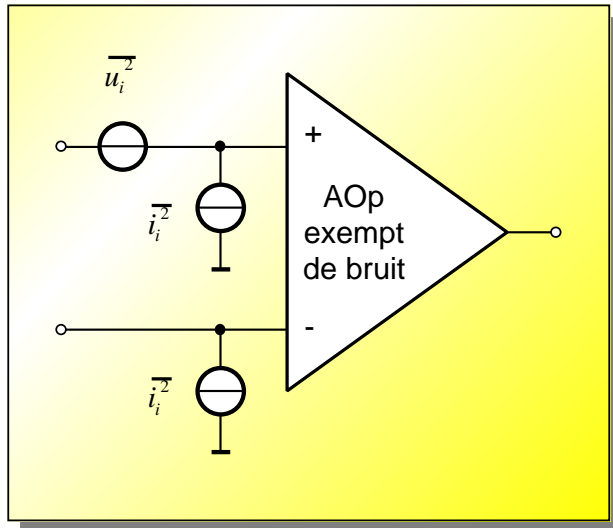


$$R_B = 500 \quad ; \quad R_C = 500 \quad ; \quad \beta = 100$$

$$I_{CQ} = 100\mu A; \quad r_B = 200$$

MODELISATION

Modèle pour AOp



Commentaire:

Le bruit est souvent composé d'un bruit rose (1/f) et d'un bruit blanc. Les amplificateurs opérationnels sont caractérisés par une source équivalente de tension de bruit rapportée entre les entrées différentielles et une source équivalente de courant de bruit rapportée sur chaque entrée.

Pour situer les caractéristiques ci-dessus, des valeurs représentatives d'un amplificateur opérationnel bipolaire sont :

$$S_{uw} = 10^{-17} \frac{V^2}{Hz} \quad f_{Cu} = 10kHz \quad S_u = 10^{-14} \frac{V^2}{Hz} \text{ à } 10 \text{ Hz}$$

$$S_{iw} = 10^{-24} \frac{A^2}{Hz} \quad f_{Ci} = 100kHz \quad S_i = 10^{-20} \frac{A^2}{Hz} \text{ à } 10 \text{ Hz}$$

Exemple:

Pour calculer la tension équivalente de bruit produite par un amplificateur il faut intégrer la densité spectrale de bruit produit à la sortie dans la bande passante de l'amplificateur et la rapporter à l'entrée en divisant par le gain.

A_S : gain de l' ampli à la fréquence
à laquelle est appliqué le signal

En première approximation: $\frac{A(f)}{A_S} = 1$

$$S_{in} = S_{uw} + S_u(1/f)$$

$$\overline{u_{out}^2} = \int_{f_1}^{f_2} S_{out}(f) df = \int_{f_1}^{f_2} A^2(f) S_{in}(f) df$$

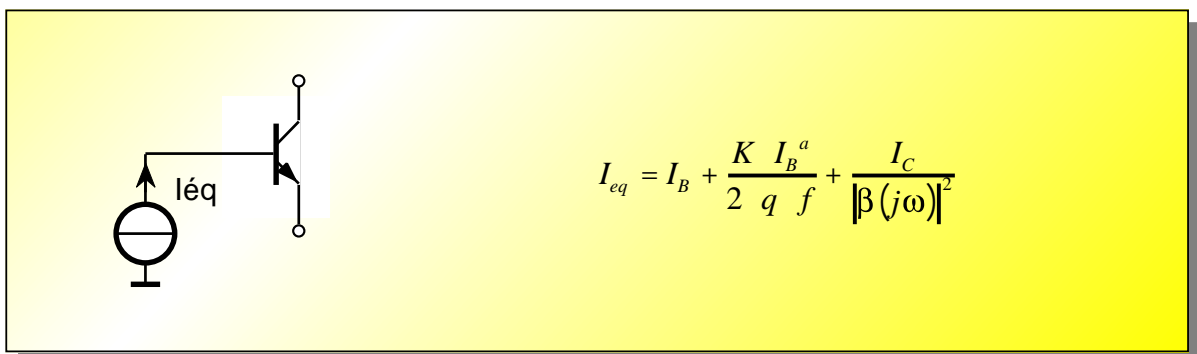
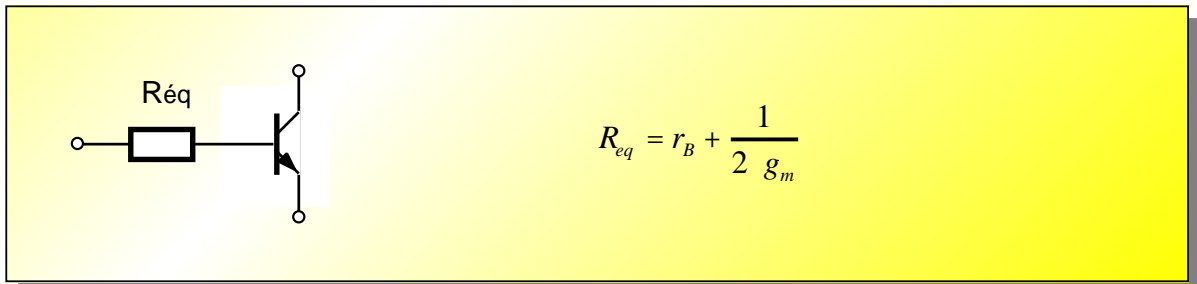
$$\overline{u_{in}^2} = \frac{1}{A_S^2} \int_{f_1}^{f_2} A^2(f) S_{in}(f) df = \int_{f_1}^{f_2} \frac{A(f)}{A_S}^2 S_{in}(f) df$$

Pour les valeurs ci-dessus, calculer la tension équivalente de bruit pour $f_2=30kHz$ et $f_1= 1Hz$ resp. 0.001 Hz (1.15 resp. $1.42 \mu V$)

$$\overline{u_{in}^2} = \int_{f_1}^{f_2} \left(1 + \frac{10^4}{f}\right) 10^{-17} df = 10^{-17} \left[f + 10^4 \ln f \right]_{f_1}^{f_2} = 10^{-17} \left((f_2 - f_1) + 10^4 \ln \frac{f_2}{f_1} \right)$$

MODELISATION

Modèle pour transistor bipolaire



Commentaire:

La densité spectrale de la source équivalente de tension de bruit peut être représentée par une résistance équivalente de bruit à l'entrée.

$$S_u = \frac{\overline{u_{in}^2}}{f} = 4 k T R_{eq} \quad R_{eq} : \text{résistance équivalente de bruit à l'entrée}$$

On constate que pour le transistor bipolaire, cette résistance équivalente est composée d'une résistance réelle, la résistance du semi-conducteur formant la base, et d'une résistance fictive représentant l'effet à l'entrée du bruit de grenaille du courant de collecteur.

Par ailleurs, on constate que la tension équivalente de bruit rapportée à l'entrée est indépendante de la fréquence.

La source équivalente de courant de bruit à l'entrée est obtenue en ouvrant l'entrée...

$$\beta(j\omega) i_m = i_C + \beta(j\omega) i_B \quad \overline{i_{in}^2} = \overline{i_B^2} + \frac{\overline{i_C^2}}{|\beta(j\omega)|^2} \quad \text{avec:} \quad \beta(j\omega) = \frac{\beta_0}{1 + j \frac{\omega}{\omega_\beta}}$$

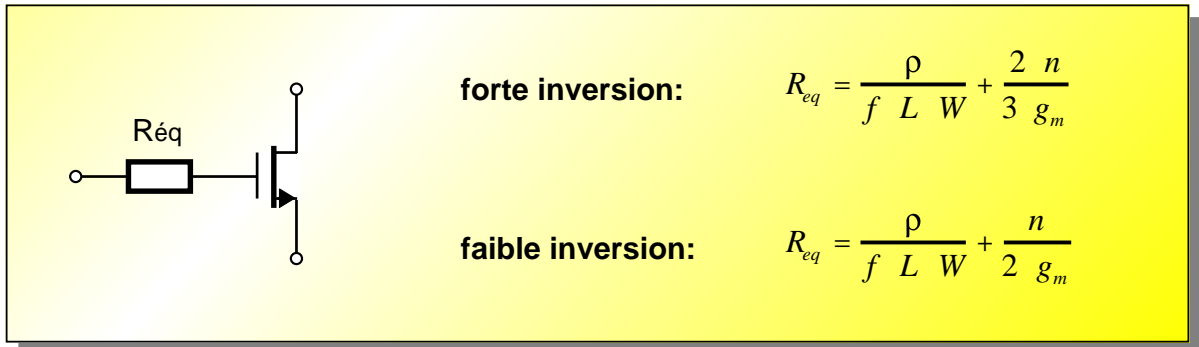
... et en substituant par les sources de bruit en courant du transistor bipolaire (page 6).

La densité spectrale de la source équivalente de courant de bruit peut être représentée par un courant équivalent de bruit à l'entrée.

$$S_i = \frac{\overline{i_{in}^2}}{f} = 2 q I_{eq}$$

MODELISATION

Modèle pour transistor MOS



forte inversion:

$$R_{eq} = \frac{\rho}{f L W} + \frac{2 n}{3 g_m}$$

faible inversion:

$$R_{eq} = \frac{\rho}{f L W} + \frac{n}{2 g_m}$$

$$\rho = \frac{K_f}{C_{ox} 4 k T}$$

Commentaire:

La densité spectrale de la source équivalente de tension de bruit peut être représentée par une résistance équivalente de bruit à l'entrée. Toutefois, contrairement au transistor bipolaire, cette résistance fictive est une fonction inverse de la fréquence.

$$S_u = \frac{\overline{u_{in}^2}}{f} = 4 k T R_{eq}$$

A courant égal, le MOS produit bien plus de bruit que le transistor bipolaire lorsque l'impédance de la source est faible. Cette situation s'aggrave à basses fréquences en raison du bruit 1/f qu'il produit. **Pour minimiser le bruit 1/f il faut augmenter les dimensions W/L du MOS.**

Le bruit 1/f est plus faible pour le P-MOS que pour le N-MOS car les porteurs majoritaires du P-MOS, les trous, sont moins sensibles aux contaminations et aux défauts cristallins qui trappent les charges.

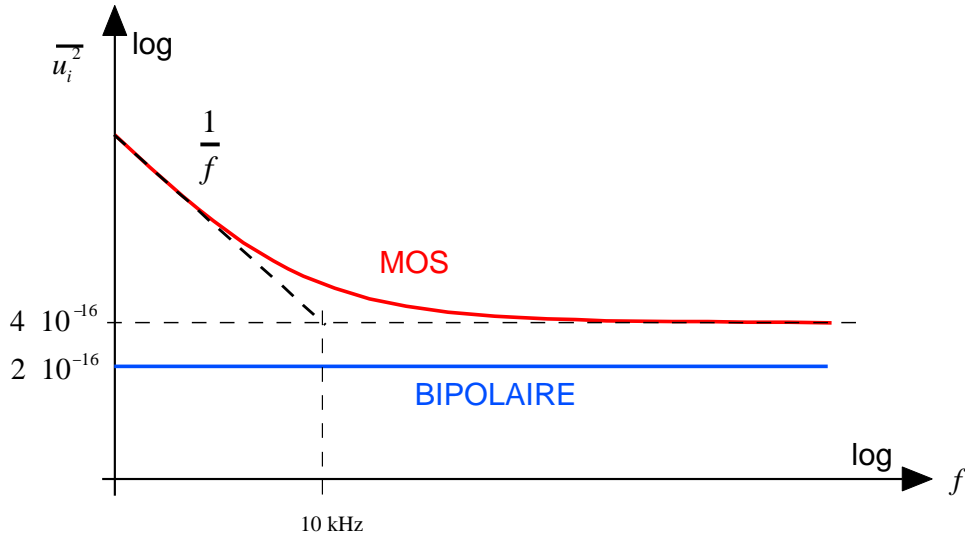
Toutefois, si l'impédance de source est élevée les performances du MOS en bruit deviennent meilleures que celles du bipolaire. Il faut alors considérer la source équivalente de courant de bruit:

$$S_i = \frac{\overline{i_{in}^2}}{f} = 2 q I_G + \frac{\omega^2 C_{GS}^2}{g_m^2} 4 K T \frac{2}{3} g_m + K \frac{I_D^a}{f}$$

avec: $A = \frac{g_m}{\omega C_{GS}}$ $I_G \approx 10^{-15} A$

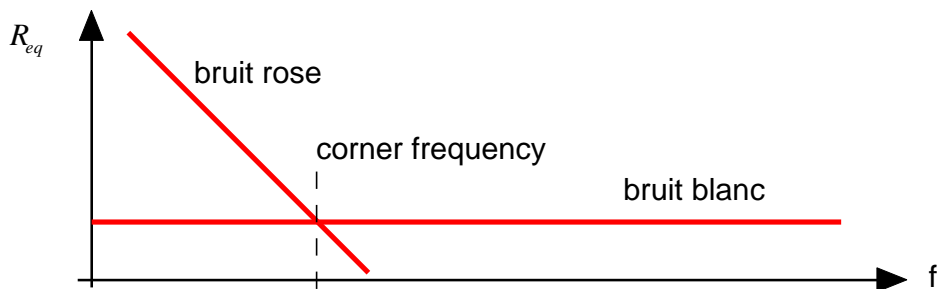
MODELISATION

Comparaison bipolaire - MOS



Commentaire:

Le bruit d'un MOS est composé d'un **bruit rose** ($1/f$) qui prédomine à basses fréquences et d'un **bruit blanc** qui prédomine à hautes fréquences. La fréquence à laquelle ces deux composantes sont égales est appelée "corner frequency".



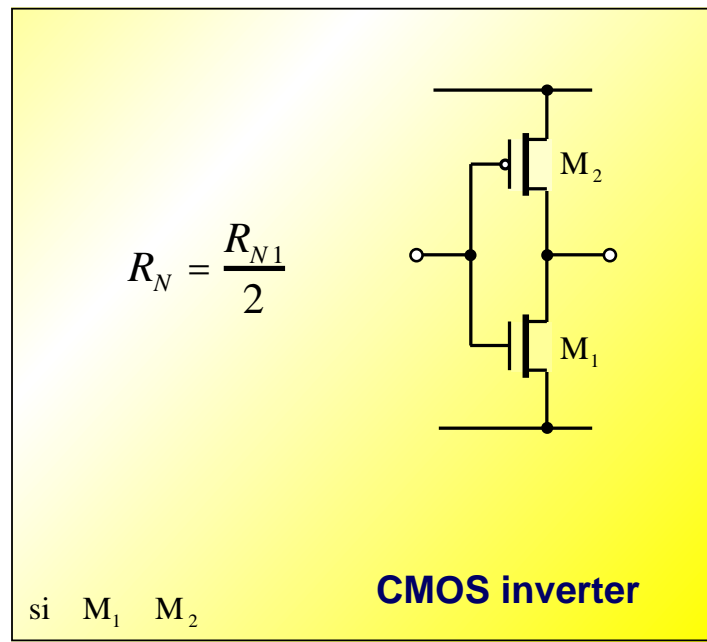
Lorsque la résistance de la source du signal est faible, le transistor MOS est moins performant que le transistor bipolaire en matière de bruit. A cela deux raisons:

- à courant égal, le transistor bipolaire a une transconductance (g_m) plus importante que le MOS,
- la résistance de bruit équivalente du transistor bipolaire ne présente pas de bruit rose.

Les courbes ci-dessus ont été calculées pour un courant de $1 \mu A$. Le MOS est à la limite de la faible inversion.

BRUIT DES CIRCUITS MOS

Bruit dans les amplificateurs MOS élémentaires



Commentaire:

La résistance équivalente de bruit de l'amplificateur inverseur est égale à la moitié de la résistance équivalente de chaque MOS. Pour calculer cette résistance il faut établir la réponse en régime sinusoïdal de l'inverseur:

$$\text{gain: } A = -\frac{g_{m1} + g_{m2}}{g_{ds1} + g_{ds2}}$$

La valeur quadratique moyenne du signal sinusoïdal à la sortie donne la valeur quadratique moyenne du bruit à la sortie. Les sources de tension de bruit peuvent être substituées par leur résistance équivalente de bruit.

$$\text{résistance équivalente de bruit: } R_N = \frac{g_{m1}^2 R_{N1} + g_{m2}^2 R_{N2}}{(g_{m1} + g_{m2})^2}$$

Exemple:

Calculer la résistance équivalente de bruit d'un inverseur CMOS (amplificateur), alimenté à 3.3V et composé d'un MOS-P et d'un MOS-N de type analogique de la base MD100 (utiliser les paramètres de la page 22)

$$W = 6 \mu\text{m}; \quad L = 5 \mu\text{m}; \quad X_J = 0.5 \mu\text{m}; \quad n_N = 1.35; \quad n_P = 1.3$$

$$\beta_N = u_0 C_{OX} \frac{W}{L} = 1.04 \cdot 10^{-4} \frac{\text{A}}{\text{V}^2} \quad (104 \frac{\mu\text{A}}{\text{V}^2})$$

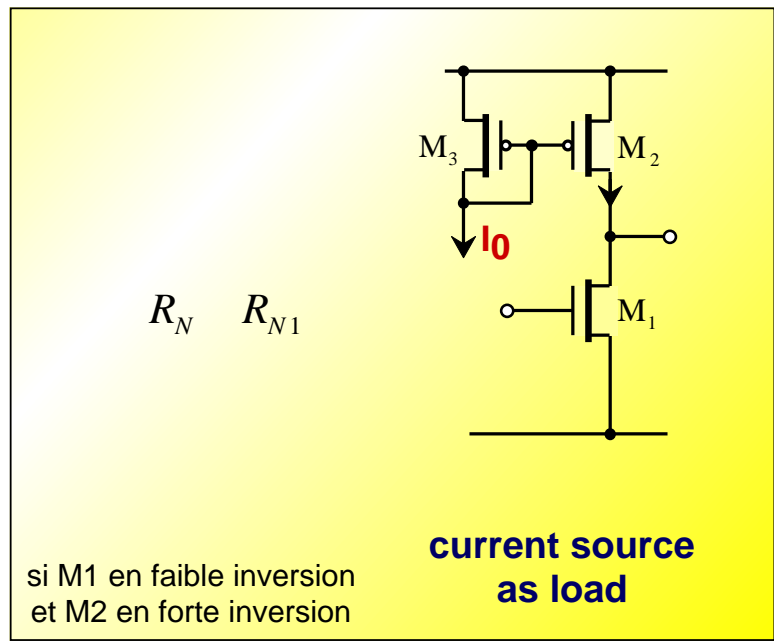
$$\beta_P = u_0 C_{OX} \frac{W}{L} = 3 \cdot 10^{-5} \frac{\text{A}}{\text{V}^2} \quad (30 \frac{\mu\text{A}}{\text{V}^2})$$

$$g_{mN} = \sqrt{\frac{2 \beta_N I_{DQ}}{n_N}}$$

$$g_{mP} = \sqrt{\frac{2 \beta_P I_{DQ}}{n_P}}$$

BRUIT DES CIRCUITS MOS

Bruit dans les amplificateurs MOS élémentaires



Commentaire:

La résistance équivalente de bruit de l'amplificateur à charge active est égale à la résistance équivalente de chaque MOS pour autant que le miroir de courant soit largement en forte inversion et que le transistor actif soit à la limite de la faible inversion.

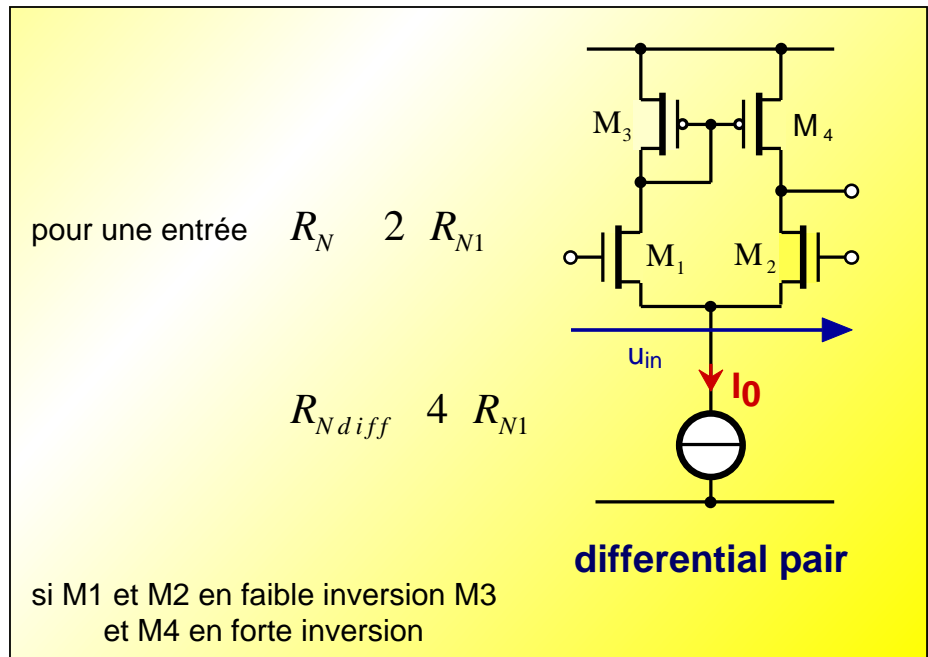
A consommation identique, la résistance équivalente de bruit de ce montage est au moins le double de celle de l'inverseur tandis que sa transconductance g_m est la moitié.

gain:
$$A = - \frac{g_{m1}}{g_{ds1} + g_{ds2}}$$

résistance équivalente de bruit:
$$R_N = R_{N1} + \frac{g_{m2}^2}{g_{m1}^2} (R_{N2} + R_{N3})$$

BRUIT DES CIRCUITS MOS

Bruit dans les amplificateurs MOS élémentaires



Commentaire:

La résistance équivalente de bruit à chaque entrée de l'amplificateur différentiel est le double de la résistance équivalente de chaque MOS pour autant que le miroir de courant soit largement en forte inversion et que les transistors actifs soient à la limite de la faible inversion. Or, le bruit de chaque entrée s'additionne.

Ainsi, à consommation identique, la résistance équivalente de bruit à l'entrée différentielle de ce montage est au moins 8 fois supérieure à celle de l'inverseur tandis que sa transconductance g_m est la quart.

$$M_1 = M_2 \quad M_3 = M_4 \quad \text{gain:} \quad A = \frac{g_{m1}}{g_{ds4}}$$

$$\text{résistance équivalente de bruit sur chaque entrée:} \quad R_N = R_{N1} + R_{N2} + \frac{g_{m3}^2}{g_{m1}^2} (R_{N3} + R_{N4})$$

$$g_{m1} = g_{m2} \quad \text{et} \quad g_{m3} = g_{m4}$$

$$= 2 R_{N1} + 2 R_{N3} \frac{g_{m3}^2}{g_{m1}^2}$$

MODELES SPICE

Modèle SPICE pour le transistor bipolaire

sources de courant de bruit:

<p>résistances B, C, E</p> $S_{N_{RB}} = \frac{4 k T}{R_B}$ $S_{N_{RC}} = \frac{4 k T}{R_C}$ $S_{N_{RE}} = \frac{4 k T}{R_E}$ <p>Thermal Noise</p>	<p>courant collecteur</p> $S_{N_C} = 2 q I_{CQ}$ <p>Shot Noise</p>	<p>courant base</p> $S_{N_B} = 2 q I_{BQ} + \frac{K_F I_{BQ}^{A_F}}{f}$ <p>Flicker Noise</p>
--	--	--

Exemple de valeurs typiques de paramètres pour transistors bipolaires (NPN vertical):

$$4 k T = 1.66 \cdot 10^{-20} \text{ VAs à } 300\text{K}$$

$$q = 1.6 \cdot 10^{-19} \text{ C}$$

k: constante de Boltzmann

$$R_B = 70$$

$$R_C = 120$$

$$R_E = 1$$

$$A_F = 1 \quad K_f = 10^{-16} \text{ A}$$

K_F est un coefficient utilisé pour calculer le bruit de scintillement (Flicker Noise)

A_F est un exposant utilisé pour calculer le bruit de scintillement (Flicker Noise)

MODELES SPICE

Modèle SPICE pour le transistor MOS

sources de courant de bruit:

résistances D, S

$$S_{I_{RD}} = \frac{4 k T}{R_D}$$

$$S_{I_{RS}} = \frac{4 k T}{R_S}$$

Thermal Noise

courant drain forte inversion

$$S_W = \frac{8 k T g_m}{3}$$

Thermal Noise

courant drain faible inversion

$$S_W = 2 q I_{DQ}$$

Shot Noise

courant drain

$$S_f = \frac{K_F I_{DQ}^{A_F}}{f C_{ox} W L_{eff}}$$

Flicker Noise

Exemple de valeurs typiques de paramètres pour un transistor NMOS:

k: constante de Boltzmann $4 k T = 1.66 \cdot 10^{-20}$ VAs à 300K $q = 1.6 \cdot 10^{-19}$ C

Technologie SACMOS, MD100 analog MOS:		$W = 6 \mu m; L = 5 \mu m; X_j = 0.5 \mu m$	
$T_{OX} = 33 \text{ nm}$	$\epsilon_{OX} = 3.9 \epsilon_0 = 34.5 \cdot 10^{-12}$	$\frac{A s}{V m} = \frac{F}{m}$	$C_{OX} = \frac{\epsilon_{OX}}{T_{OX}} = 1.046 \cdot 10^{-3} \frac{F}{m^2}$
$A_F = 1$			
NMOS	$R_D = 80 ; R_S = 80$	$u_0 = 825 \cdot 10^{-4} \frac{m^2}{V s}$	$K_f = 10 \cdot 10^{-24} \frac{A^2 s}{V}$
PMOS	$R_D = 45 ; R_S = 45$	$u_0 = 240 \cdot 10^{-4} \frac{m^2}{V s}$	$K_f = 0.2 \cdot 10^{-24} \frac{A^2 s}{V}$

REFERENCES

- | | | |
|---|---------------------------------------|------|
| “ Considérations pratiques au sujet du bruit ” | W. Hammer | 1994 |
| “ Le bruit des composants électroniques ” | J.-C. Martin | 1995 |
| “ Micropower Techniques ” | E. A. Vittoz | 1994 |
| “ Analog Integrated Circuits ” | P.R. Gray, R.G. Meyer | 1984 |
| “ Design Techniques for Analog and Digital Circuits “ | R.L. Geiger, P.E. Allen, N.R. Strader | 1990 |
| “ Analog Integrated Circuits Design” | D.A. Johns, K. Martin | 1997 |