

Patrice Delpy

From: Dominique Romeo
Sent: Thursday, April 8, 2021 8:38 AM
To: Patrice Delpy; Fabien Foulon
Cc: Henrique Fernandes; Dominique Romeo
Subject: RE: Post layout simulation Phase Module comparators

Patrice,
on change pas une équipe qui gagne meme topo pour le comp du phase module

post layout ok

typ
t_{plh}=11n → 14ns
t_{phl}=10n → 12.18ns

et a 5v5 0.5V slow process 150
t_{plh}=14.88ns → 17ns
t_{phl}=12.89ns → 15ns

⇒ Environ 30% de perte comme attendu.

Merci
Domi

Source Net	C
	0.0
	0.0
	0.0
	0.0
A	4.3
A1	0.0
B	4.7
B1	0.0
C	1.2
D	1.2
E	0.0
en	2.4
en_bias	8.6
en_biasx	0.0
en_biasxx	1.1
enx	0.0
enxx	0.0
F	0.0
G	3.4
H	3.3
I	0.0
icmp_mod	0.0
inn1	3.6
inn2	4.3
inn3	3.9
inn4	5.1
inp1	4.6
inp2	4.4
inp3	6.0
inp4	5.6
ip_1u	0.0
J	0.0
K	0.0
L	0.0
M	5.1
N	7.6

From: Dominique Romeo

Sent: jeudi 8 avril 2021 07:48

To: Patrice Delpy <Patrice.Delpy@onsemi.com>; Fabien Foulon <fabien.foulon@onsemi.com>

Cc: Henrique Fernandes <Henrique.Fernandes@onsemi.com>; Dominique Romeo <dominique.romeo@onsemi.com>

Subject: Post layout simulation Ipeak comparators

Patrice,

J'ai fait l'extraction du comp_ipeak (utilisé pour tous les ipeaks pos et neg et le phase shedding)

Et c'est très bien !!

Source Net	C
	0
	0
A	1
A1	0
B	0
B1	0
C	0
D	0
dif	2
E	0
en	0
en_bias	0
en_biasx	1
en_biasxx	1
enx	0
enxx	7
F	0
G	0
H	0
I	0
inn1	0
inp1	0
ip_1u	0
J	0
K	0
L	0
M	6
N	7

Le nœuds critiques(sauf A et B) ont tous –de 10fF de couplage total resultat moins 2ns de perte sur 7ns de performance !

Je te tiens au courant pour les blocs suivants

Bye

Domi