

# Amplificateurs opérationnels

Schéma fonctionnel

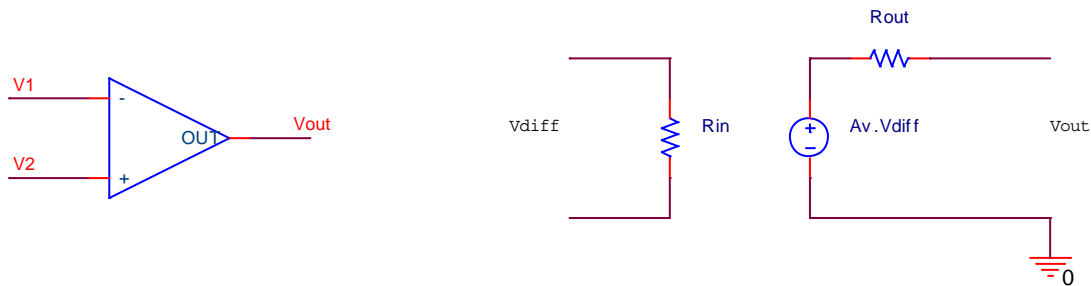
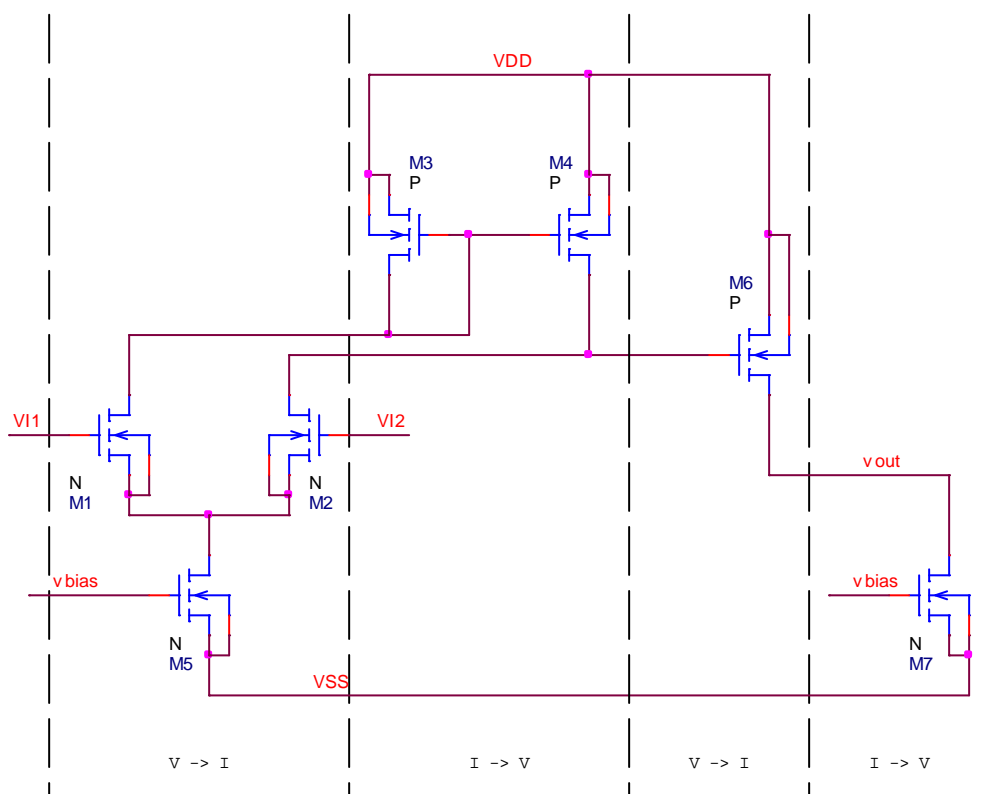


Schéma structurel



Un amplificateur opérationnel est généralement constitué par 3 éléments :

- Etage différentiel d'entrée
- Etage de gain (amplificateur)
- Etage de sortie

Un OTA (amplificateur à transconductance) est un OPAMP qui ne possède pas de buffer de sortie. Par conséquent ce circuit pilote uniquement des charges capacitives. Un OTA est un amplificateur dont tous les nœuds sont à faibles impédances exceptés les entrées et la sorties.

$$G_m = \frac{i_{out}}{v_{i2} - v_{i1}} = \frac{i_{out}}{v_i}$$

Souvent, on considère qu'un OTA à lui aussi 3 étage et que le buffer de sortie à un gain de 1.

Un OPAMP de type N ou P est constitué d'un premier étage basée sur un amplificateur différentiel (pré-amplification) possédant un gain élevé. De plus, il fixe l'impédance d'entrée, très grande dans le cas d'un AOP. Cet étage dispose du pôle dominant.

Le second étage constitue l'élément central de la structure. C'est l'étage principal avec un gain en tension très élevée. Il est composé d'un ou plusieurs transistors montés en source communes.

Le troisième étage établit l'impédance de sortie très faible, ainsi qu'une amplification en courant et donc en puissance. Généralement composé de montages sources communes follower ou d'amplificateurs type push-pull couvrant une plage de fréquence élevée. Bien souvent son gain est unitaire et son pôle est négligeable.

### **Fonctionnement :**

Le premier étage est un amplificateur différentiel de tension qui converti la différence de tension d'entrée en une différence de courant. Cette différence de courants est appliquée à un miroir de courant chargé de récupérer une différence de tension.

Le second étage est constitué par un montage à source commune qui converti la tension en courant. Ce transistor est connecté à un nouveau transistor qui constitue une charge qui tire un courant (current sink). Ainsi on convertit le courant en une tension de sortie.

La structure interne d'un OPAMP fait apparaître 3 étages en cascade. Chaque étage présente approximativement une réponse en fréquence du type « 1<sup>er</sup> ordre » si bien que la transmittance globale prend la forme :

$$A(j\omega) = \frac{V_s(j\omega)}{V_e(j\omega)} = \frac{A_0}{\left(1 + j \cdot \frac{\omega}{\omega_1}\right) \cdot \left(1 + j \cdot \frac{\omega}{\omega_2}\right) \cdot \left(1 + j \cdot \frac{\omega}{\omega_3}\right)}$$

### **Stabilité des amplificateurs**

L'étude de la stabilité d'un système doit être systématique. Il faut prévoir dans un système bouclé un correcteur qui permet une compensation visant à supprimer les risques d'instabilité.

La compensation a pour objectif de rendre un système stable lorsqu'on lui applique une rétroaction négative.

La compensation consiste à modifier la valeur des pôles d'un circuit afin de respecter une contrainte de marge de phase. Pratiquement, les architectures d'amplificateurs opérationnels sont répertoriées par leur nombre de nœud haute impédance. Les dispositifs ne possédant qu'un seul nœud haute impédance sur leur sortie sont compensables extérieurement et directement par leur charge capacitive alors que les dispositifs possédant plusieurs nœuds haute impédance sont compensables intérieurement, typiquement par effet Miller pour deux nœuds, et par effet Miller imbriqué pour un nombre de nœuds supérieur à deux. Pratiquement, de part la complexité du réseau de compensation à mettre en oeuvre, on ne conçoit pas d'AOP à plus de trois étages.

Le déplacement d'un pôle (pôle splitting) est une technique couramment utilisée pour assurer la stabilité d'un système en boucle fermée.

On sait que les propriétés des systèmes linéaires sont directement liées à la localisation des pôles et des zéros de la fonction de transfert du système en boucle fermée.

Par construction un amplificateur opérationnel possède au moins 2 fréquences de coupure.

Notion de divergence pour un pôle nul et d'instabilité pour un zéro

Zéro : numérateur

Pole : dénominateur

### Signification d'un pôle et d'un zéro

#### Pole

Toute capacité qui donne à l'entrée à la sortie du signal à la terre entraîne un pôle pour le circuit

Théoriquement tous les nœuds concernant une entrée ou une sortie introduisent un pôle

Un pôle dégrade la réponse en fréquence du circuit

#### Zéros

Toute capacité qui apparaît dans l'entrée à la sortie du signal se traduit par un zéro pour le circuit

Les zéros de renforcer la réponse haute fréquence du circuit

Les zéros de dégrader la faible réponse en fréquence du circuit

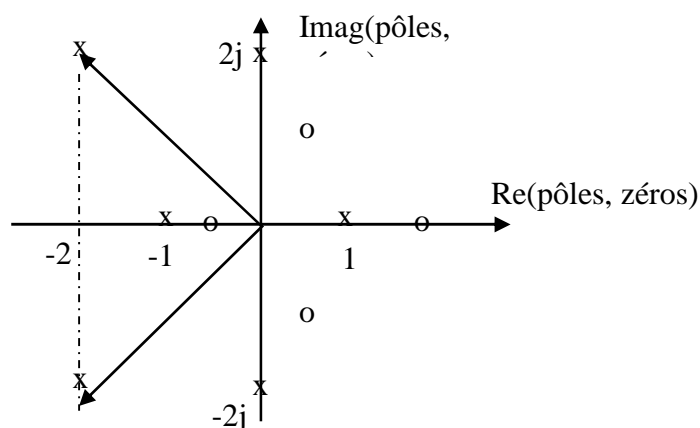
Si  $A_v(0)$  est très grande et si  $\omega_2$  est proche de  $\omega_1$

Positive zero peut rendre le système instable

Si le zéro positif est trop près du pôle dominant alors le zéro risque d'être annuler

$$F(p) = \frac{S(p)}{E(p)} = K \cdot \frac{\left(1 - \frac{p}{z_1}\right) \cdot \left(1 - \frac{p}{z_2}\right) \dots}{\left(1 - \frac{p}{p_1}\right) \cdot \left(1 - \frac{p}{p_2}\right) \dots}$$

La fonction de transfert est entièrement définie par le gain statique K, qui détermine un facteur d'échelle, l'ensemble de ses zéros et de ses pôles. Pour décrire un système donné par sa fonction de transfert, on peut se contenter de reporter dans le plan complexe la position de ses zéros (symbole o) et de ses pôles (symbole x).



Fonction de transfert en BO :  $T(p) = H(p) \times K(p)$

Fonction de transfert en BF :  $F(p) = \frac{H(p)}{1 + H(p).K(p)}$

Un système linéaire invariant est stable si et seulement si tous ses pôles de sa FTBF ont une partie réelle négative.

Il suffit donc d'avoir une méthode pour déterminer le signe des parties réelles **des pôles** de la fonction de transfert du système.

Critère de stabilité :

Les critères graphiques permettent de déterminer une marge de stabilité.

- Routh-Hurwitz :

Le critère de **Routh** est un critère permettant de déterminer à partir du polynôme dénominateur de la fonction de transfert le signe des racines de ce polynôme sans avoir à résoudre l'équation  $1 + A(p).B(p)$

Le critère de Routh est un **critère de stabilité absolue**. Il ne permet pas de préciser les marges de stabilité du système. Sachant qu'une fonction de transfert est toujours le modèle d'un système réel (qui vieillit), et que ce modèle est toujours obtenu à partir d'approximations ou d'hypothèses plus ou moins fortes (linéarisation etc...), montrer la stabilité du modèle ne prouve pas toujours celle du système : en effet, l'instabilité peut être très proche, et une erreur sur un coefficient de la FTBF peut tout faire changer.

- Nyquist : critère du revers

Dans le plan complexe et en régime sinusoïdal.

Si en parcourant dans le sens des «  $\omega$  » croissants, le lieu laisse le point (-1,0)

- à sa gauche, le système est stable

- à sa droite, il est instable

- il est oscillant s'il passe en (-1,0)

- 

Bode

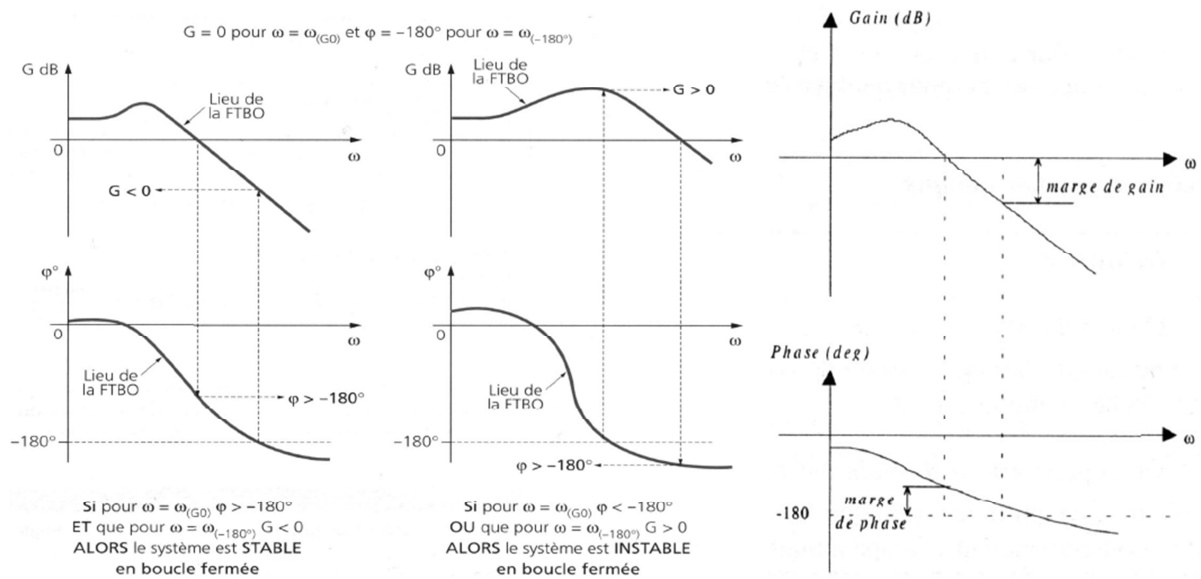
Marge de stabilité

- 1. **Marge de gain** (en dB) : c'est la différence entre 0 dB et la valeur du gain pour lequel la phase est égale à  $-180^\circ$
- 2. **Marge de phase** (en degré) : c'est la différence entre la valeur de la phase pour laquelle le gain est égal à 0 dB et  $-180^\circ$ .

Les valeurs usuelles de marge de gain et de phase sont :

Marge de gain : 10 à 12 dB

Marge de phase : 45° à 50°



### Sens pratique de la marge de gain

C'est la garantie (sécurité) que la stabilité sera maintenue malgré les variations imprévues du gain en boucle ouverte (BO) dues aux perturbations.

### Sens pratique de la marge de phase

C'est une garantie que la stabilité persistera malgré l'existence de retards parasites dont on n'a pas tenu compte au cours de l'étude.

Il faut savoir qu'un gain trop important peut rendre le système instable

On montre alors que les systèmes qui ont une FTBO du 1° ordre et du second ordre sont toujours stables en FTBF

La force des méthodes graphiques est dans la possibilité de définir des réserves de stabilité sous forme de distances entre le lieu de la FTBO et le point critique.

Les critères graphiques permettent d'étudier la stabilité d'un système en boucle fermée (FTBF) à partir de l'analyse fréquentielle de la fonction de transfert en boucle ouverte (FTBO). On trace les diagrammes de la FTBO pour étudier la stabilité de la FTBF.

### Technique de compensation : Stabilité des montages non compensés

Un circuit à 2 étages de gain, doit être compensé en fréquence. On réalise une correction du pôle dominant. On place un circuit intégrateur en cascade avec les étages de l'amplificateur. On utilise l'effet Miller en insérant un capacité  $C_c$ .

Cc augmente la charge capacitive du 1<sup>er</sup> étage, le pole dominant est décalé vers les BF. Un zér(réel positif) apparaît dans la fonction de transfert (déstabilise).

Méthode de compensation pour augmenter la marge de phase :

- Capacité Miller
- Nulling resistor with pole-zero cancelling - Résistance en série avec la capacité Cc
- Nulling resistor with zero removal
- Suiveur entre le nœud de sortie et la capacité

<http://uuu.enseirb.fr/~dondon/EAM/transpCReaction4emepartie.pdf>

## Types de compensation

### 1. Miller

- Utilisation d'un condensateur simple
- condensateur avec un buffer à gain unitaire qui permet d'éliminer le zéro RHP.
- avec une résistance série de mise à zéro pour prendre le contrôle du zéro RHP.

### 2. Auto compenser

### 3. Feedforward

Contourner un amplificateur à gain positif résultant en avance de phase. Le gain peut être inférieur à l'unité. Eliminer le RHP zero : éliminer le courant feedforward ( correction en aval)

## Pole splitting = méthode permettant d'éloigner les pôles

Il faut savoir l'influence des zéros de la fonction de transfert est moindre que celle des pôles

## Théorie

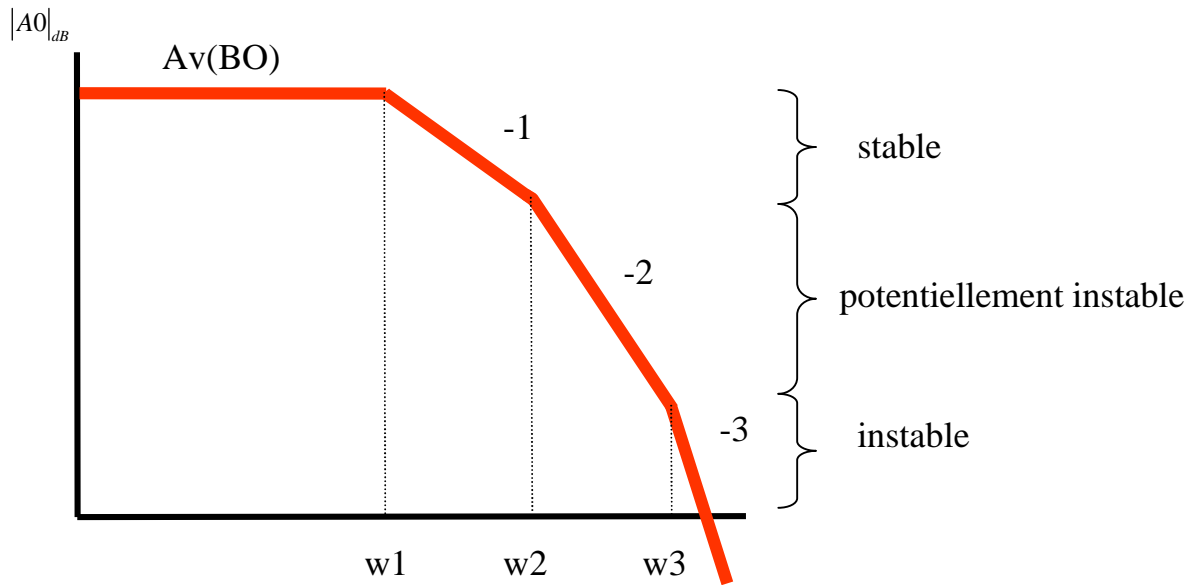
$T(j\omega)$  est stable si la fonction de transfert en BO  $T(j\omega) = H(j\omega).K(j\omega)$  respecte le critère du revers, c'est-à-dire que  $|T(j\omega)| < 1$  ce qui correspond à  $20.\log|T(j\omega)| < 0dB$ .

Les aop rapides (donc non compensés) présentent généralement un facteur d'amplification  $|H(j\omega)| > 1$ . Par conséquent, le montage sera stable si  $K < \frac{1}{|H(j\omega)|}$ .

En d'autres termes, il faut que l'atténuation apportée dans la boucle de retour par le terme K soit supérieure au gain de l'aop à la pulsation critique.

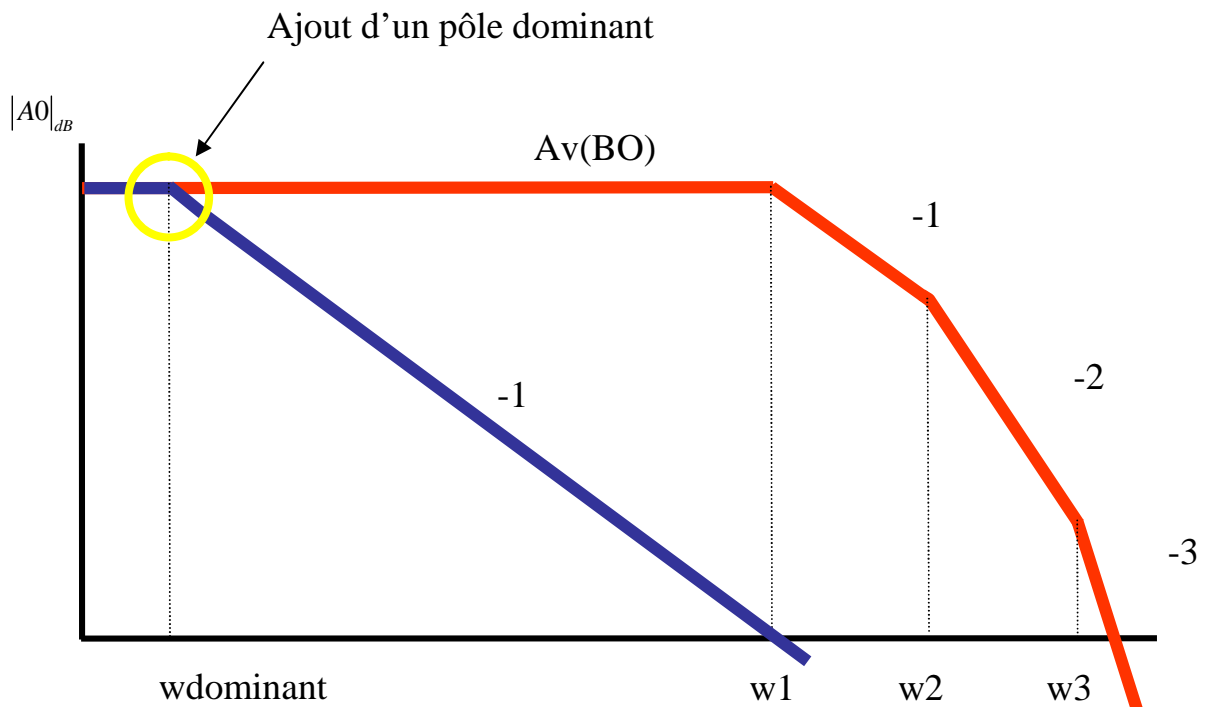
Pour assurer la stabilité d'un système à déphasage minimum :HK doit couper l'axe horizontal avec une pente inférieure à un deuxième ordre

Un AOP possède au moins 2 fréquences de coupure par construction



Afin d'élargir le domaine de stabilité, il est nécessaire d'apporter une correction en fréquence grâce à des composants extérieurs.

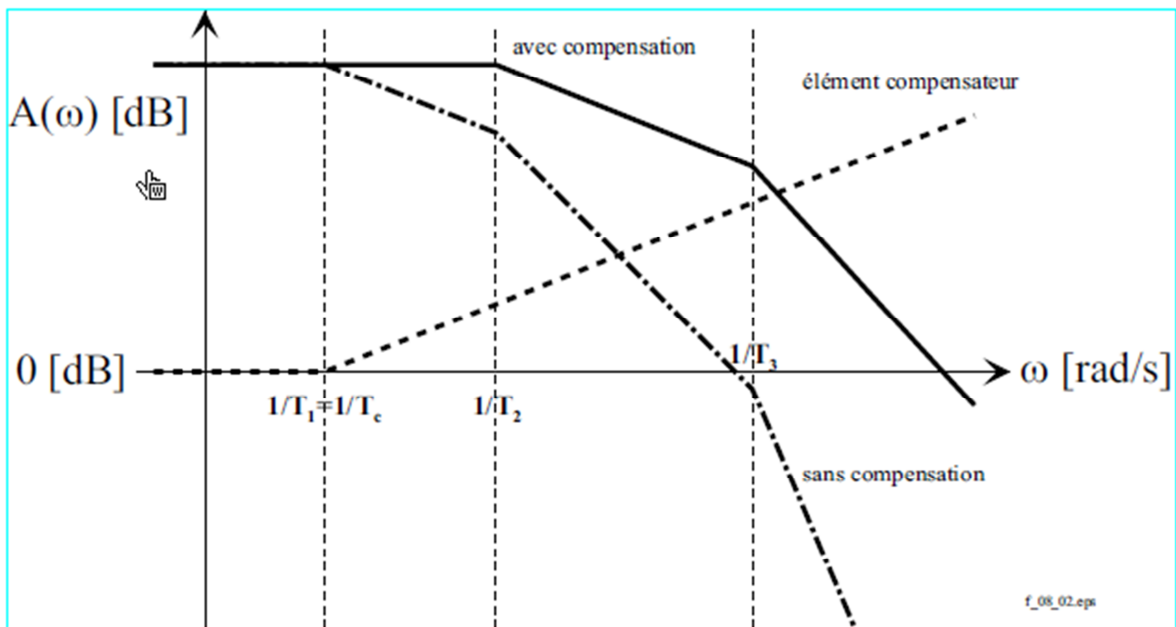
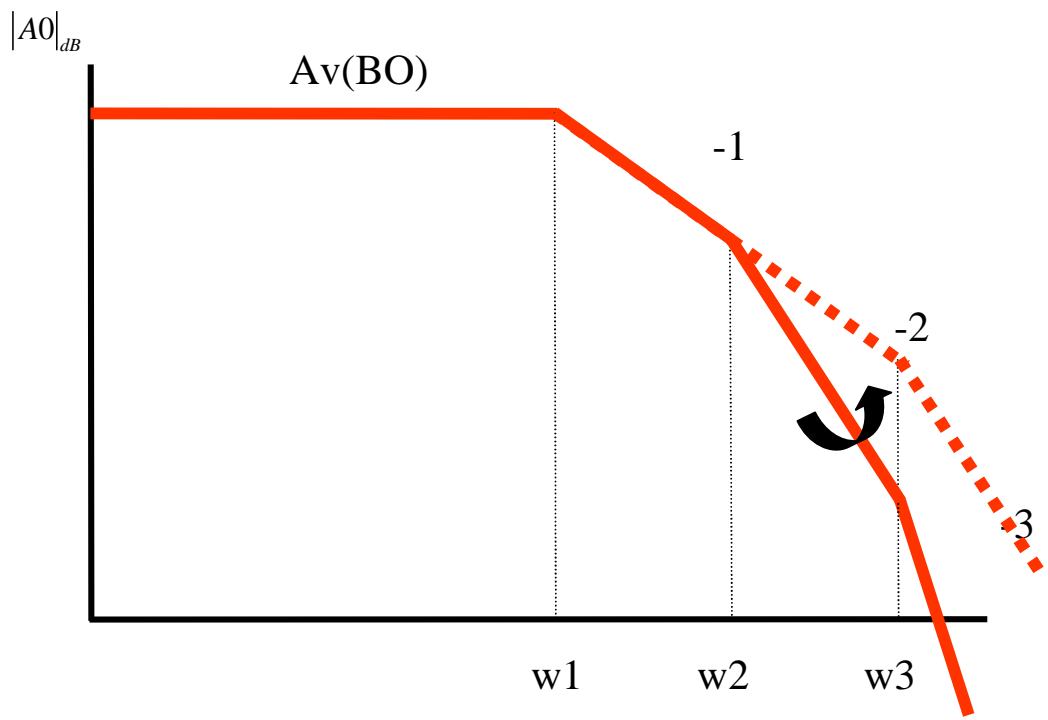
Correction à pôle dominant



Compensation du pôle dominant = déplacer un pôle vers les basses fréquences

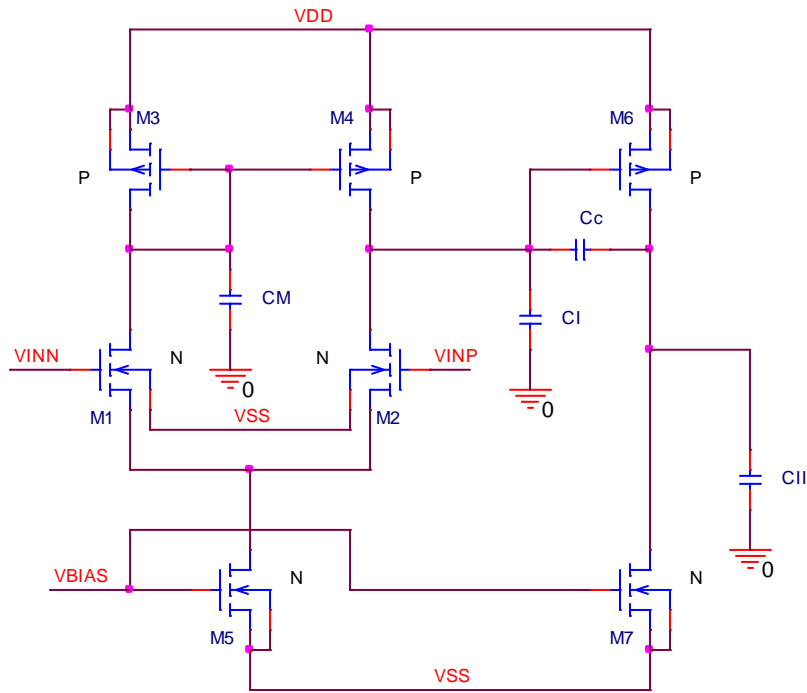
L'effet Miller

Si on place une capacité entre l'entrée et la sortie, l'effet Miller permet de multiplier sa valeur par  $Av+1$ .





OPAMP Miller :



- Cc = capacité Miller pour la compensation
- CM = capacité associé à la charge active (pole du miroir)
- CI = capacité de sortie du 1 étage
- CII = capacité de sortie du 2 étage

Avec  $RI = \frac{1}{gds2 + gds4}$      $RII = \frac{1}{gds6 + gds7}$

Avec  $RI = rds2 // ds4$      $RII = rds6 // rds7$

$C1 = Cgs3 + Cgs4 + Cdb1 + Cdb3$      $C2 = Cgs6 + Cdb2 + Cdb4$

Relations fondamentales :

- Slew rate :  $SR = \frac{I5}{Cc}$     sachant que  $I7 \gg I5$  et  $CL > Cc$
- Gain du premier étage :  $Av1 = \frac{gm1}{gds2 + gds4} = \frac{gm1}{I5(\lambda2 + \lambda4)} = gm1 \cdot (r02 // r04)$

- Gain du second étage :  $A_{v2} = \frac{g_{m6}}{g_{ds6} + g_{ds7}} = \frac{g_{m6}}{I_6(\lambda_6 + \lambda_7)} = g_{m6} \cdot (r_{06} // r_{07})$
- Gain en mode commun :  $A_{cm} = \frac{(r_{02} // r_{04})}{r_{05}}$
- Gain en mode différentiel :  $A_d = A_{v1} \cdot A_{v2}$
- Taux de rejection en mode commun CCMR :  $CMRR = \frac{A_d}{A_{cm}}$
- Bande passante :  $GB = \frac{g_{m1}}{C_c} = \frac{g_{m2}}{C_c}$
- Pôle P1 :  $p_1 = \frac{(g_{ds2} + g_{ds4})(g_{ds6} + g_{ds7})}{g_{m6} \cdot C_c}$  pôle dominant (Miller) LHP
- Pôle P2 :  $p_2 = \frac{g_{m6}}{CL}$
- RHP zéro :  $z_1 = \frac{g_{m6}}{C_c}$
- Pour avoir une PM = 60°, il faut que  $g_{m6} = 2.2 g_{m2} \left( \frac{CL}{C_c} \right)$  et que les autres racines soient > 10GB.
- ICMR max :  $V_{in}(\max) = V_{DD} - \sqrt{\frac{I_5}{\beta_3}} - |V_{TH3}| + V_{TH1}$
- ICMR min :  $V_{in}(\min) = V_{SS} + \sqrt{\frac{I_5}{\beta_3}} V_{TH1} + V_{DS5}(\text{sat})$

L'amplificateur à deux étapes (CMOS Op-Amp) est couramment utilisé dans les systèmes. La paire différentielle convertit la tension différentielle en un courant puis un étage dit « source commune » se charge de transformer ce courant en une tension de sortie.

Pour obtenir les meilleures performances, il faut que les transistors travaillent en saturation. Le transistor M4 est le seul composant qui ne peut pas être forcé en saturation par des connexions internes ou tensions externes.

Par conséquent, nous développons des conditions pour forcer M4 à être en saturation.

Dans un premier temps, supposons que  $V_{SG4} = V_{SG6}$ , cela est dû au miroir de courant M3-M4. En outre, la grille et le drain de la M4 sont au même potentiel afin que l'on puisse garantir que M4 soit lui aussi saturé.

$$\text{Si } V_{SG4} = V_{SG6} \quad \text{alors } I_6 = \frac{\left(\frac{W_6}{L_6}\right)}{\left(\frac{W_4}{L_4}\right)} \cdot I_4$$

$$\text{Cependant, } I_7 = \frac{\left(\frac{W_7}{L_7}\right)}{\left(\frac{W_5}{L_5}\right)} \cdot I_5 = \frac{\left(\frac{W_7}{L_7}\right)}{\left(\frac{W_5}{L_5}\right)} \cdot 2I_4$$

Pour équilibrer, il faut que  $I_6 = I_7$  ce qui implique la condition :

$$\frac{\left(\frac{W_6}{L_6}\right)}{\left(\frac{W_4}{L_4}\right)} = 2 \cdot \frac{\left(\frac{W_7}{L_7}\right)}{\left(\frac{W_5}{L_5}\right)}$$

Lorsque la condition est remplie,  $V_{DG4} = 0$  alors M4 est saturé

Procédure pour caractériser un ampli 2 étages :

1. Choisissez la grandeur « L » la plus petite possible qui permet de garder le paramètre de modulation du canal constant et qui permet d'obtenir un bon matching pour les miroirs de courant.
2. Choisissez la valeur minimale pour la capacité de compensation  $C_c$  qui permet d'obtenir une marge de phase de 60 degrés.

$$C_c = 0.22CL$$

3. Déterminer la valeur minimum du courant  $I_5$  :

$$I_5 = SR \times C_c$$

4. Dimensionnez le transistor M3

$$S_3 = \frac{I_5}{K_3 \cdot [V_{DD} - V_{in(max)} - |V_{TH3}|(max) + V_{TH1}(min)]^2}$$

5. Vérifiez que le pôle de M3 créé par  $C_{gs3}$  et  $C_{gs4}$  ( $0.67W_3L_3C_{ox}$ ) ne sera pas dominant et que  $P_3 > 10GB$ .

$$\frac{gm_3}{2 \cdot C_{gs3}} > 10GB$$

6. Tailler M1 et M2

$$gm_1 = GB \cdot C_c \rightarrow \left(\frac{W_1}{L_1}\right) = \left(\frac{W_2}{L_2}\right) = \frac{gm_1^2}{K_1 \cdot I_5}$$

7. Dimensionner M5 et M8

$$V_{DS5(sat)} = V_{in(min)} - V_{SS} - \sqrt{\frac{I_5}{\beta_1}} - V_{TH1(max)} \geq 100mV$$

ainsi

$$\left(\frac{W_5}{L_5}\right) = \left(\frac{W_8}{L_8}\right) = \frac{2I_5}{K_5 \cdot [V_{DS5(sat)}]^2}$$

8. Calculer  $S_6$  sachant que le deuxième pôle égal 2.2 GB. On fixe  $V_{GS4} = V_{GS6}$

$$gm_6 = 2.2 gm_2 \left( \frac{CL}{Cc} \right)$$

et

$$\frac{gm_6}{gm_4} = \frac{\sqrt{2K \left( \frac{W_6}{L_6} \right) I_6}}{\sqrt{2K \left( \frac{W_4}{L_4} \right) I_4}} = \frac{\sqrt{\left( \frac{W_6}{L_6} \right) I_6}}{\sqrt{\left( \frac{W_4}{L_4} \right) I_4}} = \frac{\left( \frac{W_6}{L_6} \right)}{\left( \frac{W_4}{L_4} \right)} \rightarrow \left( \frac{W_6}{L_6} \right) = \frac{gm_6}{gm_4} \cdot \left( \frac{W_4}{L_4} \right)$$

9. Connaissant  $gm_6$  et  $M_6$ , on peut en déduire  $I_6$

$$I_6 = \frac{gm_6^2}{2K \left( \frac{W_6}{L_6} \right)}$$

S'assurer que l'on vérifie la condition liée à  $V_{out(max)}$

10. Déterminer  $M_7$  permettant d'obtenir le ratio entre  $I_5$  and  $I_6$ .

$$\left( \frac{W_7}{L_7} \right) = \frac{I_6}{I_5} \cdot \left( \frac{W_5}{L_5} \right)$$

11. Calculer le gain et la consommation

$$A_v = \frac{2 \cdot gm_2 \cdot gm_6}{I_5(\lambda_2 + \lambda_4) I_6(\lambda_6 + \lambda_7)} \quad P_{diss} = (I_5 + I_6) \cdot (V_{DD} + |V_{SS}|)$$

12. Amélioration

Si la spécification de gain n'est pas remplie, les courants,  $I_5$  et  $I_6$ , peuvent être diminué ou les rapports  $W / L$  de  $M_2$  et /ou  $M_6$  augmenté. Les calculs précédents doivent être revérifiés pour s'assurer que toutes les conditions sont satisfaites.

Si la dissipation en puissance est trop élevée, alors on ne peut que réduire les courants  $I_5$  et  $I_6$ . Réduction des courants nécessitera probablement l'augmentation de certains des rapports  $W / L$ , afin de satisfaire les plages des tensions d'entrée et de sortie.

13. Simulation du circuit et ajustement si nécessaire

### Mise en application

$$A_v > 3000V/V$$

$$V_{DD} = 2.5V$$

$$V_{SS} = -2.5V$$

$$GB = 5MHz$$

$$SR > 10V/\mu s$$

$$PM = 60^\circ$$

$$V_{out} = [-2V, +2V]$$

$$ICMR = [-1V, 2V] \quad K_n = 110\mu A/V^2 \quad K_p = 50\mu A/V^2$$

Tout d'abord, nous prendrons pour cet exemple  $L = 1\mu m$

Concernant la valeur de  $C_c$ , il faut remplir la condition  $C_c \geq 0.22CL$

$$\text{Pour } CL = 10pF, \quad C_c \geq 0.22 \times 10pF = 2.2pF \rightarrow 3pF$$

A partir du slew rate, on peut déterminer  $I_5$  :  $I_5 = SR \times C_c = 3E-12 \times 10 \times 10E6 = 30\mu A$

$$\left(\frac{W_3}{L_3}\right) = \frac{I_5}{K_3 \cdot [V_{DD} - V_{in(max)} - |V_{TH3}(max) + V_{TH1(min)}|]^2}$$

$$\left(\frac{W_3}{L_3}\right) = \frac{30E-6}{50E-6 \times [2.5 - 3 - 0.85 + 0.55]^2} = 15$$

$$\text{Donc } \left(\frac{W_3}{L_3}\right) = \left(\frac{W_4}{L_4}\right) = 15$$

$$p_3 = \frac{gm_3}{2 \cdot C_{gs3}} = \frac{\sqrt{2 \cdot I_3 \cdot K_3 \cdot \left(\frac{W_3}{L_3}\right)}}{2 \times 0.667 \times \left(\frac{W_3}{L_3}\right) \times C_{ox}} = 2.81E9 \text{ rads/sec (448Mhz)}$$

$$\text{Avec } C_{ox} = 0.4 fF / \mu m^2$$

Si  $GB = 5Mhz$ ,  $p_3 \gg 10GB$

$$gm_1 = 5E6 \times 2\pi \times 3E-12 = 94.25\mu S$$

$$\text{Sachant que : } \left(\frac{W_1}{L_1}\right) = \left(\frac{W_2}{L_2}\right) = \frac{gm_1^2}{2 \cdot K \cdot I_1} = \frac{94.25^2}{2 \times 110 \times 15} = 2.79 \text{ on arrondi à } 3$$

$$\left(\frac{W_1}{L_1}\right) = \left(\frac{W_2}{L_2}\right) = 3$$

$$V_{DS5} = (-1) - (-2.5) - \sqrt{\frac{30 \times 10E-6}{110E-6 \times 3}} - 0.85 = 0.35V$$

$$\left(\frac{W_5}{L_5}\right) = \frac{2 \times 30E-6}{110E-6 \times (0.35)^2} = 4.49 \approx 4.5$$

Pour atteindre une marge de phase de  $60^\circ$ , nous savons que :  $gm_6 \geq 10 \cdot gm_1 \geq 942.5\mu S$

$$\frac{gm6}{gm4} = \frac{\sqrt{2K\left(\frac{W6}{L6}\right)I6}}{\sqrt{2K\left(\frac{W4}{L4}\right)I4}} = \frac{\sqrt{\left(\frac{W6}{L6}\right)I6}}{\sqrt{\left(\frac{W4}{L4}\right)I4}} = \frac{\left(\frac{W6}{L6}\right)}{\left(\frac{W4}{L4}\right)} \rightarrow \left(\frac{W6}{L6}\right) = \frac{gm6}{gm4} \cdot \left(\frac{W4}{L4}\right)$$

Avec  $gm4 = 150\mu S$

$$\left(\frac{W6}{L6}\right) = \frac{gm6}{gm4} \cdot \left(\frac{W4}{L4}\right) = 15 \cdot \frac{942.5E-6}{150E-6} = 94.25$$

$$I6 = \frac{gm6^2}{2K\left(\frac{W6}{L6}\right)} = \frac{(942.5E-6)^2}{2 \times 50E-6 \times 94.25} = 94.5\mu A = 95\mu A$$

$$P_{diss} = (I5 + I6) \cdot (VDD + |VSS|) = 5 \cdot (30\mu A + 95\mu A) = 0.625mW$$

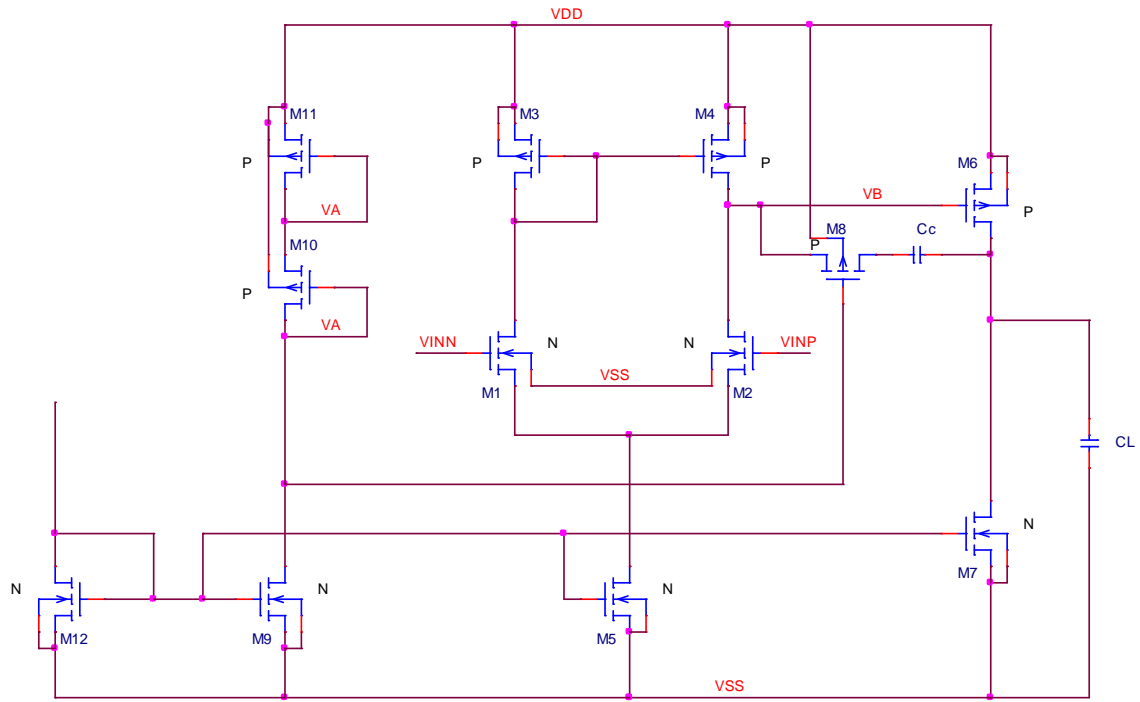
$$\left(\frac{W7}{L7}\right) = \frac{I6}{I5} \cdot \left(\frac{W5}{L5}\right) = 4.50 \times \frac{95E-6}{30E-6} = 14.25 \approx 14$$

$$V_{out(min)} = V_{DS7(sat)} = \sqrt{\frac{2 \times 95}{110 \times 14}} = 0.351V$$

$$A_v = \frac{2 \cdot gm2 \cdot gm6}{I5(\lambda2 + \lambda4)I6(\lambda6 + \lambda7)} = 2 \cdot \frac{92.45E-6 \times 924.5E-6}{30E-6(0.04 + 0.05)95E-6(0.04 + 0.05)} = 7697V/V$$

[http://users.ece.gatech.edu/pallen/Academic/ECE\\_6412/Spring\\_2004/L160-MOSOpAmpDesign\(2UP\).pdf](http://users.ece.gatech.edu/pallen/Academic/ECE_6412/Spring_2004/L160-MOSOpAmpDesign(2UP).pdf)

**Compensation utilisant une structure de type « Null resistor »**



$$p1 = \frac{gm1}{Ac.Cc} = \frac{gm2}{Ac.Cc} \quad p2 = \frac{gm6}{CL} \quad p4 = \frac{1}{Rz.CI} \quad z1 = \frac{1}{Rz.Cc - \frac{Cc}{gm6}}$$

Avec  $Av = gm1.gm6.RI.RII$

Théorie

On souhaite éloigner le zéro le plus possible du pôle p2

$$Rz = \frac{1}{gm6} \cdot \frac{Cc + CL}{Cc} = \left( \frac{Cc + CL}{Cc} \right) \cdot \frac{1}{\sqrt{2.I6.K \cdot \left( \frac{W6}{L6} \right)}}$$

La résistance Rz est obtenue en utilisant le transistor M8 dans sa région ohmique.

$$Rz = \frac{\partial vds8}{\partial id8} \Big|_{vds8=0} = \frac{1}{K \cdot \left( \frac{W8}{L8} \right) \cdot (VSG8 - |VTHP|)}$$

La polarisation du circuit permet  $VA = VB$

$$|VGS10| - |VT| = |VGS8| - |VT| \Rightarrow VSG11 = VSG6 \quad \text{alors} \quad \left( \frac{W11}{L11} \right) = \left( \frac{I10}{I6} \right) \cdot \left( \frac{W6}{L6} \right)$$

Dans la région de saturation

$$|V_{GS10}| - |V_T| = \sqrt{\frac{2 \cdot I_{10}}{K \cdot \left(\frac{W_{10}}{L_{10}}\right)}} = |V_{GS8}| - |V_T|$$

$$R_z = \frac{1}{K \cdot \left(\frac{W_8}{L_8}\right)} \cdot \sqrt{\frac{K \cdot \left(\frac{W_{10}}{L_{10}}\right)}{2 \cdot I_{10}}} = \frac{1}{\left(\frac{W_8}{L_8}\right)} \cdot \sqrt{\frac{\left(\frac{W_{10}}{L_{10}}\right)}{2 \cdot I_{10} \cdot K}}$$

En combinant les 2 équations :

$$\left(\frac{W_8}{L_8}\right) = \frac{C_c}{C_c + C_L} \cdot \sqrt{\frac{\left(\frac{W_{10}}{L_{10}}\right) \cdot \left(\frac{W_6}{L_6}\right) \cdot I_6}{I_{10}}}$$

Exemple

Faire passer le zéro du plan droit ou plan gauche

Dans un premier temps, on va dimensionner M8- M9- M10 et M11

On veut  $V_A = V_B$  et  $V_{SG11} = V_{SG6}$

$$\left(\frac{W_{11}}{L_{11}}\right) = \frac{I_{11}}{I_6} \cdot \left(\frac{W_6}{L_6}\right)$$

Si on choisit:  $I_{11} = I_{10} = I_9 = 15\mu A$        $\left(\frac{W_{11}}{L_{11}}\right) = \frac{15\mu A}{95\mu} \cdot 94 = 14.8 \approx 15$

On dispose d'une certaine latitude au niveau du choix de la géométrie de M10.  
On prend par exemple  $W_{10}/L_{10} = 1$

Le ratio  $I_{10}/I_5$  permet d'obtenir  $W_6/L_9$

$$\left(\frac{W_9}{L_9}\right) = \frac{I_{10}}{I_5} \cdot \left(\frac{W_5}{L_5}\right) = \frac{15\mu A}{30\mu A} \times 4.5 = 2.25 \approx 2$$

$$\left(\frac{W_8}{L_8}\right) = \frac{C_c}{C_c + C_L} \cdot \sqrt{\frac{\left(\frac{W_{10}}{L_{10}}\right) \cdot \left(\frac{W_6}{L_6}\right) \cdot I_6}{I_{10}}} = \frac{3pF}{3pF + 30pF} \cdot \sqrt{\frac{1 \times 94 \times 95\mu A}{15\mu A}} = 5.63 \approx 6$$

$$\left(\frac{W8}{L8}\right) = \frac{3pF}{3pF + 30pF} \cdot \sqrt{\frac{1 \times 94 \times 95 \mu A}{15 \mu A}} = 5.63 \approx 6$$

Il est utile de vérifier que le zéro RHP a été déplacé très en dessus de p2. Pour ce faire, il faut d'abord calculer la valeur de Rz.

$$VSG10 = \sqrt{\frac{2.I10}{K \cdot \left(\frac{W10}{L10}\right)}} + |VTHP| = \sqrt{\frac{2 \times 15E-6}{50E-6 \times 1}} + 0.7 = 1.474V$$

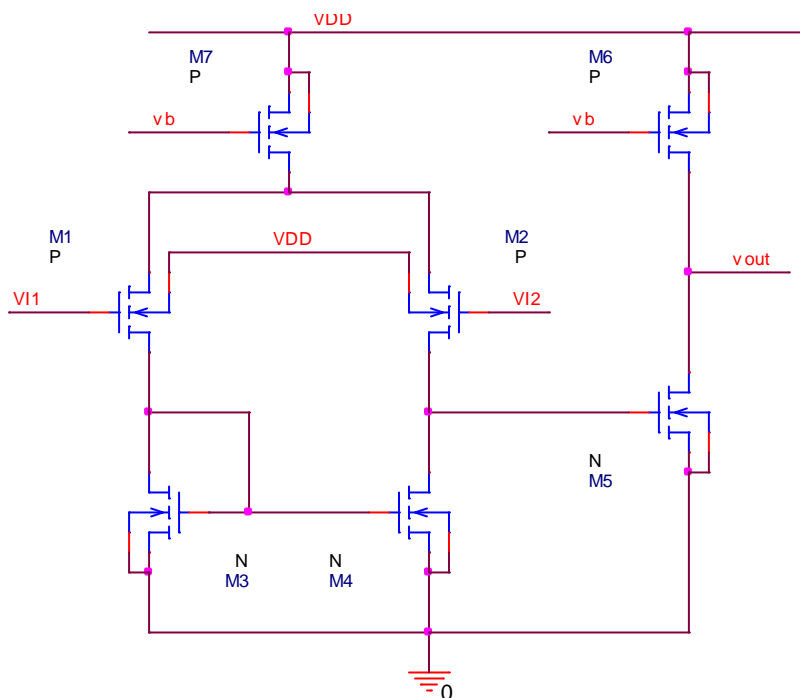
$$Rz = \frac{1}{K \cdot \left(\frac{W8}{L8}\right) \cdot (VSG10 - |VTHP|)} = \frac{10E6}{50 \times 5.63 \times (1.474 - 0.7)} = 4.590K\Omega$$

$$z1 = \frac{1}{Rz \cdot Cc - \frac{Cc}{gm6}} = \frac{1}{4590 \times 3E-12 - \frac{3E-12}{942.5E-6}} = 94.46E6 \text{ rads/s}$$

$$p2 = \frac{gm6}{CL} = \frac{942.5E6}{10E-12} = 94.25E6 \text{ rads/s}$$

Nous voyons que le pôle de sortie est annulé par le zéro qui a été déplacé de RHP vers LHP.

Application 2 :



Output swing = 2.5V

$$\text{On suppose que } V_{OD5} \approx V_{OD6} = \frac{V_{DD} - \text{swing}}{2} = \frac{3 - 2.5}{2} = 0.25V$$

$$\left(\frac{W5}{L5}\right) = \frac{2 \times 1mA}{134.22E - 6 \cdot (0.25)^2 \cdot (1 + 0.1 \times 0.25)} = 233$$

$$\left(\frac{W6}{L6}\right) = \frac{2 \times 1mA}{38.36E - 6 \cdot (0.25)^2 \cdot (1 + 0.2 \times 0.25)} = 795$$

Comme  $I_{D7} = 1mA$  alors  $I_{D3} = I_{D4} = 0.5mA$

$$V_{GS5} - V_{TH} = 0.25V \Rightarrow V_{GS5} = 0.25 + V_{TH} = 0.95V$$

De même

$$V_{GS3} - V_{TH} = 0.25V$$

$$\left(\frac{W3}{L3}\right) = \left(\frac{W4}{L4}\right) = \frac{2 \times 0.5mA}{134.22E - 6 \cdot (0.25)^2 \cdot (1 + 0.1 \times 0.25)} = 116$$

$$A_v = g_{m1} \cdot (r_{o2} // r_{o4}) \cdot g_{m5} \cdot (r_{o5} // r_{o6})$$

$$r_{o2} = \frac{1}{\lambda \cdot I_D} = \frac{1}{0.2 \times 0.5mA} = 10K\Omega$$

$$r_{o4} = \frac{1}{\lambda \cdot I_D} = \frac{1}{0.1 \times 0.5mA} = 20K\Omega$$

$$r_{o2} // r_{o4} = 6.67K\Omega$$

$$g_{m5} = \frac{2 \cdot I_D}{V_{GS} - V_{TH}} = \frac{2 \times 1mA}{0.25} = 8mS$$

$$r_{o5} = \frac{1}{\lambda \cdot I_D} = \frac{1}{0.1 \times 0.1mA} = 10K\Omega$$

$$r_{o6} = \frac{1}{\lambda \cdot I_D} = \frac{1}{0.2 \times 1mA} = 5K\Omega$$

$$g_{m5} \cdot (r_{o5} // r_{o6}) = 8mS \times (10K // 5K) = 26.7$$

Au final,



Les erreurs aléatoires des *MOS* sont causées principalement par la variation de  $W$  et  $L$ , des effets de charges en surface, des fluctuations dans l'épaisseur de l'oxyde et des changements de la mobilité des porteurs. Des transistors appariés doivent avoir la même nature, le même layout et surtout être dans les mêmes conditions (courant, tension et température).

Il existe des erreurs de type local ayant une moyenne se rapprochant à zéro, et ceux de type global se caractérisant d'un gradient à travers le wafer.

L'uniformité des paramètres analogiques est un des facteurs plus importants dans la conception *VLSI*. Les erreurs sur le gain, l'offset, et le bruit peuvent être minimisées en jouant sur la géométrie du *layout* et les conditions d'alimentation.

La réduction de l'offset se fait principalement en diminuant  $V_{GS}-V_T$  et le courant ou en augmentant la surface  $WL$ . Des règles plus précises d'appariement du *layout* doivent être mises en œuvres. L'analyse des performances d'appariement par la simulation *Monte Carlo*, qui varie statistiquement les facteurs d'erreurs pour montrer la qualité d'appariement du circuit.

Plusieurs considérations peuvent être faites

- $L_1=L_3$ , le bruit du miroir *NMOS* ( $M3-M4$ ) domine
- En technologie *CMOS* le bruit  $1/f$  des *PMOS* est inférieur à celui des *NMOS*
- Le bruit  $1/f$  est inversement proportionnel à la surface de la grille  $W_1L_1$
- La longueur  $L_3$  choisie très grande diminue le bruit
- $W_3$  peut être maximisé pour minimiser le bruit
- $W_1$  doit être pris le plus grande que possible
- Augmenter  $L_1$  augmente le bruit

Concernant le bruit thermique, on fait les considérations suivantes :

- Le *NMOS* offre une transconductance  $g_m$  plus grande par rapport au *PMOS*, ce qui signifie un bruit thermique plus faible.
- Il faut augmenter la transconductance  $g_m$  de l'étage différentielle. Augmenter le courant n'amène pas à des améliorations, sauf qu'augmenter le bruit.

En conclusion on peut remarquer que la diminution du bruit se fait en général par la maximisation des dimensions des transistors, en augmentant la surface  $WL$ .

Mais les dimensions des transistors augmentent les capacités parasites qui peuvent détériorer et modifier les propriétés de l'amplificateur (marge de phase, bande passante et gain).

L'avantage d'utiliser une paire différentielle et source de courant de type *PMOS* est le fait que les substrats sont connectés à la source.

De cette façon l'effet body est exclu et l'appariement est amélioré. Mais il a aussi un inconvénient avec cette architecture: gain plus faible car la transconductance des PMOS est plus petite que celle des NMOS.

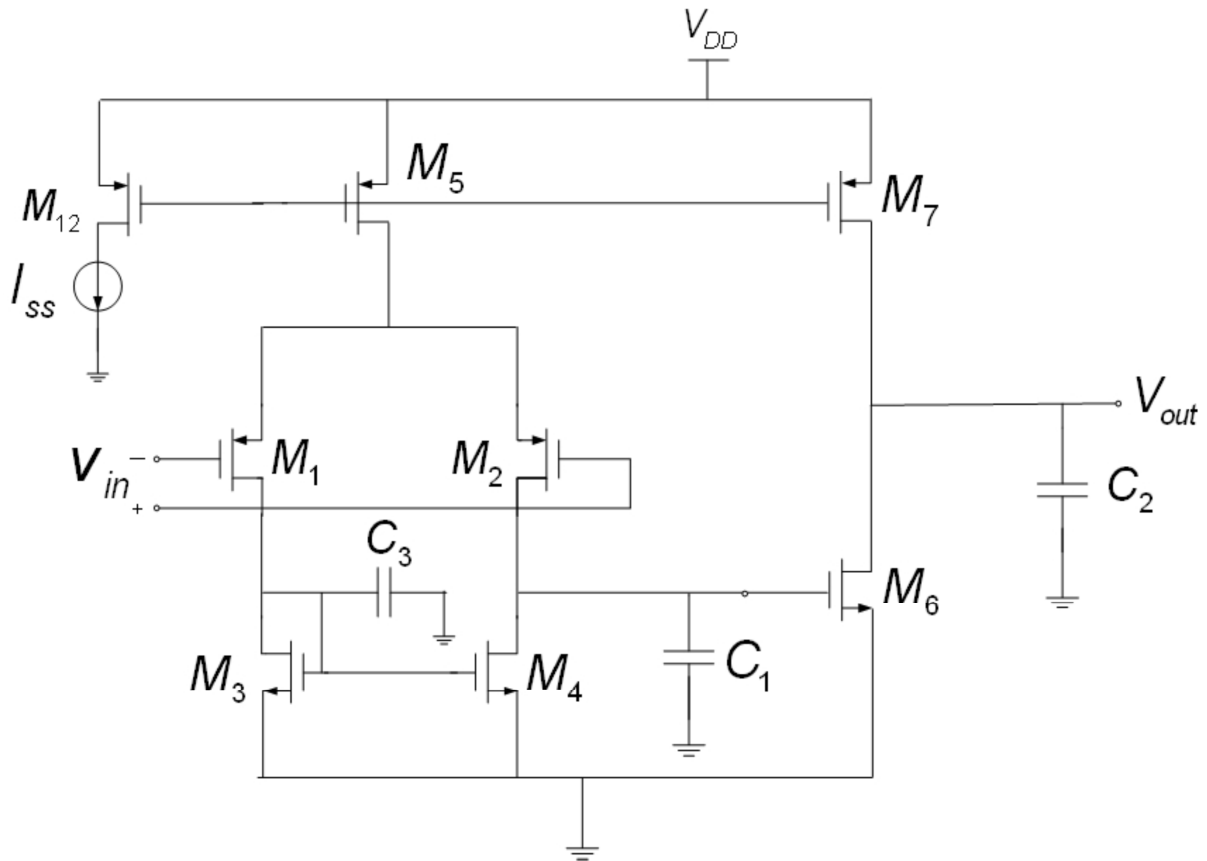
## Caractéristiques AC des amplificateurs opérationnels

La stabilité d'un amplificateur est décrite par la marge de phase. Dans le domaine temporel, cette stabilité est représentée par le *Settling Time* et l'*Overshoot*.

L'architecture de l'amplificateur à deux étages comprend un premier étage (étage transducteur,  $M1, M2, M5$ ) qui convertit la tension différentielle en courant différentiel ( $V \rightarrow I$ ). Le miroir de courant formé par  $M3-M4$  reconvertit ce courant en une tension différentielle ( $I \rightarrow V$ ). Le deuxième étage est formé par un amplificateur classe A qui transforme la tension différentielle en courant ( $M6$ ) qui est reconverti en tension par  $M7$ .

L'amplificateur classe A est l'étage de sortie. Il est caractérisé par une impédance de sortie faible et un gain en courant élevé. Le transistor  $M7$  est la charge active, tandis que  $M6$  est l'entrée de l'amplificateur. La variation de  $V_{GS6}$  modifie le courant de drain  $I_{D6}$  :

Les pôles sont définis par rapport aux capacités parasites dominant le schéma de l'amplificateur. La *figure suivante* montre la structure d'un transistor *NMOS* avec les capacités parasites le caractérisant. Les capacités dominantes ( $C_1, C_2$  et  $C_3$ ) dans l'amplificateur à deux étages sont montrées dans la *figure 4.13*.



Les capacités parasites dominant dans le circuit sont définies par les relations suivantes.

$$C1 = C_{db4} + C_{db2} + C_{gd2} + C_{db8}$$

$$C2 = C_L$$

$$C3 = C_{db1} + C_{gs3} + C_{gs4} + C_{db3} = 0$$

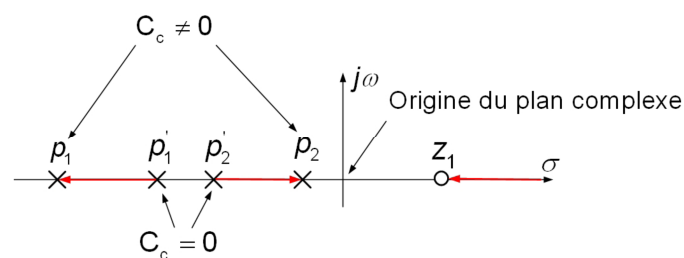
$$p1 = \frac{1}{\frac{1}{(g_{ds2} + g_{ds4}) \cdot (g_{ds6} + g_{ds7})} \cdot C1} = \frac{1}{R1C1}$$

$$p2 = \frac{1}{\frac{1}{(g_{ds6} + g_{ds7})} \cdot C2} = \frac{1}{R2C2}$$

$R1$  représente la résistance vers la masse vue depuis la sortie du premier étage,  $R2$  vue à la sortie du deuxième étage, et  $C_L$  la capacité de charge de l'amplificateur.

## Compensation Miller et Nulling Resistor

La stabilité de l'amplificateur est obtenue par une marge de phase convenable et elle influence l'overshoot et le settling time. La diminution des oscillations du signal veut se fait par le choix d'une marge de phase de l'ordre des 60°, ce qui amène à une stabilité acceptable. La valeur de la marge de phase est fonction des pôles principaux. Les relations de  $p_1$  et  $p_2$  lient les pôles aux capacités parasites. Une analyse mathématique situe les pôles très loin de l'origine du plan complexe et ils sont très près l'un de l'autre, ce qui crée une marge de phase de l'ordre des 45°. La compensation Miller déplace le pole  $p_1$  près de l'origine et le deuxième pôle  $p_2$  loin de l'origine pour augmenter la marge de phase.



Cette compensation est faite à l'aide d'une capacité  $C_c$  placée entre la sortie et l'entrée du deuxième étage. La nouvelle position des pôles est définie par les relations suivantes:

$$p_1 = \frac{1}{\frac{1}{(g_{ds2} + g_{ds4}) \cdot (g_{ds6} + g_{ds7}) \cdot g_{m6} \cdot C_c}} \quad p_2 = \frac{g_{m6}}{C_2}$$

Il faut remarquer qu'un zéro se trouve dans la partie droite du plan complexe (*RHP zéro*).

$$z_1 = \frac{g_{m6}}{C_c} \quad GBW = \frac{g_{m1}}{C_c}$$

Le déplacement de  $z_1$  dans le plan complexe se traduit dans une dégradation de la phase. Il est important que  $p_2$  et  $z_1$  soient suffisamment loin de l'origine. Ce qui permet une amélioration de la marge phase. Le *GBW* (unit-gain bandwidth) de l'amplificateur est défini par l'équation ci-dessus.

Trois points pratiques sont importants pour le dimensionnement de  $C_c$ .

- Dans l'équation du pole dominant  $p_1$  (pôle Miller), la valeur de  $C_c$  est multipliée par la transconductance du transistor  $M_6$  du deuxième étage.
- $p_2$  doit être égal ou plus grand que GBW.
- $C_2$  est égal à  $C_L$ , ce qui le rend très dépendant de la charge de sortie.

Le circuit Nulling Resistor déplace, à l'aide de la résistance  $R_z$ ,  $p_2$  et  $z_1$  loin de l'origine du plan complexe, pour éviter que le RHP zéro ne détériore la marge de phase par l'effet de  $C_c$

$R_z$  déplace le zéro très près du pole  $p_2$  loin de l'origine dans le plan complexe.

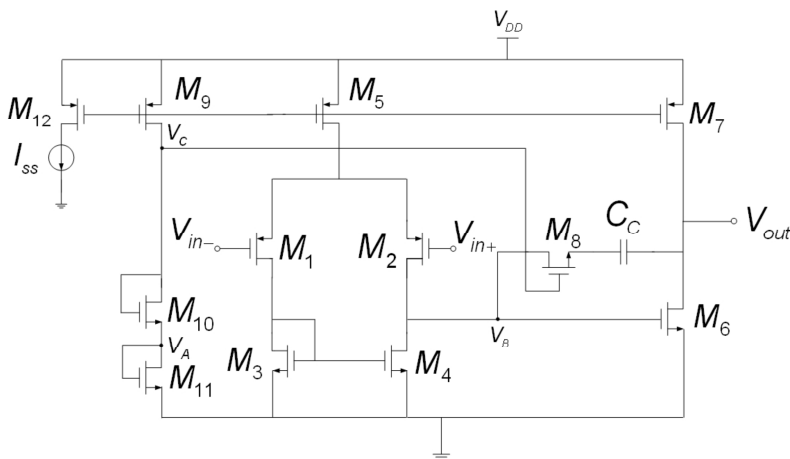
$$z_1 = \frac{1}{R_z C_c - \frac{C_c}{g_{m6}}}$$

Un transistor *NMOS* en mode linéaire substitue  $R_z$

$$R_z = \frac{1}{K_p \cdot \left(\frac{W_8}{L_8}\right) \cdot (V_{SG8} - |V_{TH}|)}$$

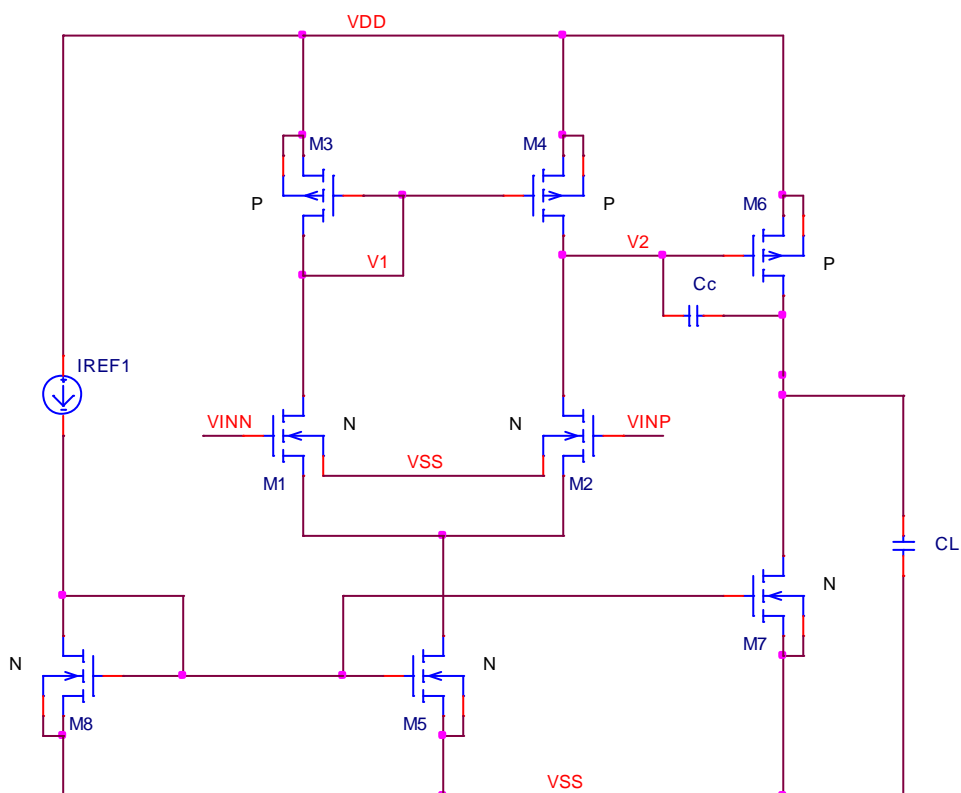
L'ajoute de  $R_z$  crée un nouveau pole  $p_4$  défini par l'équation  $p_4 = \frac{1}{R_z C_1}$

Le dimensionnement de cette résistance est très important pour atteindre la marge de phase optimale.  $R_z$  est contrôlée par une tension  $V_C$  définie par le circuit composé de  $M_9$ - $M_{10}$ - $M_{11}$  (figure 4.16), qui maintient la valeur résistive constante même pour des variations dues au proces.



## Etude d'un ampli linéaire intégré 2 étages

Soit la structure de base suivante :



ICMR :

$$VIC(max) = VDD - VGS3 + VTH$$

$$VIC(min) = VSS + VDSat5 + VTH$$

Plage de la tension de sortie :

$$V_{OUT}(\max) = V_{DD} - V_{DSat6}$$

$$V_{OUT}(\min) = V_{SS} + V_{DSat7}$$

$$V_{GS6} = V_{DD} - V_{INP} + V_{TH}$$

Afin de minimiser l'offset systématique, il faut limiter la dissymétrie entre  $V_1$  et  $V_2$ . Par conséquent, les tensions de drain de M1 et M2 doivent être identiques (matchées).

$$V_{DS3} = V_{DS4} = V_{GS6}$$

$$\frac{\left(\frac{W3}{L3}\right)}{\left(\frac{W6}{L6}\right)} = \frac{\left(\frac{W4}{L4}\right)}{\left(\frac{W6}{L6}\right)} = \frac{\left(\frac{W5}{L5}\right)}{2\left(\frac{W7}{L7}\right)}$$

Pour réduire les variations liées au process, on choisit :  $L3 = L4 = L6$

PSSR :

The  $V_{DD}$  noise can be coupled to  $V_y$  through the diode-connected M3 device. The use of cascode input stage can overcome this problem.

- If  $I_{d5}$  is modulated by the supply voltage variation, then  $v_x \approx \frac{I_{d5}}{2g_{m1}}$ . The use of supply-independent bias reference can overcome this problem.
- The noises at the substrate/well terminals of M1 and M2 can change the  $V_t$  of the devices due to body effect, and cause  $V_{gs}$  variation, introducing noises at  $V_x$ . A solution is to place both M1 and M2 in a single well, and connect well and source terminals together to eliminate body effect.
- Interconnect crossovers can introduce undesired coupling capacitors to the  $V_i$ -summing node. Careful layout is required.
- Fully-differential circuit topology generally has better power-supply rejection performance.

Comparing to the nMOST-input opamps, the pMOST-input opamps have

- Similar dc voltage gain.
- Smaller  $g_{m1}$  and larger  $g_{m6}$ .
- Larger unity-gain frequency since  $\omega_{u1} = \frac{g_{m6}}{C_2}$  and  $\omega_{u2} = \frac{g_{m6}}{C_2}$ .
- Better slew rate since both  $V_{ov1}$  and  $\omega_{u1}$  are larger.
- Better 1/f noise performance.
- Poorer thermal noise performance.

## OpAmps

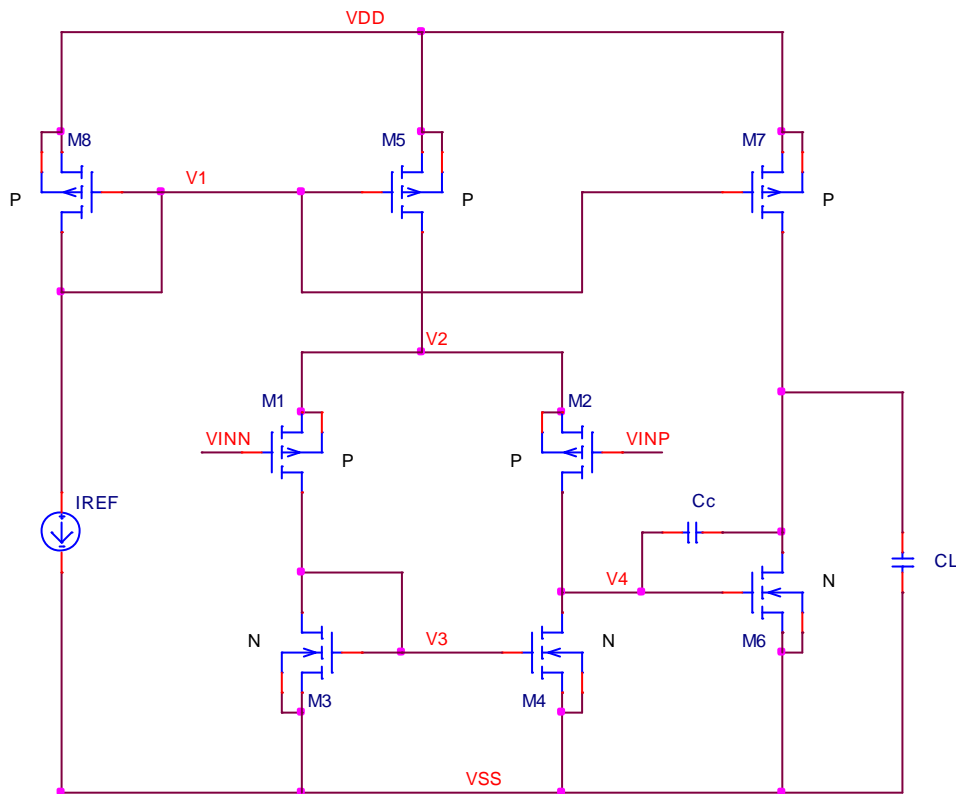
Overall dc gain is largely unaffected since both designs have one stage with n-channel and one stage with one or more p-channel driving fets.

For a given power dissipation, and therefore bias current, having a p-channel input-pair stage maximizes the slew rate.

Having a p-channel input first stage implies that the second stage has an n-channel input drive fet. This arrangement maximizes the transconductance of the drive fet of the 2nd stage, which is critical when high frequency operation is important.

Output stage: n-channel source follower is preferable because this will have less of a voltage drop (if separate p-well is used). Its higher transconductance reduces the effect of the load cap on the second pole. There is also less degradation on the gain when small load resistances are being driven.

∅ p-channel input fets for the first stage is almost always the best choice



$$V1 = VDD - \sqrt{\frac{2 \cdot I_{ref}}{\mu_p \cdot C_{ox} \cdot \left(\frac{W8}{L8}\right)}} - V_{THP}$$

$$V_2 = \sqrt{\frac{2 \left( \frac{ID_7}{2} \right)}{\mu_p \cdot C_{ox} \cdot \left( \frac{W_1}{L_1} \right)}} - V_{THP}$$

$$V_3 = V_{SS} + \sqrt{\frac{2 \left( \frac{ID_7}{2} \right)}{\mu_n \cdot C_{ox} \cdot \left( \frac{W_3}{L_3} \right)}} + V_{THN}$$

$$V_4 = V_{SS} + \sqrt{\frac{2 \left( \frac{ID_6}{2} \right)}{\mu_n \cdot C_{ox} \cdot \left( \frac{W_5}{L_5} \right)}} + V_{THN}$$

Afin de minimiser l'offset systématique, il faut limiter l'effet de la dissymétrie entre  $V_1$  et  $V_2$ . Par conséquent, les tensions de drain de  $M_1$  et  $M_2$  doivent être identiques (matchées).

$$\sqrt{\frac{2 \cdot \left( -\frac{ID_7}{2} \right)}{\mu_n \cdot C_{ox} \cdot \left( \frac{W}{L} \right)_{M_3, M_4}}} = \sqrt{\frac{2 \cdot \left( -\frac{ID_6}{2} \right)}{\mu_n \cdot C_{ox} \cdot \left( \frac{W}{L} \right)_{M_5}}}$$

$$\frac{\left( \frac{W_6}{L_6} \right)}{\left( \frac{W_4}{L_4} \right)} = 2 \cdot \frac{\left( \frac{W_7}{L_7} \right)}{\left( \frac{W_5}{L_5} \right)}$$

$$\frac{-ID_6}{-ID_7} = \frac{\left( \frac{W}{L} \right)_{M_5}}{2 \cdot \left( \frac{W}{L} \right)_{M_3, M_4}} = \frac{\left( \frac{W}{L} \right)_{M_6}}{\left( \frac{W}{L} \right)_{M_7}} \quad \text{à confirmer}$$

Par conséquent,  $V_{SG6} = V_{SG7}$

Plage de la tension de mode commun



$$VIC \text{ min} = V_m + V_{GS3} + V_{Tp} = V_m + V_{Tp} + V_{Tn} + \sqrt{\frac{2 \cdot \left(\frac{I_{SS}}{2}\right)}{\mu_n \cdot Cox \cdot \left(\frac{W}{L}\right)_{M3}}}$$

Plage de la tension de sortie

La tension de sortie peut croître jusqu'à ce que M6 passe en régime triode.

$$V_{SD6} = V_p - V_O \geq V_{SG6} + V_{Tp}$$

ainsi,

$$V_O \text{ max} = V_p - V_{Tp} - V_{SG6} = V_p - \sqrt{\frac{2 \cdot (-I_{D6})}{\mu_p \cdot Cox \cdot \left(\frac{W}{L}\right)_{M6}}}$$

En raisonnant de manière similaire, on voit que la sortie peut décroître jusqu'à ce que M5 passe en mode triode.

$$V_{DS5} = V_O - V_m \geq V_{GS5} - V_{Tn}$$

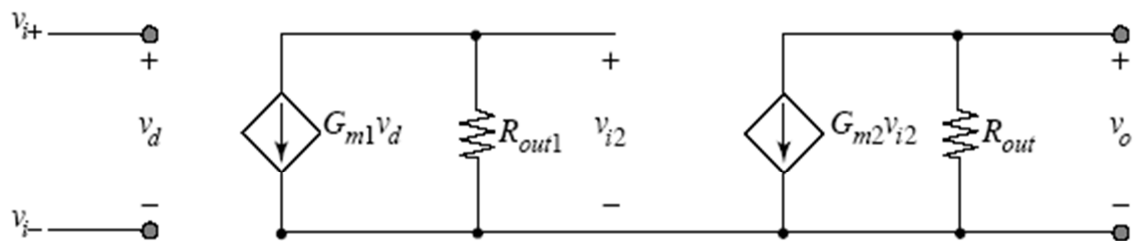
$$V_O \text{ min} = V_m + \sqrt{\frac{2 \cdot (-I_{D6})}{\mu_n \cdot Cox \cdot \left(\frac{W}{L}\right)_{M5}}}$$

Modèle petit signal

Nous sommes en présence d'un OPAMP avec 2 étages.

Sachant que l'on cascade le modèle de la paire différentielle et de son miroir de courant (étage d'entrée) et le modèle de l'amplificateur source commune avec son générateur de courant (étage de gain).

Il vient :



- Etage 1

$$G_{m1} = g_{m1} \quad R_{out1} = r_{o2} // r_{o4}$$

- Etage 2

$$G_{m2} = g_{m5} \quad R_{out} = r_{o5} // r_{o6}$$

$$A_{vdo} = (-G_{m1} \cdot R_{out1}) \cdot (-G_{m2} \cdot R_{out})$$

$$A_{vdo} = g_{m1} \cdot (r_{o2} // r_{o4}) \cdot g_{m5} \cdot (r_{o5} // r_{o6})$$

### **Example: Design d'un OPAMP CMOS 2 étages**

Contraintes: faible consommation et zone occupée la plus petite possible.

On fixe  $W_{max} = 150 \mu m$

Afin de limiter les effets de modulation de la largeur du canal, on prendra  $L_{min} = 3 \mu m$

Au niveau des alimentations :  $V_p = 2.5V$  et  $V_m = -2.5V$

Enfin,  $P_{max} = 1.25mW$  (en continu)

Taille initiale :

On désire que  $G_{m1}$  soit le plus grand possible, et par conséquent, avoir une plage de tension d'entrée en mode commun maximale, on prendra  $\left(\frac{W}{L}\right)_{M1} = \frac{150 \mu m}{3 \mu m}$

En ce qui concerne les courants de polarisation :

On fixe :  $I_{REF} = 50 \mu A$   
 Courant de polarisation d'une branche de la paire différentielle =  $100 \mu A$

Au final : Le circuit consomme en continu,  $I_{total} = 50 \mu A + 2 \cdot 100 \mu A = 250 \mu A$

Etant donnée que la puissance par la relation :

$$P = U.I = (V_p - V_m).250\mu A = (2.5 - (-2.5)).250\mu A = 5.250\mu A = 1.25mW$$

On maximise  $g_{m5}$  lorsque  $\left(\frac{W}{L}\right)_{M5} = \frac{150\mu m}{3\mu m}$

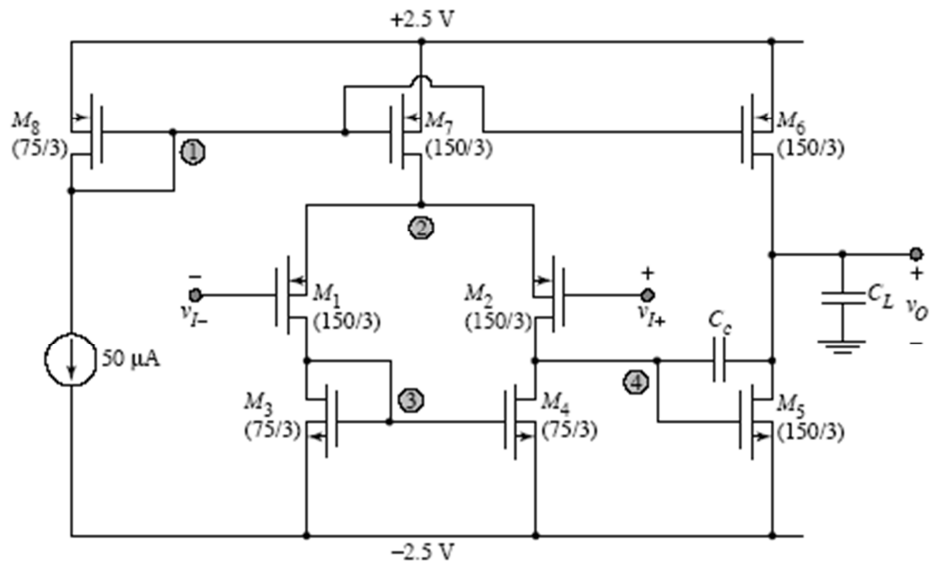
$$\frac{\left(\frac{W}{L}\right)_{M5}}{2.\left(\frac{W}{L}\right)_{M3,M4}} = \frac{-ID6}{ID7} = \frac{100\mu A}{100\mu A} = 1$$

Cependant,  $\left(\frac{W}{L}\right)_{M3,M4} = \frac{\left(\frac{W}{L}\right)_{M5}}{2} = 25$  ce qui implique que  $W_{M3,M4} = 75\mu m$  puisque que l'on utilise  $L_{min}$  pour conserver une taille minimale.

Si l'on veut que la plage de la tension de sortie soit symétrique (swing), nous devons prendre :

$$\left(\frac{W}{L}\right)_{M6} = \left(\frac{W}{L}\right)_{M5} = \frac{150\mu m}{3\mu m}$$

Pour que la plage de tension de VIC soit la plus large possible, il faut que  $\left(\frac{W}{L}\right)_{M7} = \frac{150\mu m}{3\mu m}$



## Tension de polarisation – régime continu

a) Calcul de la plage de la tension d'entrée en mode commun

$$VIC \max = 2.5 - (-1) - 1.28 - 1.4 = 0.82V$$

$$VIC \min = -2.5 + 1.28 + (-1) = -2.22V$$

b) Calcul de la plage de la tension de sortie (excursion)

$$VO \max = 2.5 - 0.4 = 2.1V$$

$$VIC \min = -2.5 + 0.28 = -2.22V$$

On remarque que celle-ci est presque symétrique.

## Paramètres petits signaux

$$gm1 = gm2 = 357 \mu S$$

$$gm5 = 2 \cdot gm1 = 714 \mu S$$

$$ro2 = ro4 = 600 K \Omega$$

$$ro5 = ro6 = 300 K \Omega$$

$$\text{Gain différentiel : } Avdo = 0.357 \cdot (600 // 600) \cdot 714 \cdot (300 / 300) = 1.15 \cdot 10^4$$

$$\text{En décibel, } |avdo|_{dB} = 81dB$$



Conception d'un amplificateur différentiel CMOS possédant un miroir de courant comme charge active.

- 1) Définir  $I_5$  de telle sorte que la valeur du slew rate soit satisfaite.
- 2) Vérifier que  $R_{out}$  permet d'obtenir une réponse en fréquence satisfaisante. Si tel n'est pas le cas, il faut changer  $I_5$  ou modifier la structure du circuit.
- 3) Déterminer  $(W_3/L_3)$  &  $(W_4/L_4)$  qui sont liés à  $ICMR(\max)$ .
- 4) Déterminer  $(W_1/L_1)$  &  $(W_2/L_2)$  qui fixent le gain.
- 5) Déterminer  $(W_5/L_5)$  qui permet d'assurer  $ICMR(\min)$ .

$ICMR$  = input common mode range

$$VIC(\max) = V_{DD} - V_{SG3} - V_{DS1}(\text{sat}) + V_{GS1} = V_{DD} - V_{SG3} + V_{TN1}$$

$$VIC(\max) = V_{SS} + V_{DS5}(\text{sat}) + V_{GS1} = V_{SS} + V_{DS5}(\text{sat}) + V_{GS2}$$

$$CMRR = \frac{|v_{o1}/v_{id}|}{|v_{o1}/v_{ic}|} = \frac{g_{m1}/2g_{m3}}{g_{ds5}/2g_{m3}} = g_{m1}.r_{ds5}$$

$$A_v = g_{m1}.R_{out}$$

$$\omega(-3dB) = \frac{1}{R_{out}.C_L}$$



Fig. 350-10

Mise en œuvre :

$$V_{DD} = 2.5V$$

$$V_{SS} = -2.5V$$

$$SR > 10V/\mu s$$

$$C_L = 5pF$$

$$f(-3dB) > 100KHz$$

$$1.5V < ICMR < 2V$$

$$P = 1mW$$

$$\text{gain} = 100V/V$$

$$K_n = 110\mu\text{A}/\text{V}^2 \quad K_p = 50\mu\text{A}/\text{V}^2 \quad V_{THN} = 0.7\text{V} \quad V_{THP} = -0.7\text{V}$$

$$\lambda_n = 0.04\text{V}^{-1} \quad \lambda_p = 0.05\text{V}^{-1}$$

$$SR = \frac{I_5}{C_l} \Leftrightarrow I_5 = SR \cdot C_l = (10\text{E}6\text{V}/\text{s}) \cdot 5\text{E}-12 = 50\mu\text{A}$$

$$\omega = 2\pi \cdot f = 628\text{Krad}/\text{s}$$

$$R_{out} = \frac{1}{\omega \cdot C_l} = \frac{1}{628\text{E}3 \times 5\text{pF}} = 318.47\text{K}\Omega$$

$$R_{out} = \frac{2}{(\lambda_n + \lambda_p) \cdot I_5} \leq 318\text{K}\Omega \quad \text{si } I_5 = 70\mu\text{A} \quad \rightarrow 100\mu\text{A}$$

$$V_{IC}(\text{max}) = V_{DD} - V_{SG3} + V_{THN} \rightarrow 2\text{V} = 2.5 - V_{SG3} + 0.7$$

$$V_{SG3} \leq 1.2\text{V} = \sqrt{\frac{2 \times 50\mu\text{A}}{50\mu\text{A}/\text{V}^2 \left(\frac{W_3}{L_3}\right)}} + 0.7 \rightarrow \left(\frac{W_3}{L_3}\right) = \left(\frac{W_4}{L_4}\right) = \frac{2}{0.5^2} \geq 8$$

$$100\text{V}/\text{V} = g_{m1} \cdot R_{out} = \frac{g_{m1}}{g_{ds2} + g_{d4}} = \frac{\sqrt{2 \times 110\mu\text{A}/\text{V}^2 \cdot \left(\frac{W_1}{L_1}\right)}}{(0.04 + 0.05) \cdot \sqrt{50\mu\text{A}}} = 23.31 \cdot \sqrt{\left(\frac{W_1}{L_1}\right)}$$

$$\left(\frac{W_1}{L_1}\right) = \left(\frac{W_2}{L_2}\right) = 18.4$$

$$V_{IC}(\text{min}) = V_{SS} + V_{DS5}(\text{sat}) + V_{GS1}$$

$$-1.5 = -2.5 + V_{DS5}(\text{sat}) + \sqrt{\frac{2 \times 50\mu\text{A}}{110\mu\text{A}/\text{V}^2 \cdot (18.4)}} + 0.7$$

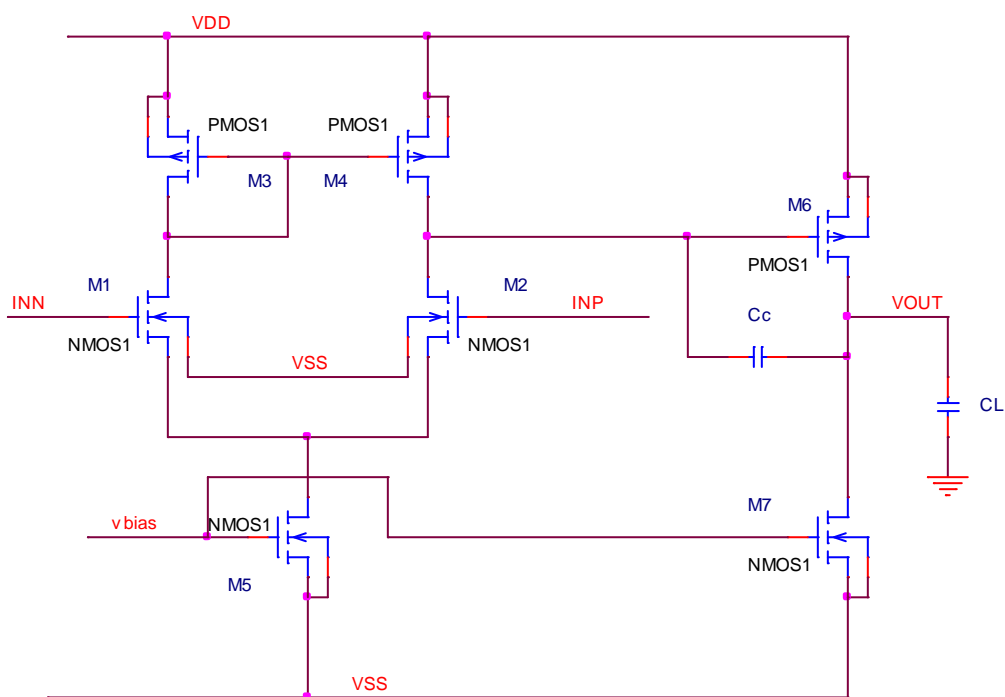
$$V_{DS5}(\text{sat}) \leq 0.3 - 0.222 = 0.078\text{V} \quad \text{très inférieur au } v_{ds}(\text{sat})$$

$$\Rightarrow \left(\frac{W_5}{L_5}\right) = \sqrt{\frac{2 \cdot I_5}{K_n \cdot V_{DS}(\text{sat})^2}} = 300$$

Il est nécessaire d'augmenter  $(W_1/L_1)$  afin de réduire  $V_{GS1}$  puis en déduire un rapport  $(W_5/L_5)$  plus petit.

Si  $(W_1/L_1) = 40$  alors  $(W_5/L_5) = 9$

Conception d'un amplificateur différentiel à deux étages :



Equations de références :

$$V_{cm(max)} = VDD - VSG3 + VTHP$$

$$V_{cm}(\min) = V_{SS} + V_{DS5}(\text{sat}) + V_{GS1}$$

$$V_{out}(\max) = V_{DD} - V_{SD6}(\text{sat})$$

$$V_{out}(\min) = V_{SS} - V_{SD7}(\text{sat})$$

$$I_5 = I_{bias} \quad \text{et} \quad I_1 = I_2 = 0.5.I_5 = 0.5I_{bias}$$

$$V_{SG6} = V_{SG4}$$

$$\text{Racine : } Z = \frac{gm_6}{C_c}$$

$$\text{Pôles : } p_1 = \frac{(g_{ds2} + g_{ds4}) \cdot (g_{ds6} + g_{ds7})}{gm_6 \cdot C_c} \quad P_2 = \frac{gm_6}{C_l}$$

$$A_{v0} = \frac{gm_1}{g_{ds2} + g_{ds4}} = \frac{2 \cdot gm_1}{I_5 \cdot (\lambda_2 + \lambda_4)}$$

$$A_{v1} = \frac{gm_6}{g_{ds6} + g_{ds7}} = \frac{2 \cdot gm_1}{I_6 \cdot (\lambda_6 + \lambda_7)}$$

$$GBW = A_{v(0)} \cdot p_1 = \frac{gm_1}{C_c} = \frac{gm_2}{C_c}$$

$$i = C \cdot \frac{dv}{dt} \quad SR = \frac{I_5}{C_c}$$

$$R_{out} = r_{ds6} // r_{ds7}$$

Pour avoir une marge phase minimale de 60°, il faut remplir deux conditions :

$$\frac{gm_6}{C_c} > \frac{10 \cdot gm_1}{C_c} \Rightarrow gm_6 > 10 \cdot gm_1 \quad \text{et} \quad \frac{gm_6}{C_l} > \frac{2.2 \cdot gm_1}{C_c} \Rightarrow C_c > 0.22 C_l$$

$$gm_6 = 2.2 \cdot gm_2 \cdot \left( \frac{C_l}{C_c} \right)$$

$$\text{ICMR : } V_{in}(\max) = V_{DD} - \sqrt{\frac{I_5}{\beta_3}} - |V_{T3}|_{\max} + V_{T1}(\min)$$

$$\text{ICMR : } V_{in}(\min) = V_{SS} + \sqrt{\frac{I_5}{\beta_3}} + V_{T1}(\max) + V_{DS5}(\text{sat})$$

$$V_{DS}(\text{sat}) = \sqrt{\frac{2 \cdot I_D}{\beta}}$$

### Application :

$$A_v > 3000V/V \quad V_{DD} = 2.5V \quad V_{SS} = -2.5V \quad PM = 60^\circ$$

$$GB = 5MHz \quad C_l = 10pF \quad SR > 10V/\mu s$$

$$V_{out} = \pm 2V \quad I_{CMR} = -1 \text{ à } 2V$$

Par défaut  $L = 1\mu m$

1) La première étape consiste à calculer la valeur min de la capacité de compensation.

$$C_c > 0.22 \times 10pF = 2.2pF$$

2/ Nous choisissons  $C_c = 3pF$ , et nous allons déterminer la valeur de  $I_5$ .

$$I_5 = C_c \times SR = (3 \cdot 10E-12) \cdot (10E6) = 30\mu A$$

3) Calculer  $(W_3/L_3)$  à partir de la valeur  $I_{CMR}$ .

$$\left(\frac{W_3}{L_3}\right) = \frac{I_5}{K_p \cdot [V_{DD} - V_{IN}(\max) - |V_{TH3}| + V_{TH1}]^2}$$

$$\left(\frac{W_3}{L_3}\right) = \frac{30E-6}{(50 \times 10E-6) \cdot [2.5 - 2 - 0.85 + 0.55]^2} = 15 \rightarrow \left(\frac{W_3}{L_3}\right) = \left(\frac{W_4}{L_4}\right) = 15$$

$$g_{m3} = \sqrt{2 \cdot I_3 \cdot K_p \cdot \left(\frac{W_3}{L_3}\right)} \quad \text{avec } I_3 = 0.5 \cdot I_5$$

$$g_{m3} = \sqrt{2 \times 15E-6 \times 50E-6 \times 15} = 150\mu S$$

Nous allons calculer la valeur du pôle  $p_3$  relative au miroir. Ceci va nous permettre de vérifier que ce dernier est au moins supérieur ou égal à 10GB.

$$p_3 \approx \frac{g_{m3}}{2 \cdot C_{gs3}} = \frac{\sqrt{2 \cdot K_p \cdot S_3 \cdot I_3}}{2 \times 0.667 \cdot W_3 L_3 \cdot C_{ox}} = 15.75E-9 \text{ rad / s}$$

$$2.5GHz \gg 10GB$$

4) Déterminer  $g_{m1}$

$$g_{m1} = GB \cdot C_c = (5 \times 10E6) \cdot (2\pi) \cdot (3 \times 10E-12) = 94.25\mu S$$

$$\text{Sachant que : } \left(\frac{W1}{L1}\right) = \left(\frac{W2}{L2}\right) = \frac{gm1^2}{2.Kn.I1} = \frac{(94.25E-6)^2}{2 \times 110E-6 \times 15E-6} = 2.79 \approx 3.0$$

5) Calcul de VDS5 qui servira à obtenir (W5/L5).

$$VDS5 = VIN(\min) - VSS - \sqrt{\frac{I5}{Kp \cdot \left(\frac{W1}{L1}\right)}}$$

$$VDS5 = (-1) - (-2.5) - \sqrt{\frac{30 \times 10E-6}{(110 \times 10E-6) \cdot \left(\frac{3\mu}{1\mu}\right)}} - 0.85 \approx 0.35V$$

$$\left(\frac{W5}{L5}\right) = \frac{2.I5}{Kn.(VDS(\text{sat}))^2} = \frac{2.(30E-6)}{(110E-6).(0.35)^2} = 4.49 \approx 4.5$$

6) Pour avoir une marge de phase de 60°, nous savons que :

$$gm6 > 10.gm1 > 942.5\mu S, \quad \text{admettons que } gm6 = 942.5\mu S$$

$$\text{Il vient : } \left(\frac{W6}{L6}\right) = \left(\frac{W3}{L3}\right) \cdot \frac{gm6}{gm3} = 15 \cdot \frac{942.5E-6}{150E-6} = 94.25$$

7) Calculer I6 puis la puissance dissipée

$$I6 = \frac{S6}{S4} \cdot I4 = \frac{S6}{S4} \cdot \frac{I5}{2} = \frac{92.25}{15} \cdot 15E-6 = 94.25\mu A$$

$$P_{diss} = 5 \cdot (30\mu A + 94.25\mu A) = 0.625mW$$

8) Calcul de (W7/L7)

$$\left(\frac{W7}{L7}\right) = \frac{I6}{I5} \cdot S5 = \left(\frac{94.25E-6}{30E-6}\right) \times 4.5 \approx 14.14$$

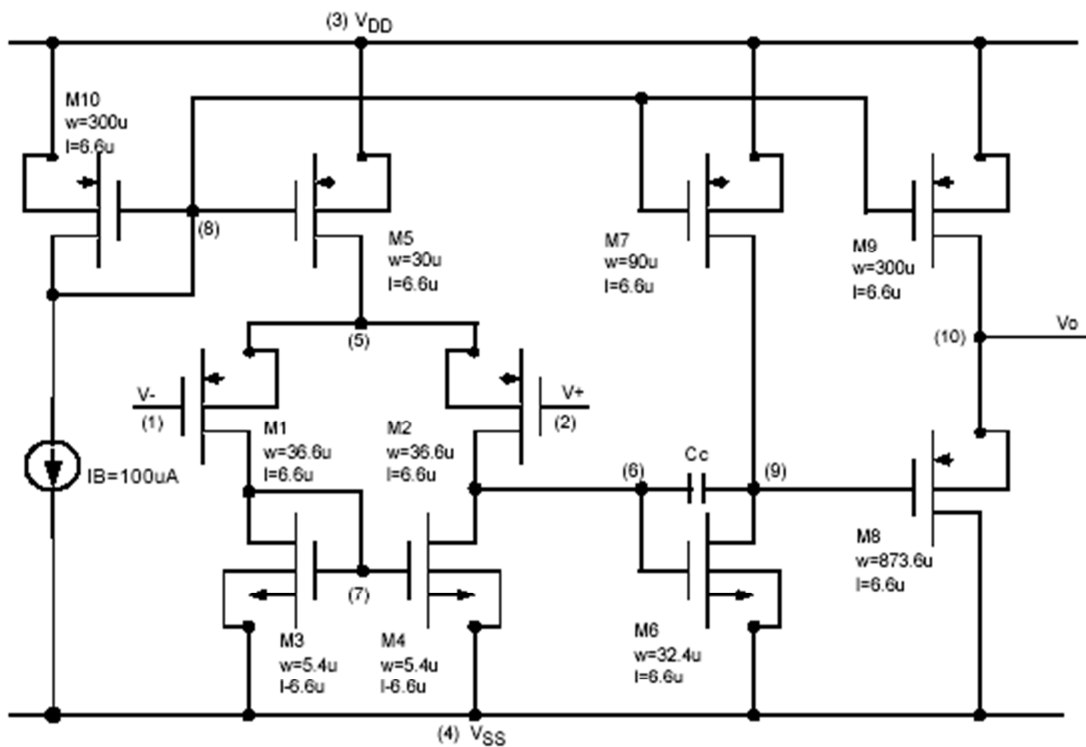
$$V_{out}(\min) = VDS7(\text{sat}) = \sqrt{\frac{2 \times ID7}{Kn \times \left(\frac{W7}{L7}\right)}} = \sqrt{\frac{2 \times 94.25E-6}{110E-6 \times 14.14}} = 0.348V$$

10) Calcul de l'amplification

$$A_v = \frac{2.gm2.gm6}{I5.(\lambda2 + \lambda3).I6.(\lambda6 + \lambda7)}$$

$$A_v = \frac{2 \times 92.45E-6 - 6 \times 942.5E-6}{30E-6 \times (0.04 + 0.05) \times 94.25E-6 - 6 \times (0.04 + 0.05)} = 7697V/V$$

Exemple



VDD = 5V    VSS = -5V    GB = 2π(5MHz)    SR = 10V/uS

$$-4.5 \leq \text{CMR} \leq 3 \quad \text{PM} > 60^\circ$$

$$K_n = 40 \mu\text{A}/\text{V}^2 \quad K_p = 15 \mu\text{A}/\text{V}^2 \quad \lambda = 0.02$$

1. Calcul de  $ID_5$  afin de répondre à la spécification, à savoir  $SR = 10\text{V}/\mu\text{s}$

$$\text{on fixe } C_c = 1\text{pF}, \text{ alors } SR = \frac{ID_5}{C_c} \Leftrightarrow ID_5 = SR \times C_c = 10 \times 10^{-6} \times 1 \times 10^{-12} = 10 \mu\text{A}$$

par conséquent,

$$V_{SD5}(\text{sat}) = V_{SG5} - |V_{TP}| = V_{DD} - V_{BIAS} - |V_{TP}| = 5 - 3.5 - |-1| = 0.5\text{V}$$

Ainsi, on peut déterminer la taille de la géométrie de  $M_5$ ,

$$\left(\frac{W}{L}\right)_{M_5} = \frac{2 \cdot ID_5}{K_p \cdot (V_{SD5}(\text{sat}))^2} = \frac{2 \times 10 \mu\text{A}}{(15 \times 10^{-6}) \cdot (0.5)^2} = 5.33$$

$$ID_1 = ID_2 = \frac{ID_5}{2} = \frac{10 \mu\text{A}}{2} = 5 \mu\text{A}$$

2. Calculer  $\left(\frac{W}{L}\right)_{M_1}$  en fonction du choix de  $\omega_0$  et du CMR

$$\omega_0 = \frac{gm_1}{C_c} = \frac{1}{C_c} \cdot \sqrt{2 \cdot ID_1 \cdot K_p \cdot \left(\frac{W}{L}\right)_{M_1}}$$

$$\text{Comme : } gm_1 = C_c \cdot \omega_0 = (1 \times 10^{-12}) \cdot (2\pi \times 5 \times 10^6) = 31.4 \mu\text{mho}$$

$$\left(\frac{W}{L}\right)_{M_1} = \frac{(gm_1)^2}{2 \cdot ID_1 \cdot K_p} = \frac{(31.4 \times 10^{-6})^2}{2 \cdot (15 \times 10^{-6}) \cdot (5 \times 10^{-6})} = 6.57$$

En ce qui concerne le CMR positif:

$$V_{G1}(\text{max}) = V_{DD} - V_{SD5}(\text{sat}) - V_{SG1} \Leftrightarrow V_{SG1} = V_{DD} - V_{SD5}(\text{sat}) - V_{G1}(\text{max})$$

$$V_{SG1} = V_{DD} - V_{SD5}(\text{sat}) - V_{G1}(\text{max}) = 5 - 0.5 - 3 = 1.5\text{V}$$

$$V_{SD1}(\text{sat}) = V_{SG1} - |V_{TP}| = 1.5 - |-1| = 0.5\text{V}$$

$$\left(\frac{W}{L}\right)_{M_1} = \frac{2 \cdot ID_1}{K_p \cdot (V_{SD1}(\text{sat}))^2} = \frac{2 \cdot (5 \times 10^{-6})}{(15 \times 10^{-6}) \cdot (0.5)^2} = 2.66$$

Bilan : Afin de respecter les spécifications, nous devons prendre le plus grand ratio.  
De cette façon, le matching et la symétrie seront optimums.

$$\left(\frac{W}{L}\right)_{M1} = \left(\frac{W}{L}\right)_{M2} = 6.57$$

3. Calculer  $\left(\frac{W}{L}\right)_{M3} = \left(\frac{W}{L}\right)_{M4}$  en tenant compte du CMR négatif

$$\left(\frac{W}{L}\right)_{M3} = \frac{2.ID3}{Kn.(VG1(\min) - VSS)^2} = \frac{2.(5 \times 10^{-6})}{(40 \times 10^{-6}).(-4.5 - (-5))^2} = 1 = \left(\frac{W}{L}\right)_{M4}$$

4. Calculer  $\left(\frac{W}{L}\right)_{M6}$  en prenant  $MP > 60^\circ$

$$MP = 90 - \tan^{-1}\left(\frac{wo}{z}\right) - \tan^{-1}\left(\frac{wo}{p2}\right)$$

$$wo = \frac{gm2}{Cc} \quad z = \frac{gm6}{Cc} \quad p2 = \frac{gm6}{C1 + C2}$$

$$z < p2 \quad \text{et} \quad Cc > C1 + C2$$

Si on considère que  $z = P2$ , on se place à la condition où l'estimation de la marge de phase est la plus pessimiste.

$$MP < 90 - 2 \times \tan^{-1}\left(\frac{\frac{gm2}{Cc}}{\frac{gm6}{Cc}}\right) = 90 - 2 \times \tan^{-1}\left(\frac{gm2}{gm6}\right)$$

$$\tan^{-1}\left(\frac{gm2}{gm6}\right) < \frac{90 - MP}{2}$$

$$\left(\frac{gm2}{gm6}\right) < \tan\left(\frac{90 - MP}{2}\right)$$

$$gm6 > \frac{gm2}{\tan\left(\frac{90 - MP}{2}\right)}$$

Pour atteindre  $MP > 60^\circ$

$$gm6 > \frac{31.4 \times 10^{-6}}{\tan\left(\frac{90-60}{2}\right)} = 117.12 \mu mho \quad , \text{ on prend de la marge en fixant } 120 \mu mho$$

$$VDS6(sat) = VDS3(sat) = 0.5V$$

$$\left(\frac{W}{L}\right)_{M6} = \frac{gm6}{Kn.VDS6(sat)} = \frac{120 \times 10^{-6}}{(40 \times 10^{-6}) \cdot (0.5)} = 6$$

Maintenant, on peut évaluer le courant ID6 tel que :

$$ID6 = \frac{(gm6)^2}{2 \cdot Kn \cdot \left(\frac{W}{L}\right)_{M6}} = \frac{(120 \times 10^{-6})^2}{2 \cdot (40 \times 10^{-6}) \cdot (6)} = 30 \mu A$$

Enfin, grâce à cette expression bien connue, on valide le fait que le ratio entre M3 et M6 correspond à nos calculs.

$$ID6 = ID3 \cdot \frac{\left(\frac{W}{L}\right)_{M6}}{\left(\frac{W}{L}\right)_{M3}} = 5 \mu A \cdot \frac{6}{1} = 30 \mu A \quad \text{CQFD}$$

5. Calculer  $\left(\frac{W}{L}\right)_{M7}$  en tenant compte de l'égalité :  $ID7 = ID6$

$$\text{Comme précédemment, } \left(\frac{W}{L}\right)_{M7} = \frac{ID7}{ID5} \left(\frac{W}{L}\right)_{M5} = \frac{30 \mu A}{10 \mu A} \cdot (5.33) = 15.99 \approx 16$$

6. Calculer le gain statique

$$Avo = gm2 \cdot gm6 \cdot R1 \cdot R2 = \frac{gm2 \cdot gm6}{(gds2 + gds4) \cdot (gds5 + gds6)} = \frac{gm2 \cdot gm6}{(\lambda2 + \lambda4) ID2 \cdot (\lambda6 + \lambda7) ID6}$$

$$Avo = \frac{(31.4 \times 10^{-6}) \cdot (120 \times 10^{-6})}{(0.02 + 0.02) \cdot (5 \times 10^{-6}) \cdot (0.02 + 0.02) \cdot (30 \times 10^{-6})} = 15700$$

7. Calcul de  $\left(\frac{W}{L}\right)_{M8}$

$$\text{on sait que } ROUT = \frac{1}{gm8} = \sqrt{\frac{1}{2 \cdot ID8 \cdot Kp \cdot \left(\frac{W}{L}\right)_{M8}}}$$

on se fixe le courant de sortie, par exemple  $ID8 = 100\mu A$

de même, on choisi une résistance de sortie  $ROUT = 1.5K\Omega$

$$\text{alors } \left(\frac{W}{L}\right)_{M8} = \frac{1}{2.ID8.Kp.(ROUT)^2} = \frac{1}{2.(100 \times 10^{-6}).(15 \times 10^{-6})(1.5 \times 10^3)^2} = 156$$

8. Calcul de  $\left(\frac{W}{L}\right)_{M10}$

Le transistor M10 pilote un courant  $ID10 = 100\mu A$

$$\left(\frac{W}{L}\right)_{M10} = \frac{2.ID10}{Kp.(VSG10 - |VTP|)^2} = \frac{2.(100 \times 10^{-6})}{(15 \times 10^{-6}).(1.5 - (-1))^2} = 53.33$$

Il reste à calculer la taille de M9.

En utilisant la règle de proportionnalité :

$$ISD9 = 100\mu A \Rightarrow \left(\frac{W}{L}\right)_{M9} = \frac{ID9}{ID10} \left(\frac{W}{L}\right)_{M10} = \frac{100\mu A}{100\mu A} . (53.3) = 53.3$$

On s'attendait à ce résultat !!!

Afin de minimiser l'offset en entrée, il est utilise de procéder à une ré-équilibrage :

$$\frac{\left(\frac{W}{L}\right)_{M6}}{\left(\frac{W}{L}\right)_{M4}} = 2. \frac{\left(\frac{W}{L}\right)_{M7}}{\left(\frac{W}{L}\right)_{M5}} \Leftrightarrow \frac{32.4}{5.4} = 2. \frac{90}{30} \Leftrightarrow 6 = 6$$

$$gm2 = 31.4 \mu mho$$

$$gm6 = 120 \mu mho$$

$$R1 = \frac{1}{(\lambda2 + \lambda2) \cdot ID2} = \frac{1}{(0.02 + 0.02) \cdot (5 \times 10^{-6})} = 5 M\Omega$$

$$R2 = \frac{1}{(\lambda6 + \lambda7) \cdot ID6} = \frac{1}{(0.02 + 0.02) \cdot (35 \times 10^{-6})} = 714 \Omega$$

$$p1 \cong \frac{1}{gm2 \cdot R1 \cdot R2 \cdot Cc} = \frac{1}{(120 \times 10^{-6})(5 \times 10^{-6})(714)(1 \times 10^{-12})} = 2000$$

$$f1 = \frac{p1}{2\pi} = \frac{2000}{2\pi} = 318 Hz$$

$$fo = Avo \times f1 = 15700 \times 318 = 5 MHz$$

$$z = \frac{gm6}{Cc} = \frac{(120 \times 10^{-6})}{(1 \times 10^{-12})} = 120 \times 10^6$$

$$fz = \frac{z}{2\pi} = \frac{140 \times 10^6}{2\pi} = 22.3 MHz$$

Exemple



$$A_v = \frac{4}{\sqrt{\frac{2ID_1}{K_n \cdot \left(\frac{W_1}{L_1}\right)}} \times \sqrt{\frac{2ID_5}{K_p \cdot \left(\frac{W_5}{L_5}\right)}} \times (\lambda_n + \lambda_p)^2}$$

$$A_v = \frac{2 \cdot \sqrt{K_n + K_p} \cdot \sqrt{\left(\frac{W_1}{L_1}\right)} \cdot \sqrt{\left(\frac{W_5}{L_5}\right)}}{(\lambda_n + \lambda_p)^2 \cdot \sqrt{ID_1 \times ID_5}}$$

Valeur du nœud Vd2 :

$$ID_1 = ID_2 = ID_3 = ID_4$$

$$VSG_3 = VSG_4$$

$$VSD_3 = VSD_4 = VSG_3 = VT + VDSAT_3$$

$$VD_1 = VDD - VSG_3 = VDD - VT - VDSAT_3 = VD_2$$

Concernant l'offset systématique en entrée, pour l'éliminer il faut que  $ID_5 = ID_6$ .

On sait que  $VSD_4 = VSG_3 = VSG_5$

$$\text{Si } \left(\frac{W_5}{L_5}\right) = \left(\frac{W_3}{L_3}\right) \quad \text{alors } ID_5 = ID_3$$

$$\text{Si } \left(\frac{W_7}{L_7}\right) = 2 \cdot \left(\frac{W_6}{L_6}\right) \quad \text{alors } ID_6 = \frac{1}{ID_7}$$

Comme on souhaite  $ID_5 = ID_6$  alors

$$\frac{ID_5}{ID_6} = \frac{\left(\frac{W_5}{L_5}\right)}{\left(\frac{W_3}{L_3}\right)} = \frac{\left(\frac{W_6}{L_6}\right)}{\frac{1}{2} \cdot \left(\frac{W_7}{L_7}\right)} = \frac{2 \cdot \left(\frac{W_6}{L_6}\right)}{\left(\frac{W_7}{L_7}\right)}$$

Que ce passe t-il si les courant  $ID_3$  et  $ID_4$  ne sont identique ?.

$$ID_3 = \alpha \times ID_2$$

$$\beta \cdot \left(\frac{W_1}{L_1}\right) \cdot (VSG_1 - |VT|)^2 \cdot (1 + \lambda \cdot VSD_1) = \alpha \cdot \beta \cdot \left(\frac{W_2}{L_2}\right) \cdot (VSG_2 - |VT|)^2 \cdot (1 + \lambda \cdot VSD_2)$$

$$(1 + \lambda.VSD1) = \alpha.(1 + \lambda.VSD2)$$

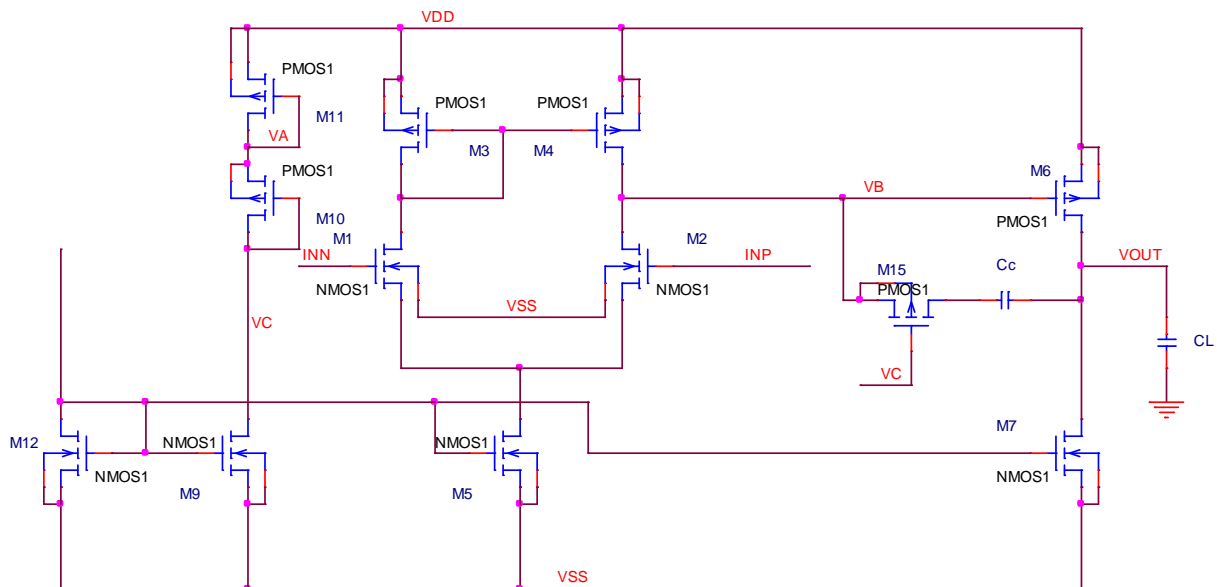
$$VSD2 = \frac{\frac{1}{\lambda} + VSD1}{\alpha} - \frac{1}{\lambda}$$

Si  $\alpha = 1$  alors  $VSD1 = VSD2$

$$\text{Pour } \alpha = \frac{1}{2} \quad VSD2 = \frac{\frac{1}{0.01} + VSD1}{\frac{1}{2}} - \frac{1}{0.01} = 100 + 2.VSD1$$

Cela implique un offset important.

Ampli 2 étages compensé avec « nulling resistor ».



On souhaite placer un zéro avant le second pôle p2.

$$R_z = \frac{1}{gm6} \cdot \left( \frac{C_l + C_c}{C_c} \right) = \frac{1}{\sqrt{2Kn} \cdot \left( \frac{W6}{L6} \right) \cdot I6} \cdot \left( \frac{C_l + C_c}{C_c} \right)$$

La résistance  $R_z$  est réalisée par le transistor M8 qui opère dans la région active car le courant est nul.

$$R_z = \frac{V_{DS8}}{I_8} \quad \text{si } V_{DS8} = 0 \quad R_z = \frac{1}{K_p \cdot \left(\frac{W_8}{L_8}\right) \cdot (V_{SG8} - |V_{THP}|)}$$

Le circuit de polarisation est conçu de telle sorte que  $V_A = V_B$ .

$$|V_{GS10}| - |V_T| = |V_{GS8}| - |V_T| \quad \Rightarrow V_{SG11} = V_{SG6} \Rightarrow \left(\frac{W_{11}}{L_{11}}\right) = \left(\frac{I_{10}}{I_6}\right) \cdot \left(\frac{W_6}{L_6}\right)$$

En saturation,

$$|V_{GS10}| - |V_T| = \sqrt{\frac{2 \cdot I_{10}}{K_p \cdot \left(\frac{W_{10}}{L_{10}}\right)}} = |V_{GS8}| - |V_T|$$

$$R_z = \frac{1}{K_p \cdot \left(\frac{W_8}{L_8}\right)} \cdot \sqrt{\frac{K_p \cdot \left(\frac{W_{10}}{L_{10}}\right)}{2 \cdot I_{10}}} = \frac{1}{\left(\frac{W_8}{L_8}\right)} \cdot \sqrt{\frac{\left(\frac{W_{10}}{L_{10}}\right)}{2 \cdot K_p \cdot I_{10}}}$$

Au final,

$$\left(\frac{W_8}{L_8}\right) = \left(\frac{C_c}{C_l + C_c}\right) \cdot \sqrt{\frac{\left(\frac{W_{10}}{L_{10}}\right) \cdot \left(\frac{W_6}{L_6}\right) \cdot I_6}{I_{10}}}$$

Application :

Pour avoir  $V_A = V_B$ , il faut que  $V_{SG10} = V_{SG6}$

Comme  $\frac{S_{11}}{S_6} = \frac{I_{11}}{I_6}$  en choisissant  $I_{11} = I_{10} = I_9 = 30 \mu A$

$$S_{11} = \frac{I_{11}}{I_6} \cdot S_6 = \frac{30 \mu A}{212 \mu A} \cdot 42 = 5.94 \approx 6$$

Si  $L_{11} = 1 \mu m$  alors  $W_{11} = 6 \mu m$

Le rapport  $S_{10}$  est libre, et sera égale à 1.

Le ratio  $I_{10}/I_5$  permet de déterminer  $S_9$ .

$$\left(\frac{W_9}{L_9}\right) = \left(\frac{I_{10}}{I_5}\right) \cdot \left(\frac{W_5}{L_5}\right) = \left(\frac{30}{30}\right) \cdot 4.5 = 4.5 \quad \text{si } L_9 = 1 \mu m \text{ on a } W_9 = 4.5 \mu m$$

$$\left(\frac{W8}{L8}\right) = \left(\frac{3pF}{3pF + 10pF}\right) \cdot \sqrt{\frac{1 \times 42 \times 212 \mu A}{30 \mu A}} = 3.98 \quad W8 \approx 4 \mu m$$

Maintenant, on peut vérifier que le RHP zéro à pris la place de p2.

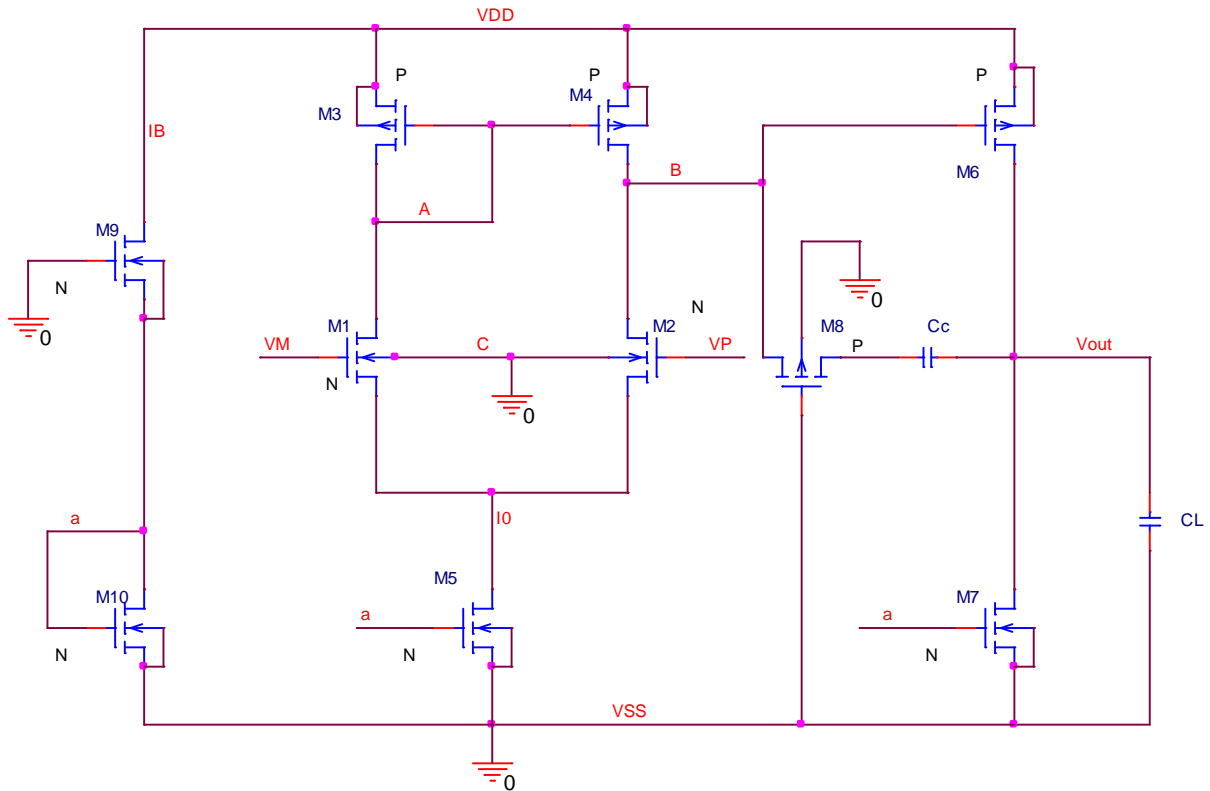
$$VSG10 = \sqrt{\frac{2 \cdot I10}{Kp \cdot \left(\frac{W10}{L10}\right)}} + |VTP| = \sqrt{\frac{2 \times 30 \mu A}{50E-6 \cdot \left(\frac{1 \mu m}{1 \mu m}\right)}} + 0.7 = 1.795V$$

$$Rz = \frac{1}{Kp \cdot \left(\frac{W8}{L8}\right) \cdot (VSG10 - |VTP|)} = \frac{1}{50E-6 \times 3.97 \times (1.795 - 0.7)} = 4.601K\Omega$$

$$z1 = \frac{1}{(4.601E3) \cdot (3E-12) - \frac{3E-12}{924.5E-6}} = 94.16E6 \text{ rad/s}$$

$$p2 = \frac{924.5E-6}{10E-12} = 94.25E6 \text{ rad/s}$$

Effectivement, le pole p2 est annuler par un zéro que l'on vient de faire passer du demi plan de droite (RPH) au demi-plan de gauche (LPH).



Spécifications :

Gain > 70dB      Phase > 60°      Gain unitaire > 2MHz      CL = 10pF

Slew rare > 4V/μs      CMRR > 80DB      VDD = 5V      VSS = -5V

KN = 30μA/V<sup>2</sup>      KP = 12μA/V<sup>2</sup>      VTHN 1.2V      VTHP = -1V

1) On fixe Cc = CL = 10pF

2) A partir de MP, déterminer la position du second pole : on fixe ft = 2MHz

Gmi correspond à la transconductance de l'étage d'entrée.

$$g_{mi} = 2 \cdot \sqrt{\frac{K}{2} \cdot \left(\frac{W}{L}\right)} \cdot I_0 \quad \text{et } C_c = g_{mi} / \omega_0$$

$$P_2 = \frac{g_{m6}}{C_L} = 3 \omega_u = 3 \cdot \frac{g_{mi}}{C_c}$$

$$P_2 = 3 \cdot \omega_u \Rightarrow \text{marge de phase} > 60^\circ$$

3) Déterminer la transconductance du premier et du second étage :

$$g_{m6} = 3 \cdot g_{mi} = 3 \cdot \omega_u \cdot C_L = 3 \times 2\pi \times 2.10E6 \times 10E-11 = 377\mu$$

$$g_{m1} = 125.7 \mu$$

4) A partir de la spécification du slew rate, il est possible de fixer les courant de polarisation du premier et du second étage.

$$SR = \left| \frac{dV_{out}}{dt} \right| = \left| -\frac{1}{C_c} \cdot \frac{dQ_c}{dt} \right| = \frac{I}{C_c} \quad Q=I.t$$

$$S = \frac{I_0}{C_c} > 4V / \mu s$$

$$\text{On choisi } S = 4V / \mu s \Rightarrow I_0 = 40 \mu A$$

Comme le slew rate est limité par la source de courant M7, pour réduire cet effet on prendra :

$$S_{ro} = 4S$$

$$S_{ro} = 2.5S = 10V / \mu s = \frac{I_7}{CL} \Rightarrow I_7 = CL.S_{ro} = 100 \mu A$$

5) Afin de réduire l'offset systématique, on applique des règles de dessins.

$$\frac{(W/L)_3}{(W/L)_6} = \frac{(W/L)_4}{(W/L)_6} = \frac{I_0/2}{I_7} = \frac{1}{5}$$

$$g_{m1} = g_{m3} = g_{m4} = \sqrt{\frac{(W/L)_3 \cdot (I_0/2)}{(W/L)_6 \cdot I_7}} \cdot g_{m6}$$

$$g_{m1} = \frac{I_0/2}{I_7} \cdot g_{m6} = \frac{1}{5} \cdot g_{m6} = 75.4 \mu$$

6) Calculer Adm et CMRR pour vérifier l'étude

$$Adm = \frac{g_{m1} \cdot g_{m6}}{(g_{d1} + g_{di}) \cdot (g_{d6} + g_{d7})} \approx \frac{g_{m1} \cdot g_{m6}}{(\lambda \cdot I_0) \cdot (2 \cdot \lambda \cdot I_7)} \approx 6538 > 76db$$

Avec  $\lambda = 0.03V^{-1}$  pour  $L = 10 \mu m$

$$CMRR = 2 \cdot \frac{g_{m1} \cdot g_{m1}}{g_{d5} \cdot g_{di}} \approx \frac{2 \cdot g_{m1} \cdot g_{m1}}{(\lambda \cdot I_0) \cdot (\lambda \cdot I_0/2)} \approx 26327 \approx 88dB$$

$$g_{m1} = C_c \cdot w_u, I_0 = C_c \cdot S, g_{m6} = 3 \cdot w_u \cdot CL, I_7 = S_{ro} \cdot CL, g_{m1} = \frac{I_0 \cdot g_{m6}}{2 \cdot I_7} = \frac{3 \cdot C_c \cdot S \cdot w_u}{2 \cdot S_{ro}}$$

En définitive,  $Adm \approx \frac{3.wu^2}{2.\lambda^2.Sr0.S}$  et  $CMRR \approx \frac{6.wu^2}{\lambda^2.Sro.S} \approx 4.Adm$

Si Adm et CMRR ne correspondent pas à la spec, il faut réajuster w, S, gmi et gm6.

7) Déterminer la valeur de la résistance Rc (« nulling resistor »).

Il s'agit de M8.

Si Sz = p2 alors  $Rc = \frac{1+(Cd+CL)/Cc}{gm6} \approx \frac{2}{gm6} = 5.3K\Omega$

Si Sz tend vers l'infini

$$Rc = \frac{1}{gm6} = 2.65K\Omega$$

$$Rc = \frac{1}{\frac{\mu p.Cox}{2} \cdot \left(\frac{W8}{L8}\right) \cdot [2.(VSS + VB - |VTH8|)]}$$

8) Dimensionner M5 et M7

W/L ne doit pas être trop petit  $\Rightarrow$  VGS trop grand

W/L ne doit pas être trop grand  $\Rightarrow$  Cw trop important  $\Rightarrow$  CMRR  $\downarrow$   
 $CL \uparrow \Rightarrow$  marge de phase  $\downarrow$

$$\left(\frac{W5}{L5}\right) = \frac{I0}{\frac{\mu n.Cox}{2} \cdot (VGS5 - VTH5)^2} = 5.33$$

avec  $VGS5 - VTH5 = 0.5V$  et  $\frac{\mu n.Cox}{2} = 30\mu A/V^2$

$$\left(\frac{W7}{L7}\right) = \frac{I7}{\frac{\mu n.Cox}{2} \cdot (VGS7 - VTH7)^2} = 13.33$$

On prendra  $L5 = L7 = 10\mu m \Rightarrow W5 = 54\mu m$  et  $W7 = 133\mu m$

9) Dimensionnement de M1, M2, M3, M4 et M6

$$gm = 2 \cdot \sqrt{\frac{\mu.Cox}{2} \cdot \left(\frac{W}{L}\right) \cdot ID}$$

$$\left(\frac{W1}{L1}\right) = \left(\frac{W2}{L2}\right) \approx \frac{gmi^2}{4 \cdot \frac{\mu n.cox}{2} \cdot \frac{I0}{2}} = 6.58$$

$$\left(\frac{W3}{L3}\right) = \left(\frac{W4}{L4}\right) \approx \frac{gml^2}{4 \cdot \frac{\mu p \cdot Cox}{2} \cdot \frac{I0}{2}} = 5.92$$

$$\left(\frac{W6}{L6}\right) = 5 \cdot \left(\frac{W5}{L5}\right) = 29.6$$

En fixant  $L = 10\mu m$ , il vient :  $W1 = W2 = 66\mu m$ ,  $W3 = W4 = 60\mu m$  et  $W6 = 300\mu m$

9) Estimation de la tension de polarisation

$$|VGS3| = |VTHP3| + \sqrt{\frac{I0/2}{\frac{\mu p \cdot Cox}{2} \cdot \left(\frac{W3}{L3}\right)}} = 1 + \sqrt{\frac{20}{12 \times 6}} = 1.527V$$

$$\Rightarrow VA = VB = VDD - |VGS3| = 3.473V$$

$$\frac{I0}{2} = \frac{\mu n \cdot Cox}{2} \cdot \left(\frac{W1}{L1}\right) \cdot (-VC - VTHN)^2 \Rightarrow VC = -1.518V$$

11) dimensionner M8

$$2 \cdot \frac{\mu p \cdot Cox}{2} \cdot \left(\frac{W8}{L8}\right) \cdot (5 + 3.473 - 1) = \frac{1}{Rc} \Rightarrow \left(\frac{W8}{L8}\right) = 1.052$$

Pour  $L = 10\mu m$ , on aura  $W10 = 10\mu m$ .

12) Calculer  $Vbias$  puis les géométries de M9 et M10.

$$VGS = VTHN + 0.5 = 1.7V$$

$$Vbias = -VSS + VGS = -3.3V$$

Choix :  $Ib = 20\mu A$

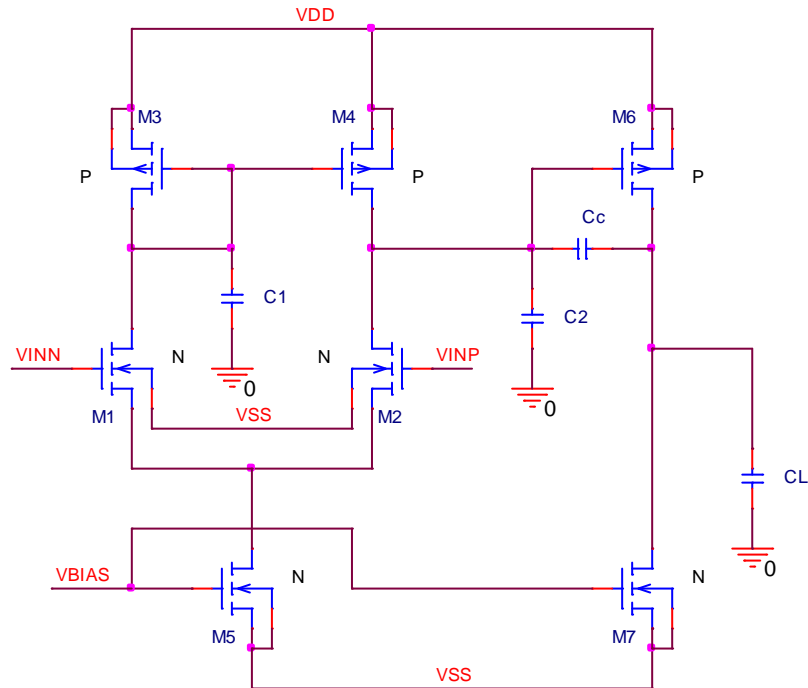
$$\Rightarrow VGS9 = 0 - Vbias = 3.3V \Rightarrow Vbias = -3.3V$$

$$VGS10 = Vbias + VSS = -1.7V$$

$$\left(\frac{W9}{L9}\right) = \frac{Ib}{\frac{\mu n \cdot Cox}{2} \cdot (VGS9 - VTHN)^2} = 0.1512 \quad W9 = 10\mu m \text{ et } L9 = 66\mu m$$

$$\left(\frac{W10}{L10}\right) = \frac{Ib}{\frac{\mu n \cdot Cox}{2} \cdot (VGS10 - VTHN)^2} = 0.2667 \quad W9 = 27\mu m \text{ et } L9 = 10\mu m$$

13) Utiliser le simulateur pour valider les calculs précédents et réaliser les ajustement nécessaires.



$$GB = 1\text{Mhz} \quad p2 = 5\text{GB} \quad z = 3\text{GB} \quad CL = Cc$$

$$I5 = 40\mu\text{A} \quad I7 = 320\mu\text{A}$$

$$\text{Sachant que : } p2 = \frac{gm6}{CL}$$

$$\text{Donc } gm6 = 628.3\mu\text{S}$$

$$\left(\frac{W6}{L6}\right) = \frac{gm6^2}{2Kp.I6} = 12.33$$

$$\text{Sachant que : } z = \frac{gm6}{Cc}$$

$$Cc = \frac{gm6}{z} = 33.3\text{pF}$$

$$\text{Finalement : } GB = \frac{gm1}{Cc}$$

$$\text{Comme } gm1 = 209.4\mu\text{S}$$

$$\left(\frac{W1}{L1}\right) = \frac{gm1^2}{2Kn.I1} = 10$$

$Kn = 110\mu A/V^2$	$Kp = 50\mu A/V^2$	$V_{THN} = 0.7V$	$V_{THP} = -0.7V$
$\lambda_n = 0.04$	$\lambda_p = 0.05$		
$SR = 10V/\mu s$	$ICMR = [0V, 0.8V]$		
$V_{DD} = 1V$	$V_{SS} = -1V$	$GB = 10MHz$	$PM = 60^\circ$

On fixe  $L = 1\mu m$  pour tous les transistors

$$I5 = SR \times CL = 10V / \mu s \times 10pF = 20\mu A$$

On obtient :  $W5 = 20\mu m$

$$ICMR(max) = 1 - V_{SG3} + 0.7 = 1 \rightarrow V_{SG3} = 0.9V \rightarrow V_{SD3(sat)} = 0.2V$$

$$\frac{W3}{L3} = \frac{W4}{L4} = \frac{2 \times I3}{Kp.(V_{SD3(sat)})^2} = \frac{2 \times 10}{50 \times (0.2)^2} = 10 \quad W3 = W4 = 10\mu m$$

$$GB = \frac{gm1}{Cc} \rightarrow gm1 = GB.Cc = 20\pi \times 10^6 \times 2 \times 10^{-12} = 40\pi \mu S$$

$$gm1 = \sqrt{2.I1.Kn.\left(\frac{W1}{L1}\right)} \rightarrow \left(\frac{W1}{L1}\right) = \frac{gm1^2}{2.I1.Kn} = \frac{(40\pi)^2}{2 \times 110 \times 10} = 7.17\mu m$$

$$W1 = W2 = 7.17\mu m$$

$$ICMR(min) = V_{GS1} + V_{DS5(sat)} - 1 = 0 \rightarrow V_{DS5(sat)} = 1 - V_{GS1} = 1 - \sqrt{\frac{2I1}{Kn.\left(\frac{W1}{L1}\right)}} - V_{THN}$$

$$V_{DS5(sat)} = 1 - \sqrt{\frac{20}{110 \times 7.17}} + 0.7 = 0.141V$$

$$\left(\frac{W5}{L5}\right) = \frac{2I5}{Kn.(V_{DS5(sat)})^2} = \frac{2 \times 10}{110.(0.141)^2} = 18.29$$

$$W5 = 20\mu m$$

$$PM = 60^\circ \rightarrow gm6 = 10gm1 = 400\pi \mu S$$

$$gm4 = \sqrt{2 \times 50 \times 10 \times 10} = 100\mu S$$

$$W_6 = \frac{400\pi}{100} \cdot 10 = 40\pi = 125.66\mu m$$

$$I_6 = \frac{gm_6^2}{2 \cdot K_p \cdot \left(\frac{W_6}{L_6}\right)} = \frac{(400\pi)^2}{100 \times 125.66} = 125.66\mu A$$

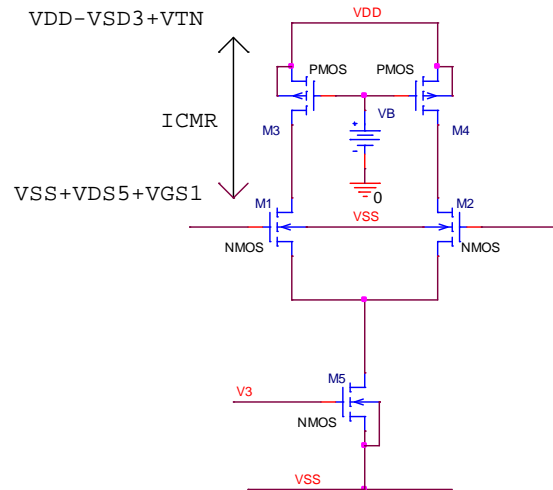
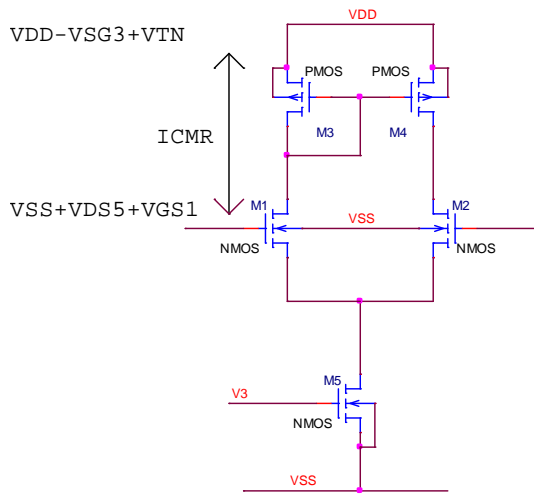
$$W_7 = W_5 \cdot \frac{I_6}{I_5} = 20 \cdot \frac{125.66}{20} = 125.66\mu m$$

La structure Folded cascode (replié) a été développée afin d'améliorer la plage d'entrée en mode commun (ICMR) mais aussi le PSRR.

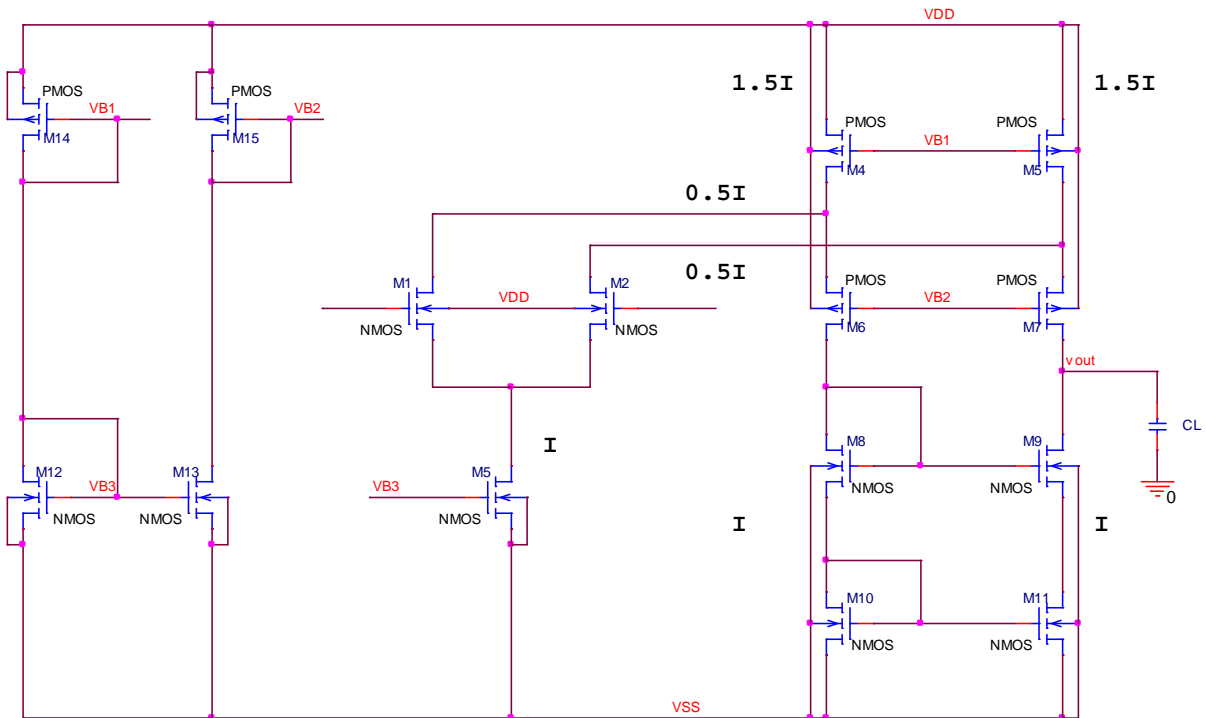
L'un des avantages de cette structure réside dans son étage de sortie de type push-pull.

Ainsi le montage peut absorber ou délivrer un courant (source et sink).

Afin d'améliorer l'ICMR, il est souhaitable d'utiliser la source de courant ou lieu du miroir de courant.



## Homework 8 Allen



$$GB = 10\text{MHz} \quad SR = 10/\mu\text{s} \quad VDD = 3\text{V} \quad VSS = -3\text{V}$$

$$VOUT(\text{min}) = -2\text{V} \quad VOUT(\text{max}) = 2\text{V}$$

$$-1\text{V} < ICM < 2\text{V}$$

1. A partir de la valeur du slew rate (SR), il est possible de définir la valeur du courant  $ID7$ .

$$I = CL \times SR = 10E-12 \times 10E6 = 100\mu\text{A}$$

2. Pour calculer S1 et S2, on utilise GB

$$\text{En effet : } GB = \frac{gm1}{CL} \Leftrightarrow gm1 = GB \times CL = 2\pi \times 10E7 \times 10E-11 = 628\mu S$$

$$\text{Par conséquent : } S1 = \frac{(gm1)^2}{2.Kn.\left(\frac{I}{2}\right)} = \frac{(328E-6)^2}{2 \times 110E-6 \cdot \left(\frac{100E-6}{2}\right)} = 35.85 \approx 36$$

Enfin : S1 = S2

3. Déterminer M15 pour fournir une tension de polarisation de M6 et M7

On souhaite garantir :  $V_{bias} = V_T + 2V_{ON}$  avec un choix pour  $V_{ON} = 0.5V$

$$V_{bias} = V_{SG15} = 2V_{ON} + |V_T| = 2 \times (0.5) + |V_T|$$

$$\text{on sait que } 2.V_{ON} = \sqrt{\frac{2I}{Kp.S5}} = 1V \Leftrightarrow S15 = \frac{2 \times I}{Kp.V_{ON}^2} = \frac{2 \times 100E-6}{50E-6 \times 1^2} = 4$$

4. Définir S3, S4, S6 et S7 pour avoir une tension  $v_{ds\_sat} = 0.5V$  et un courant  $I = 1.5.I$

$$S3 = S4 = S6 = S7 = \frac{2.(1.5 \times I)}{Kp.V_{ON}^2} = \frac{2.(1.5 \times 100E-6)}{50E-6 \times (0.5)^2} = 24$$

5. On souhaite obtenir la tension de sortie min

Si  $2V_{ON} + V_T = 1V$  alors  $V_{ON} = 0.15V$ , de plus prenons le cas où le courant est le plus grand soit  $1.5I$ .

$$S8 = S9 = S10 = S11 = \frac{2 \times 1.5I}{Kn.V_{ON}^2} = \frac{2 \times 150E-6}{110E-6 \times (0.15)^2} = 121$$

6. Vérifier que ICM max correspond à la plage spécifiée.

$$V_{IC}(\max) = V_{DD} + V_{SD3}(sat) + V_{TN} = 3 - 0.5 + 0.7 = 3.2V$$

Correct car excède la grandeur fixée.

7. Connaissant ICM, déterminer S5.

$$V_{IC}(\min) = V_{SS} + V_{DS5}(sat) + V_{GS1} = -3 + V_{DS5}(sat) + \left( \frac{\sqrt{2 \times \left(\frac{I}{2}\right)}}{Kn \times 36} + 0.7 \right) = -1V$$

$$V_{DS5(sat)} = 1.141V \rightarrow S_5 = \frac{2I}{K_n \times (V_{DS(sat)})^2} = 1.39 \approx 1.4$$

il vient :  $S_5 = S_{12} = S_{13}$

8. Pour  $S_4$

$$S_{14} = S_3 \cdot \frac{I_{14}}{I_3} = 24 \cdot \frac{I}{1.5I} = 16$$

9. Maintenant on peut calculer les performances du circuit en petits signaux.

tous les transistors on le même  $L$ , par exemple  $L = 1$

$$R_{out} = r_{d11} \cdot g_{m9} \cdot r_{ds9} // g_{m7} \cdot r_{ds7} \cdot (r_{ds2} // r_{ds4})$$

$$g_{m9} = \sqrt{2 \cdot K_n \cdot I \cdot S_9} = 1632 \mu S$$

$$g_{m7} = \sqrt{2 \cdot K_n \cdot I \cdot S_7} = 490 \mu S$$

$$g_{m1} = \sqrt{K_n \cdot I \cdot S_1} = 629 \mu S$$

$$r_{ds9} = r_{ds11} = \frac{25V}{100E-6} = 0.25M\Omega$$

$$r_{ds7} = \frac{20V}{100E-6} = 0.2M\Omega$$

$$r_{ds2} = \frac{25V}{50E-6} = 0.5M\Omega$$

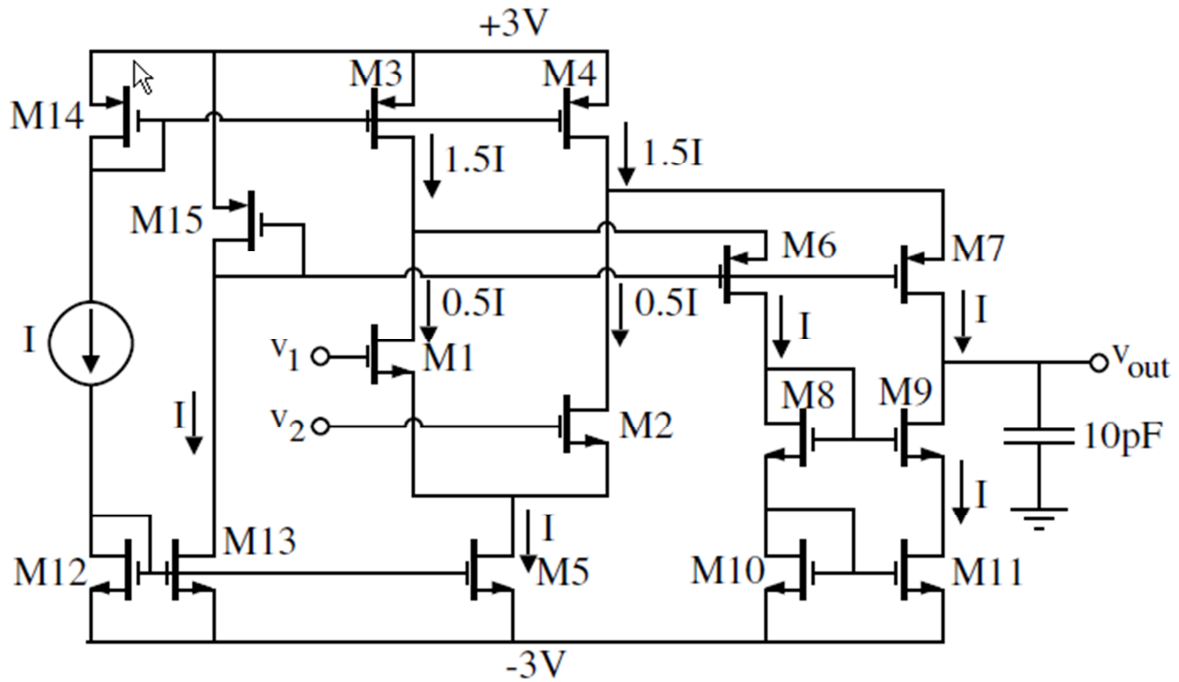
$$r_{ds4} = \frac{20V}{150E-6} = 0.133M\Omega$$

$$R_{out} = 102M\Omega // 10.31M\Omega = 9.3682M\Omega$$

$$A_{vd} = \left( \frac{2+k}{2+2k} \right) \cdot g_{m1} \cdot R_{out} \quad k = \frac{102M\Omega}{(r_{ds2} // r_{ds4}) \cdot g_{m7} \cdot r_{ds7}} = 9.888$$

$$A_{vd} = 0.5459 \times 629E-6 \times 9.3682E6 = 3217V/V$$

Structure Folded cascode



On fixe pour tous les transistors  $L = 1\mu\text{m}$

$GB = 10\text{MHz}$   $SR = \pm 10\text{V}/\mu\text{s}$   $V_{\text{out}}(\text{min}) = -2\text{V}$   $V_{\text{out}}(\text{max}) = +2\text{V}$

$-1 < \text{ICMR} < 2\text{V}$   $V_{\text{DD}} = 3\text{V}$   $V_{\text{SS}} = -3\text{V}$

Résolution:

1)  $I_5 = C_c \times SR = 10^{-11} \times 10^7 = 100\mu\text{A}$

2) On utilise GB pour définir S1 et S2.

Sachant que  $GB = \frac{gm_1}{C_c} \Leftrightarrow gm_1 = GB \times C_c = 2\pi \times 10^7 \times 10^{-11} = 628\mu\text{S}$

$$\left(\frac{W_1}{L_1}\right) = \frac{gm_1^2}{2.K_n.(0.5 \times I_5)} = \frac{628^2}{2 \times 110 \times 50} = 35.85 \quad \rightarrow W_1 = w_2 = 36\mu\text{m}$$

3) Pour définir W15, il faut que la tension de polarisation de M6 et M7 soit égale à  $2V_{\text{DS}}(\text{sat}) + V_{\text{TH}}$ .

Si nous fixons  $V_{\text{DS}}(\text{sat}) = 0.5\text{V}$

$$V_{\text{SG15}} = 2V_{\text{DS}}(\text{sat}) + |V_{\text{T}}| = 2 \times 0.5 + |V_{\text{T}}| \quad \rightarrow V_{\text{ON15}} = 1 = \sqrt{\frac{2I}{K_p \left(\frac{W_{15}}{L_{15}}\right)}}$$

$$\left(\frac{W15}{L15}\right) = \frac{2.I}{Kp.VON15^2} = \frac{2 \times 100}{50 \times 1^2} = 4 \rightarrow W15 = 4\mu m$$

4) Pour obtenir S3, S4, S6 et S7, il faut que ses transistors soient en régime de saturation et sont parcourus par 1.5I.

$$\left(\frac{W3}{L3}\right) = \left(\frac{W4}{L4}\right) = \left(\frac{W6}{L6}\right) = \left(\frac{W7}{L7}\right) = \frac{2 \times 1.5I}{Kp.VDS(sat)^2} = \frac{2 \times 150}{50 \times 0.5^2} = 24$$

$$\rightarrow W3 = W4 = W6 = W7 = 24\mu m$$

5) Pour la valeur du courant qui circule dans les transistors, on se place dans le pire cas, c'est à dire 1.5I.

En prenant :  $2V_{on} + V_T = IV$  alors  $V_{on} = 0.15V$

$$\left(\frac{W8}{L8}\right) = \left(\frac{W9}{L9}\right) = \left(\frac{W10}{L10}\right) = \left(\frac{W11}{L11}\right) = \frac{2 \times 1.5I}{Kn.Von^2} = \frac{2 \times 150}{110 \times 0.15^2} = 121$$

$$\rightarrow W8 = W9 = W10 = W11 = 121\mu m$$

6) Maintenant on peut vérifier que l'on respecte la spec pour ICMR.

$$VIC(max) = VDD + VSD3(sat) + VTHN = 3 - 0.5 + 0.7 = 3.2V$$

7) On utilise ICMR(min) pour définir S5.

$$VIC(min) = VSS + VDS5(sat) + VGS1 = -3 + VDS5(sat) + \left(\sqrt{\frac{2 \times 50}{110 \times 36}} + 0.7\right) = -1V$$

On obtient :  $VDS5(sat) = 1.141V$  donc  $\left(\frac{W6}{L5}\right) = \frac{2.I}{Kn.VDS5(sat)^2} = 1.39 \rightarrow W5 = 1.4\mu m$

Comme M12/ M13 et M5 forme un miroir de courant qui recopie le même courant, on en déduit que :

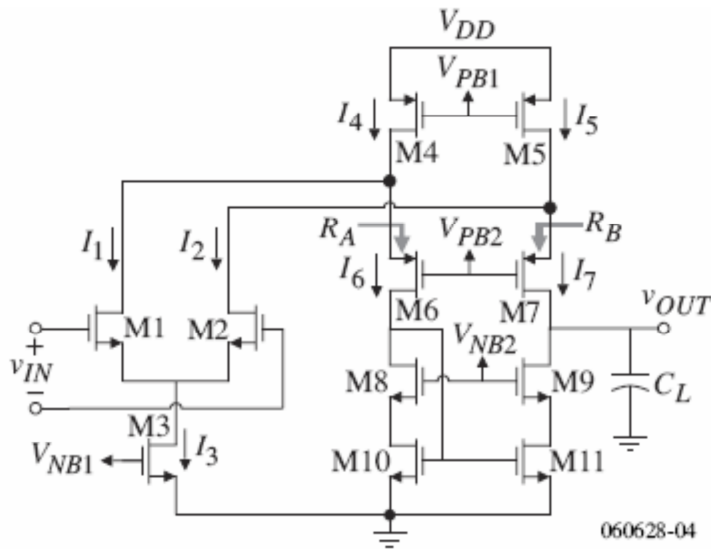
$$W12 = W13 = W5$$

8) Calcul du rapport S14.

$$W14 = W13 \cdot \frac{I14}{I3} = 24\mu m \cdot \frac{I}{1.5I} = 16\mu m$$

9) Performances en petit signal

A poursuivre .....



$$I_3 = SR \times CL = 10E-6 \times 10E-11 = 100 \mu A$$

Nous prendrons  $I_4 = I_5 = 125 \mu A$

$$\text{Sachant que } V_{SDSAT5} = V_{SDSAT7} = \frac{V_{DD} - V_{OUT}(\max)}{2}$$

$$\text{Il vient, } V_{SDSAT5} = V_{SDSAT7} = \frac{2.5 - 2}{2} = 0.25V$$

$$\text{Ainsi } S_5 = \frac{2.I_5}{K_p.(V_{SD5})^2} = \frac{2 \times 125 \mu A}{50E-6 \times 0.25^2} = 80$$

On fixe  $S_5 = S_4 = S_6 = S_7 = 80$

$$\text{Sachant que } V_{DSAT9} = V_{SDSAT11} = \frac{V_{OUT}(\min) - V_{SS}}{2} = \frac{-2 - (-2.5)}{2} = 0.25V$$

$$V_{SDSAT5} = V_{SDSAT7} = \frac{2.5 - 2}{2} = 0.25V$$

$$\text{Ainsi } S_9 = \frac{2.I_9}{K_n.(V_{DS9})^2} = \frac{2 \times 125 \mu A}{110E-6 \times 0.25^2} = 36.36$$

Puis on fixe:  $S_8 = S_8 = S_9 = S_{10} = 36.36$

Concernant la paire différentielle:

On sait que  $GB = \frac{gm1}{CL}$

$$S1 = S2 = \frac{gm1^2}{Kn.I3} = \frac{GB^2 \times CL^2}{Kn.I3} = \frac{(2\pi \times 10E6)^2 (10E-11)^2}{110E-6 \times 100E-6} = 35.9$$

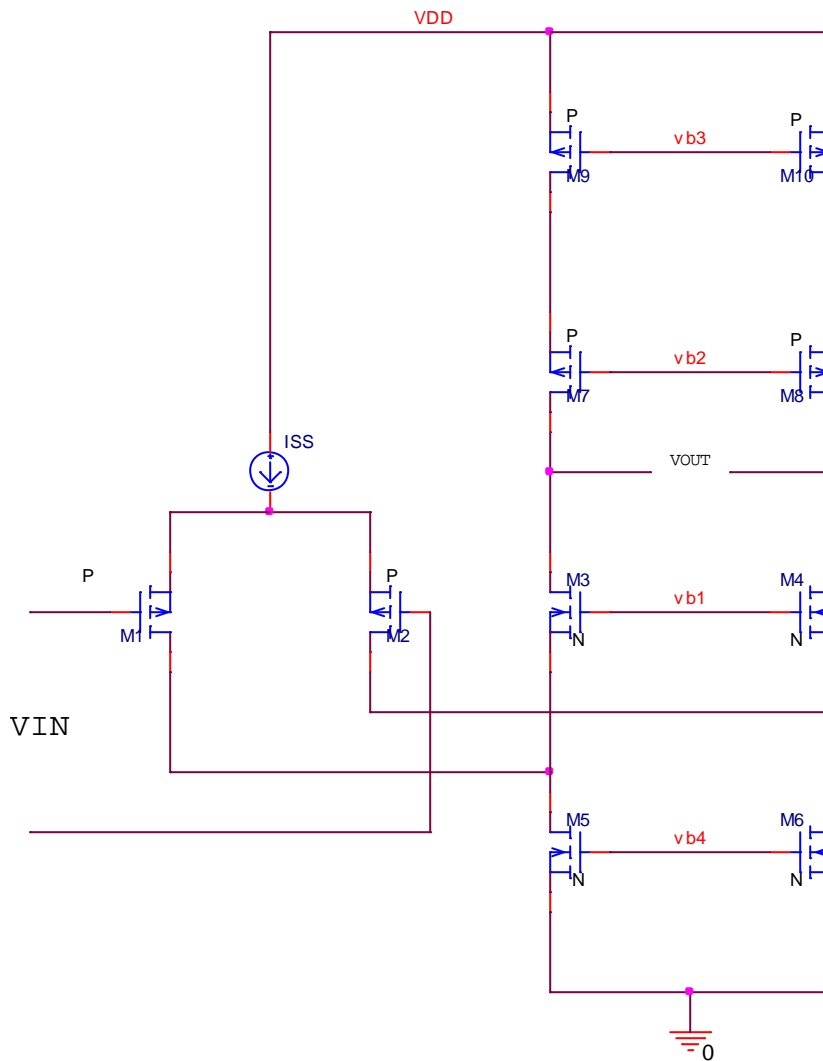
La valeur de ICMR(min) définit S3.

Nous devons vérifier que les rapports S4 et S4 sont suffisants pour satisfaire la valeur maximum de la tension d'entrée en mode commun (ICMR).

$$\text{Il faut que : } S4 = S5 \geq \frac{2I4}{Kp.[VDD - VIN(\text{max}) + VT1]^2} = \frac{2 \times 125\mu A}{50E-6 \times (0.7)^2} = 10.2$$

Folded cascode

VDD = 3V



Excursion maximale en sortie : 2.4V

$$Swing = 2 \left[ VDD - (VOD3 + VOD5 + |VOD7| + |VOD9|) \right] = 2.4V$$

$$VDD - (VOD3 + VOD5 + |VOD7| + |VOD9|) = 3 - \frac{2.4}{2} = 1.8V$$

En général, on fixe une tension  $|VOD7|$  &  $|VOD9|$  qui soit plus grande de  $VOD3$  car il s'agit de PMOS (mobilité plus faible).

De plus,  $VOD5$  est légèrement plus grande que  $VOD3$ .

Arbitrairement, on choisi :

$$VOD3 = 0.3V \quad VOD5 = 0.44V \quad |VOD1| = |VOD2| = |VOD7| = |VOD9| = 0.53V$$

Supposons que  $ID6 = ID5 = 1mA$

$$\left(\frac{W}{L}\right) = \frac{2.ID}{Cox.\mu.(VGS - VTH)^2.(1 + \lambda.VDS)}$$

$$Cox \times \mu_n = \frac{3.9 \times 8.854 \times 10^{-12}}{9 \times 10^{-9}} \times 350 \times 10^{-4} = 134.22 \mu A / V^2$$

$$Cox \times \mu_p = \frac{3.9 \times 8.854 \times 10^{-12}}{9 \times 10^{-9}} \times 100 \times 10^{-4} = 38.36 \mu A / V^2$$

$$\left(\frac{W5}{L5}\right) = \left(\frac{W6}{L6}\right) = \frac{2 \times 1mA}{134.22E - 6.(0.44)^2.(1 + 0.1 \times 0.44)} = 74$$

On sait que  $ID1 = ID2 = 0.5mA$  et que  $ID3 = ID4 = 0.5mA$

$$\left(\frac{W3}{L3}\right) = \left(\frac{W4}{L4}\right) = \frac{2 \times 0.5mA}{134.22E - 6.(0.3)^2.(1 + 0.1 \times 0.3)} = 80$$

$$\left(\frac{W7}{L7}\right) = \left(\frac{W9}{L9}\right) = \frac{2 \times 0.5mA}{38.36E - 6.(0.53)^2.(1 + 0.2 \times 0.53)} = 84$$

$$\left(\frac{W1}{L1}\right) = \left(\frac{W2}{L2}\right) = \frac{2 \times 0.5mA}{38.36E - 6.(0.53)^2.(1 + 0.2 \times 0.53)} = 84$$

$$VB4 = VGS5 = VOD5 + VTH5 = 0.44 + 0.7 = 1.14V$$

$$VB3 = VDD - |VGS9| = VDD - [|VOD9| + |VTH9|] = 3 - 0.53 - 0.8 = 1.67V$$

$$VB1 = VOD5 + VGS3 = VOD5 + VOD3 + VTH3$$

Sachant que

$$VTH3 = VTH0 + \gamma.(\sqrt{|-2\phi F + VSB|} - \sqrt{|-2\phi F|})$$

$$VTH3 = 0.7 + 0.45.(\sqrt{0.9 + 0.44} - \sqrt{0.9})$$

$$VB1 = VOD5 + VGS3 = 0.44 + 0.3 + VTH3 = 1.53V$$

$$VB2 = VDD - |VOD9| - |VGS7| = VDD - |VOD9| - |VOD7| - |VTH7|$$

$$VB2 = 3 - 0.53 - 0.53 - [0.8 + 0.4.(\sqrt{0.8 + 0.53} - \sqrt{0.8})] = 1.04V$$

$$VIN(CM) \leq VDD - VISS - VGS1 = 3 - 0.3 - 0.8 - 0.53 = 1.37V$$

$$V_{IN}(CM) \geq V_{OD5} - V_{TH1} = 0.44 - 0.8 = -0.36V$$

$$A_v = g_{m1} \cdot [(g_{m7} \cdot r_{o7} \cdot r_{o9}) / (g_{m3} \cdot r_{o3} \cdot (r_{o1} // r_{o5}))]$$

$$g_{m1} = \frac{2 \cdot I_{D1}}{V_{GS} - V_{TH}} = \frac{2 \times 0.5mA}{0.53} = 1.89mS$$

$$g_{m7} = g_{m1} = 1.89mS$$

$$g_{m3} = \frac{2 \cdot I_{D1}}{V_{GS} - V_{TH}} = \frac{2 \times 0.5mA}{0.3} = 3.33mS$$

$$r_{o7} = r_{o9} = r_{o1} = \frac{1}{\lambda I_D} = \frac{1}{0.2 \times 0.5mA} = 10K\Omega$$

$$r_{o3} = \frac{1}{\lambda I_D} = \frac{1}{0.1 \times 0.5mA} = 20K\Omega$$

$$r_{o5} = \frac{1}{\lambda I_D} = \frac{1}{0.1 \times 1mA} = 10K\Omega$$

$$A_v = 1.89m \cdot \left[ \frac{(1.89m \times (10K)^2)}{(3.33m \times 20K \times (10K / 2))} \right] = 228$$

En général, on assigne a  $|V_{DS7}|$  &  $|V_{DS9}|$  une valeur plus grande que  $V_{DS3}$  du fait qu'il s'agit de PMOS dont la mobilité  $\mu_p$  est plus faible que  $\mu_n$ .

$$V_{B4} = V_{GS5} = V_{DS5} + V_{TH5}$$

$$V_{B1} = V_{DS5} + V_{GS3} = V_{DS5} + V_{DS3} + V_{TH3}$$

Sachant que :  $V_{TH3} = V_{TH0} + \gamma \cdot \left( \sqrt{|-2\phi F + V_{SB}|} - \sqrt{|-2\phi F|} \right)$

$$V_{B1} = V_{DD} - |V_{GS9}| = V_{DD} - [|V_{DS9}| + |V_{TH9}|]$$

$$V_{B2} = V_{DD} - |V_{DS9}| - |V_{GS7}| = V_{DD} - |V_{DS9}| - |V_{DS7}| - |V_{TH7}|$$

[http://patrice.delpy.free.fr/sujets/microelectronique/Exos01/Solns\\_24.pdf](http://patrice.delpy.free.fr/sujets/microelectronique/Exos01/Solns_24.pdf)

<http://bwrc.eecs.berkeley.edu/classes/ee140/lectures.htm>

////////

Amplificateur différentiel à miroir de courant replié (folded current mirror diff amp).

Cette structure est très utile lors que les tensions d'alimentation sont faibles.

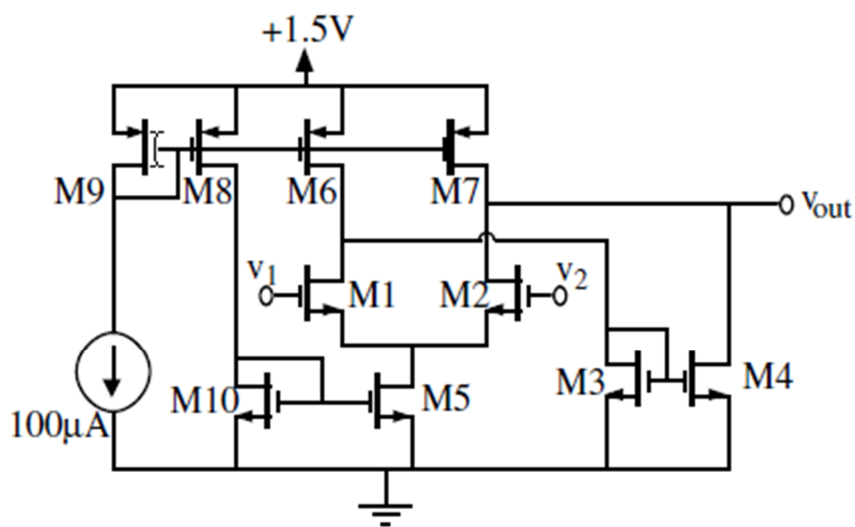
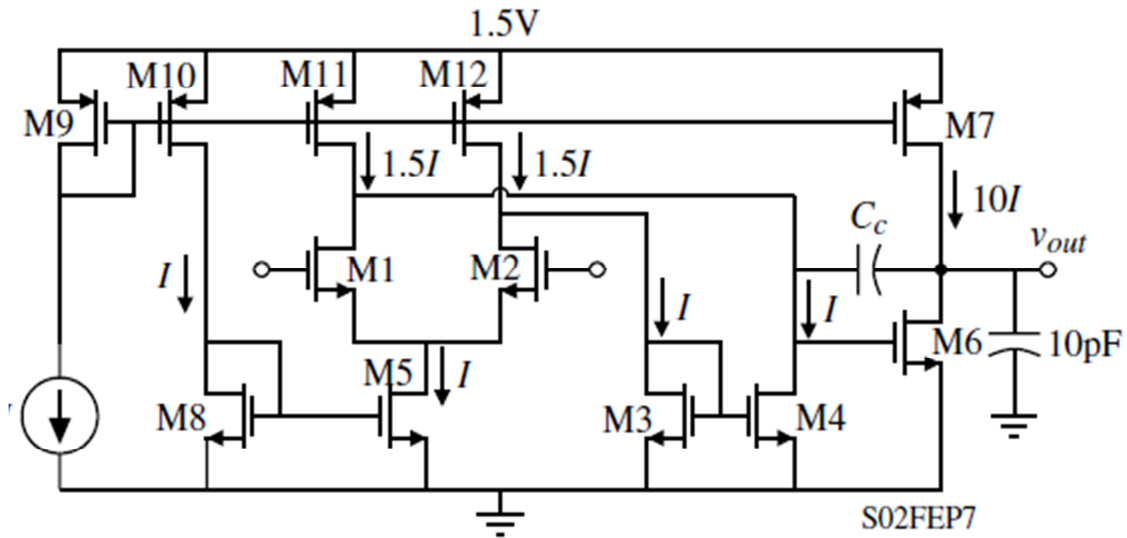


Fig. P5.2-18



$$SR = 10V \quad V_{out(min)} = 0.75V \quad V_{out(max)} = 1.25V \quad GB = 10MHz$$

$$ICMR = [1V, 2V] \quad PM = 60^\circ \quad p = 2GB \quad z = 10GB$$

$$K_n = 24\mu A/V^2 \quad K_p = 8\mu A/V^2 \quad V_{THN} = -V_{THP} = 0.75V$$

$$\text{Lambda } n = 0.01 \quad \text{Lambda } p = 0.02$$

$$p2 = 2GB \rightarrow \frac{gm6}{CL} = 2 \cdot \frac{gm1}{Cc} \quad \text{et } z = 10Gb \rightarrow gm6 = 10gm1$$

$$\text{Au final } Cc = \frac{CL}{5} = 2pF$$

$$I = SR \cdot Cc = 2pF \times 10^7 = 20\mu A$$

$$GB = \frac{gm1}{Cc} \rightarrow gm1 = 20\pi \times 10^6 \times 2 \times 10^{-12} = 40\pi \times 10^{-6} = 125.67\mu S$$

$$\left(\frac{W1}{L1}\right) = \left(\frac{W2}{L2}\right) = \frac{gm1^2}{2K_n \cdot \frac{I}{2}} = \frac{(125.67E-6)^2}{2 \times 24E-6 \times 10E-6} = 32.9 \quad W1 = W2 = 33\mu m$$

$$V_{IC(min)} = V_{DS5(sat)} + V_{GS1} = 1V$$

$$V_{DS5(sat)} = 1 - \sqrt{\frac{2 \times 10}{24 \times 33}} - 0.75 = 0.0908V$$

$$\text{Alors } V_{DS5(sat)} = \sqrt{\frac{2 \times I}{K_n \times \left(\frac{W5}{L5}\right)}} \rightarrow \left(\frac{W5}{L5}\right) = \frac{2 \times 20}{24 \cdot (0.0908)^2} = 201.9\mu m$$

$$\text{soit } W5 = 202\mu m$$

$$VIC(\max) = VDD - VSD11(\text{sat}) + VTHN = 1.5 - VSD11(\text{sat}) + 0.75 = 2V$$

$$VSD11(\text{sat}) = 0.25V$$

$$VDS11(\text{sat}) \leq \sqrt{\frac{2 \times 1.5I}{Kp \times \left(\frac{W11}{L11}\right)}} \rightarrow \left(\frac{W11}{L11}\right) \geq \frac{2 \times 30}{8 \cdot (0.25)^2} = 120 \mu m$$

$$W11 = W12 > 120 \mu m$$

$$VIC(\max) \geq VGS3 + VTHN \rightarrow VGS3 = 1.25 \geq \sqrt{\frac{2I}{Kn \cdot \left(\frac{W3}{L3}\right)}} + 0.75V$$

$$\left(\frac{W3}{L3}\right) = \left(\frac{W4}{L4}\right) = \frac{2 \times 20}{(0.5)^2 \times 24} = 6.67$$

Pôle du miroir

$$p3 = \frac{gm3}{C_{miroir}} = \frac{gm3}{2 \times 0.667 \times \left(\frac{W3}{L3}\right) \cdot Cox} = \frac{\sqrt{2 \times 24 \times 6.67 \times 20E-6}}{2 \times 0.667 \times 6.67 \times 0.5E-15} = 17.98E9$$

On Remarque que l'on respecte la règle 10GB, donc les tailles de M3 et M4 sont valident.

$$gm6 = 10 \cdot gm1 = 1256.7 \mu S$$

$$gm6 = \sqrt{2 \cdot Kn \cdot \left(\frac{W6}{L6}\right) \cdot 10I} \rightarrow \left(\frac{W6}{L6}\right) = 164.5 \mu m$$

$$VOUT(\min) = 0.5V \rightarrow VDS6(\text{sat}) = 0.5 = \sqrt{\frac{2 \cdot 10I}{Kn \cdot \left(\frac{W6}{L6}\right)}} \rightarrow W6 = 66.67 \mu m$$

Par conséquent, on prendra  $W6 = 165 \mu m$

$$\text{Pour avoir une bonne recopie en courant, } \frac{W4}{L4} = \frac{I4}{I6} \cdot \frac{W6}{L6} = 8.25 \mu m \quad \text{on prendra } 7 \mu m$$

Pour calculer W7 on se sert de  $VOUT(\max)$

$$V_{OUT}(\max) = 0.25V \geq V_{DS7}(\text{sat}) = \sqrt{\frac{2 \times 200\mu A}{8E-6 \cdot \left(\frac{W7}{L7}\right)}}$$

$$\frac{W7}{L7} \geq \frac{400\mu A}{8E-6 \times (0.25)^2} = 800\mu m$$

$$\frac{W9}{L9} = \frac{W10}{L10} = \frac{\frac{W7}{L7}}{10} = 80 \quad \text{alors } W9 = W10 = 80\mu m$$

$$\frac{W11}{L11} = \frac{W12}{L12} = \frac{1.5}{10} \cdot \frac{W7}{L7} = 120$$

On voit que W11 et W12 doivent être plus grand que 120μm pour satisfaire VIC(max)

Donc W11 = W12 = 120μm

$$P_{diss} = 15I \times 1.5 = 300\mu A \times 1.5 = 450\mu W$$

Cascode repliée (folded cascode)

Un OTA à cascode replié est particulièrement rapide car un miroir de courant est supprimé. De plus, la plage de tension d'entrée peut être étendue vers le haut.

Fold cascode opamp can offer good input common-mode range and self-compensation.

Greater output swing

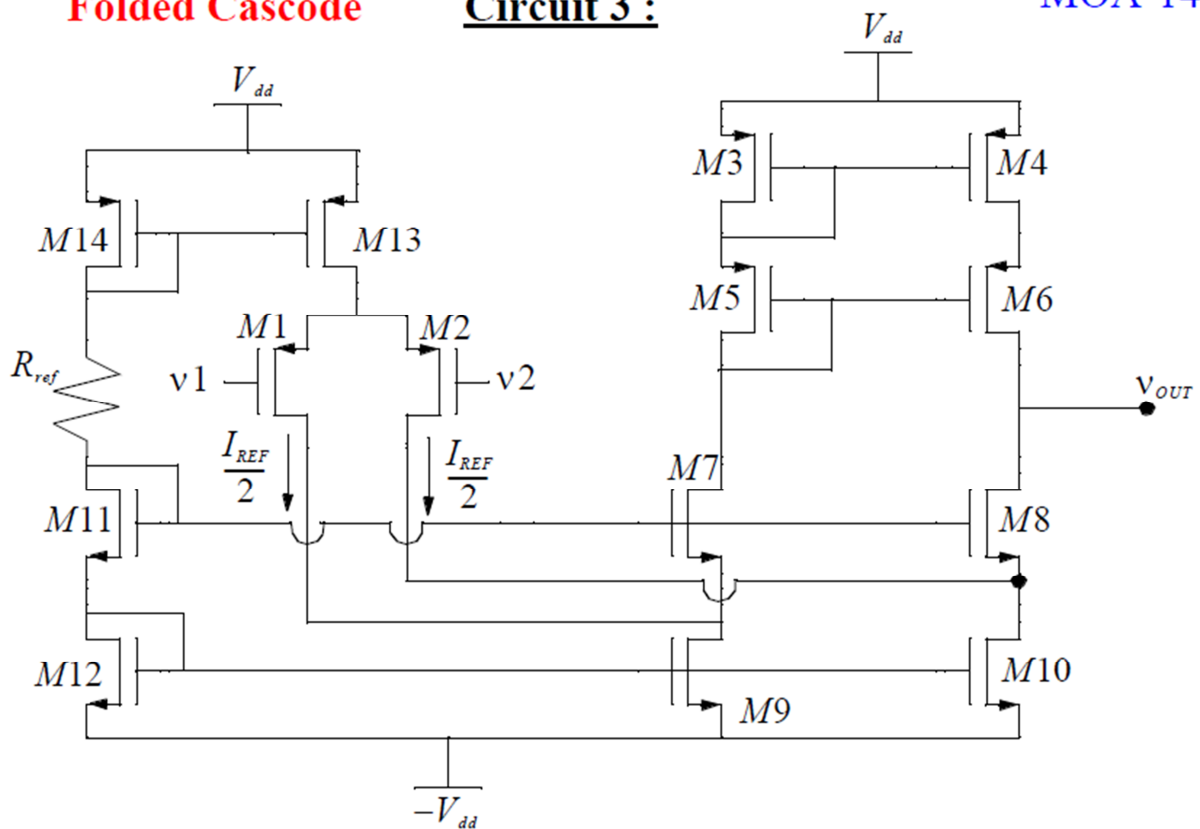
Advantages:

1. High Gain
2. Improved Bandwidth
3. High Slew rate
4. High stability
5. High input impedance

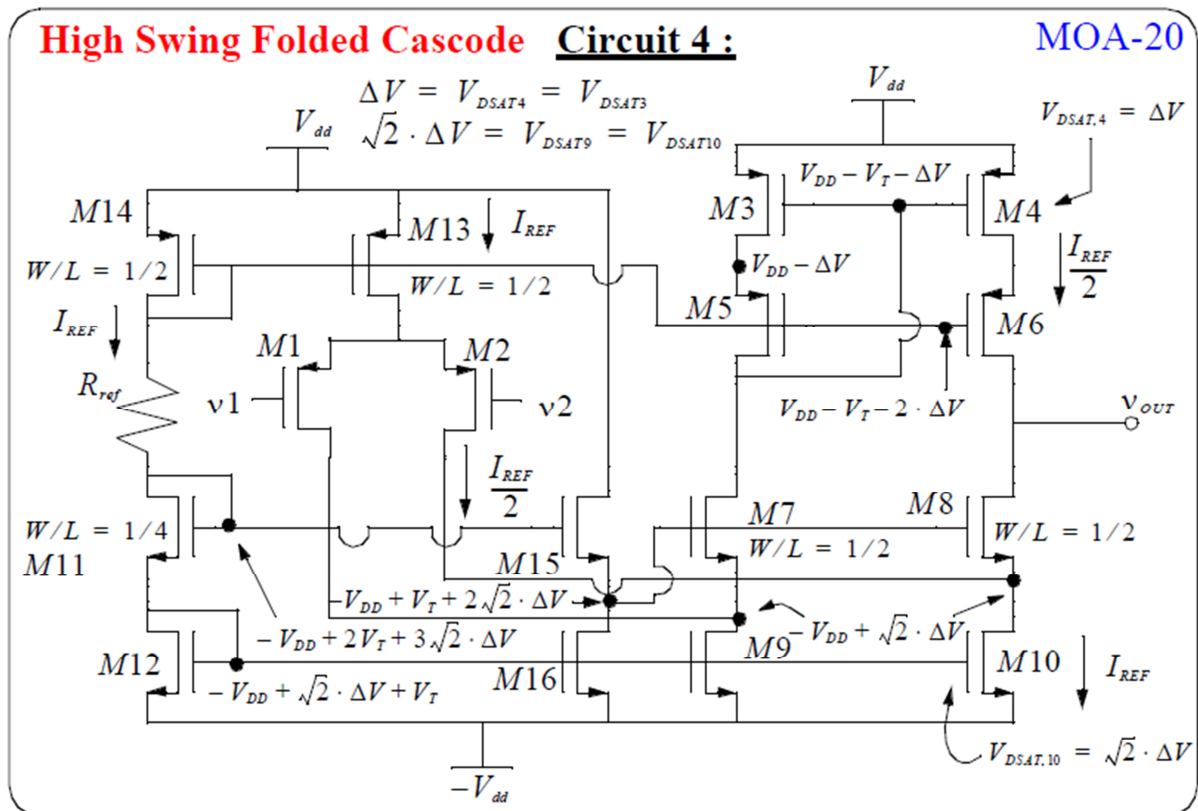
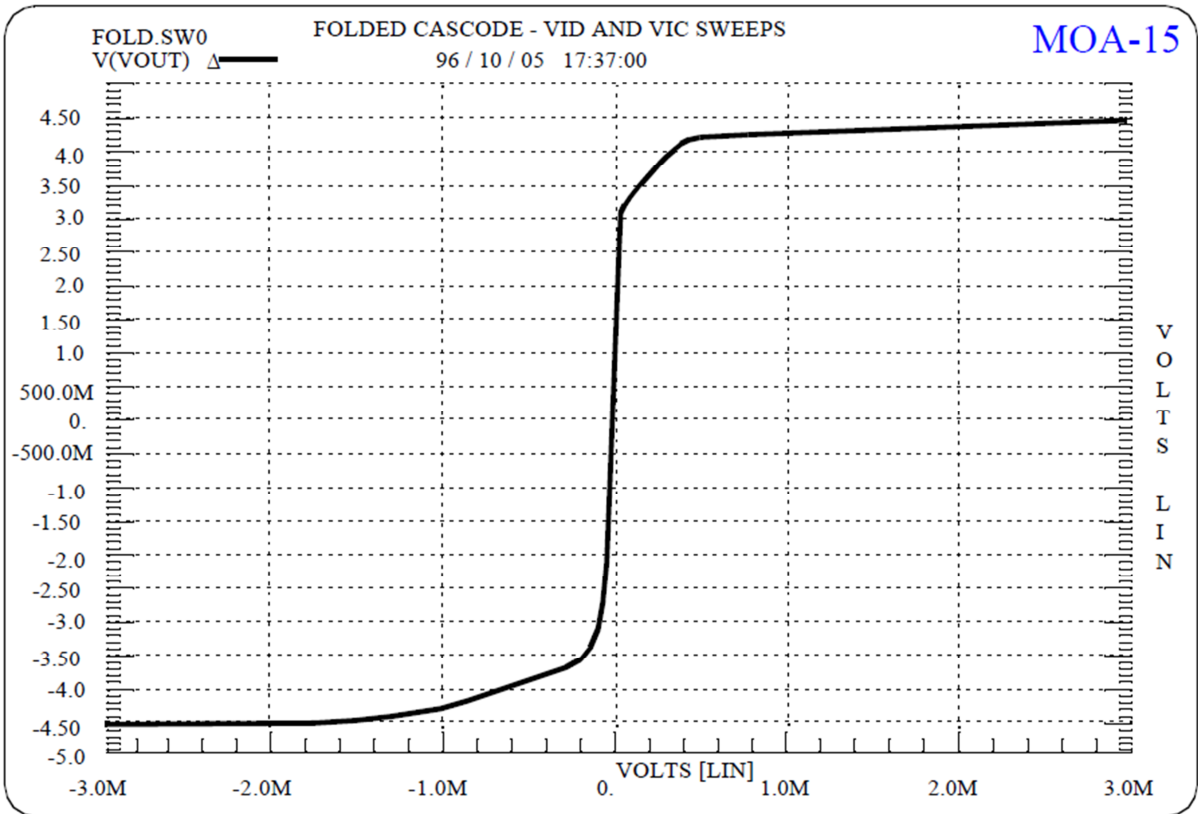
### Folded Cascode

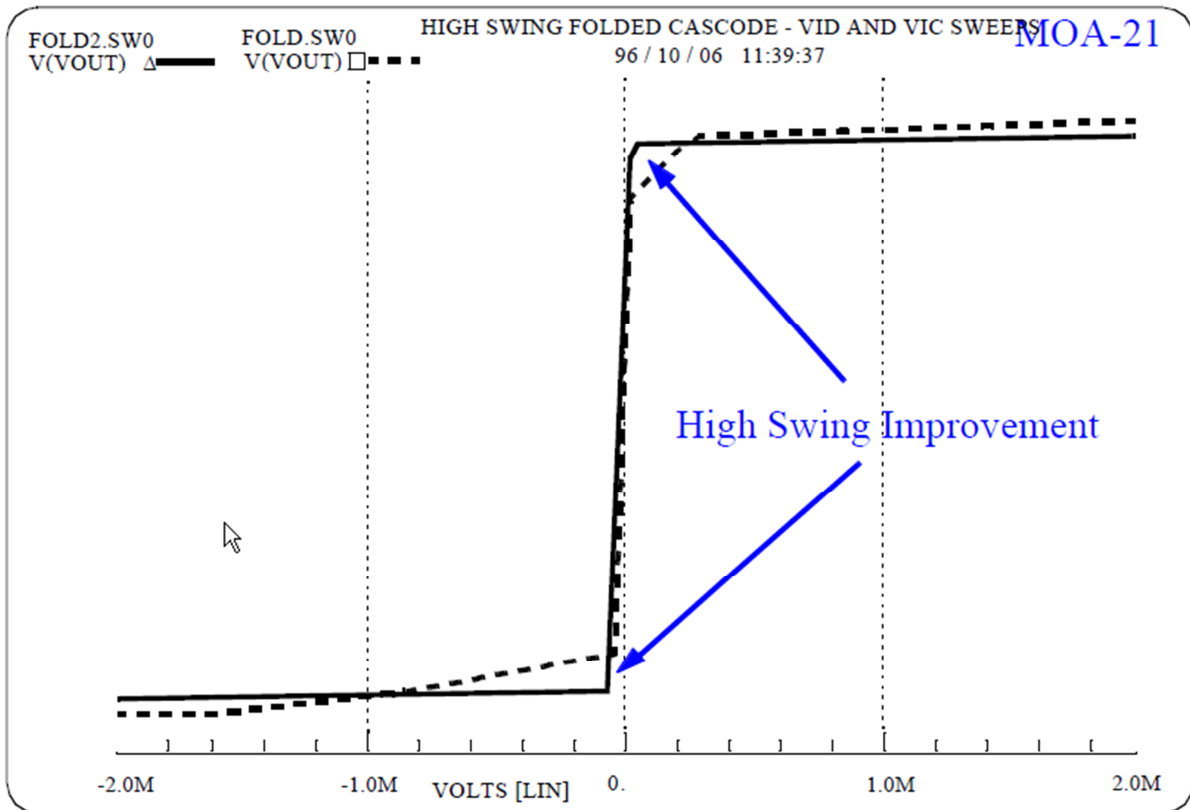
### Circuit 3 :

MOA-14



[http://webpages.eng.wayne.edu/cadence/ECE7570/doc/wsota\\_w03.pdf](http://webpages.eng.wayne.edu/cadence/ECE7570/doc/wsota_w03.pdf)





M15-M16 perform level shift to bias M9 and M10 at the edge of linear.

M7 and M8 have 1/2 sized W/L because the current is  $I_{ref}/2$ .

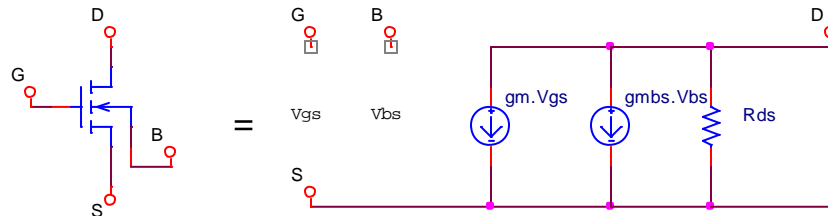
The connection to M5 from M14 sets the M3 at the edge of linear operation.

The W/L's are 1 unless otherwise shown. This is smaller than you would want to use, but this was done to show the ratioing that is required to place the output in high swing.

The Gain and Rout calculations are the same as for circuit 3 and are carried out as described by DP-21 to DP-23.

## Equations fondamentales pour un MOSFET

A la différence des transistors bipolaires, le courant n'est constitué que d'un seul type de porteurs (électrons ou trous), d'où le terme employé : « transistor unipolaire ».



⇒ Transconductance

C'est le paramètre le plus important. Il correspond à la pente du transistor.

Ce paramètre représente la possibilité de contrôler la source de courant grâce à la tension de grille. Elle est directement liée à l'amplification du transistor.

- Cut-off – pas de régime d'inversion

$$VGS < VTH \quad VGD < VTH \quad VDS > 0 \quad \text{alors} \quad ID = 0$$

- Région ohmique, linéaire ou triode – mode d'inversion

$$VGS > VTH \quad VGD > VTH \quad VDS > 0$$

$$ID = K \cdot \left(\frac{W}{L}\right) \cdot \left[ (VGS - VTH) \cdot VDS - \frac{VDS^2}{2} \right]$$

- Région de saturation, pentode – pinched-off et mode d'inversion

$$VGS > VTH \quad VGD < VTH \quad VDS > 0 \quad \text{alors} \quad ID \text{ est fonction de } VDS$$

$$ID = \frac{1}{2} \cdot K \cdot \left(\frac{W}{L}\right) \cdot (VGS - VTH)^2$$

On remarque à l'utilisation que le MOSFET en saturation est équivalent à un générateur qui n'est pas idéal. En effet, il existe une légère pente due à la résistance qui n'est pas infinie, donc l'expression du courant devient :

avec  $\lambda$  qui correspond au coefficient de modulation de la largeur de grille (canal)

$$ID = \frac{1}{2} \cdot K \cdot \left(\frac{W}{L}\right) \cdot (VGS - VTH)^2 \cdot (1 + \lambda \cdot VDS)$$

L'expression complète est la suivante :

$$ID = \frac{W}{2.L} \cdot \mu n.Cox. (VGS - VTH)^2 \cdot [1 + \lambda \cdot (VDS - Veff)]$$

$$Veff = VGS - VTH == VDSsat$$

$$\lambda = \frac{K rds}{2.L \cdot \sqrt{VDS - Veff + \phi 0}} \quad \text{et} \quad K rds = \sqrt{\frac{2 \cdot \epsilon si}{q \cdot Na}}$$

**Il est important de savoir que  $\lambda$  croît si  $L$  décroît.**

Cependant, on utilise fréquemment l'expression simplifiée et on néglige l'effet de  $\lambda$ .

On définit les paramètres suivant :

- $gm \equiv$  transconductance principale

Elle représente l'amplification du courant de drain quand une tension est appliquée entre la grille et la source.

$$gm \approx \frac{\partial ID}{\partial VGS} \text{ pour VDS constant}$$

$$\text{En régime de saturation} \quad ID = \frac{W}{2.L} \cdot \mu n.Cox. (VGS - VTH)^2$$

$$gm \approx \frac{\partial ID}{\partial VGS} \approx \frac{W}{L} \cdot \mu n.Cox. (VGS - VTH) \approx \frac{W}{L} \cdot \mu n.Cox. (Veff) = \frac{2.ID}{Veff} = \sqrt{2 \cdot \mu n.Cox. \frac{W}{L} \cdot ID}$$

- $g0 \equiv$  conductance de sortie ou de drain

Elle correspond à l'impédance de sortie du transistor. Elle a pour origine la modulation de la longueur du canal quand VDS varie.

On trouve aussi la notation  $gds$

$$g0 \approx \frac{\partial ID}{\partial VDS}$$

$$ID = \frac{W}{2.L} \cdot \mu n.Cox. (VGS - VTH)^2 \cdot [1 + \lambda \cdot (VDS - VDSsat)]$$

$$g0 \approx \frac{\partial ID}{\partial VDS} = \frac{W}{2.L} \cdot \mu n.Cox. (VGS - VTH)^2 \cdot \lambda \approx \lambda \cdot ID$$

En définitive, la résistance de sortie correspond à l'inverse de la conductance de sortie

$$r_0 = \frac{1}{g_0} = \frac{1}{\lambda \cdot ID} \quad \text{dans les ouvrages techniques, on rencontre aussi } r_0 = r_{ds}$$

$g_{mb}$   $\equiv$  transconductance substrat (bulk - backgate)

Décrit comment le courant  $ID$  est fonction de la tension du substrat (body effect).

$$g_{mb} \approx \frac{\partial ID}{\partial V_{BS}}$$

En régime de saturation  $ID = \frac{W}{2 \cdot L} \cdot \mu_n \cdot C_{ox} (V_{GS} - V_T)^2$

$$g_{mb} \approx \frac{\partial ID}{\partial V_{BS}} = \frac{W}{L} \cdot \mu_n \cdot C_{ox} (V_{GS} - V_T) \left( -\frac{\partial V_T}{\partial V_{BS}} \right)$$

comme  $V_T(V_{BS}) = V_{T0} + \gamma \left( \sqrt{-2 \cdot \phi_p - V_{BS}} - \sqrt{-2 \cdot \phi_p} \right)$

alors  $\frac{\partial V_T}{\partial V_{BS}} = \frac{-\gamma}{2 \cdot \sqrt{-2 \cdot \phi_p - V_{BS}}}$

donc  $g_{mb} = \frac{\gamma \cdot g_m}{2 \cdot \sqrt{-2 \cdot \phi_p - V_{BS}}}$

$$g_{mbs} = \frac{g_m \cdot \gamma}{2 \cdot \sqrt{2 \cdot \phi_F + |V_{bs}|}}$$

### Tension de seuil – influence du body :

$$V_{TH}(V_{bs}) = V_{FB} - 2 \cdot \phi_p + \frac{1}{C_{ox}} \cdot \sqrt{2 \cdot \epsilon_s \cdot q \cdot N_a \cdot (-2 \cdot \phi_p - V_{bs})}$$

$$V_t(V_{bs}) = V_{t0} + \gamma \left( \sqrt{-2 \cdot \phi_p - V_{bs}} - \sqrt{-2 \cdot \phi_p} \right)$$

On trouve aussi la forme :  $V_T = V_{T0} + \gamma \left( \sqrt{V_{SB} + |2 \cdot \phi_p|} - \sqrt{|2 \cdot \phi_p|} \right)$

$$\gamma = \frac{1}{C_{ox}} \cdot \sqrt{2 \cdot \epsilon_s \cdot q \cdot N_a} \quad \phi_0 = V_t \cdot \ln \left( \frac{N_a \cdot N_d}{n_i^2} \right)$$

$$\phi_p = -V_t \cdot \ln \left( \frac{N_a}{n_i} \right) \quad \text{potentiel de surface (0.3 à 1V)}$$

Bien évidemment :  $V_{T0} = V_{TH}$  si  $V_{BS} = 0$

Si  $V_{BS}$  est différent de zéro, alors le seuil du transistor croît en suivant la relation précédente.

Hypothèse de départ :

Le bulk est relié à la source. Comme on a l'habitude de connecter la source au 0V (ou GND) alors  $V_{BS}=0$ .

Expression générale du courant  $I_d$  :

$$I_D = \frac{W}{L} \cdot \mu_n \cdot C_{ox} \cdot \left( V_{GS} - \frac{V_{DS}}{2} - V_T \right) V_{DS} = \frac{W}{L} \cdot \mu_n \cdot C_{ox} \cdot \left[ (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

Pour  $V_{DS}$  petit, le terme élevé au carré peut être négligé

$$\text{Alors } I_D = \frac{W}{L} \cdot \mu_n \cdot C_{ox} \cdot (V_{GS} - V_T) V_{DS}$$

**Différente mise en forme :**

$$I_D = \frac{K}{2} \cdot \left( \frac{W}{L} \right) \cdot (V_{GS} - V_{TH})^2 \quad \text{soit} \quad V_{GS} = \sqrt{\frac{2 \cdot I_D}{K \cdot \left( \frac{W}{L} \right)}} + V_{TH}$$

$$V_{DS}(sat) = V_{GS} - V_{TH} = \left[ \sqrt{\frac{2 \cdot I_D}{K \cdot \left( \frac{W}{L} \right)}} + V_{TH} \right] - V_{TH} = \sqrt{\frac{2 \cdot I_D}{K \cdot \left( \frac{W}{L} \right)}}$$

$$I_D(sat) = K \cdot \left( \frac{W}{L} \right) \cdot V_{DS}^2(sat)$$

$$g_m = K \cdot \left( \frac{W}{L} \right) \cdot (V_{GS} - V_{TH}) \quad \text{ou bien} \quad g_m = \sqrt{2 \cdot I_D \cdot K \cdot \left( \frac{W}{L} \right)}$$

On écrit aussi  $g_m = \sqrt{2 \cdot \beta \cdot I_D}$

Avec  $\beta = K \cdot \left( \frac{W}{L} \right)$  sachant que  $K = \mu \cdot C_{ox} = \mu \cdot \frac{\epsilon_{ox}}{t_{ox}}$

Bêta s'exprime en A/V<sup>2</sup>

La lecture anglo-saxonne utilise le terme K, cette la transconductance intrinsèque

Pour une technologie Cmos de 0.8 $\mu$ m :

Paramètres	Description	Valeur Nmos	Valeur Pmos	Unités
VT0	Seuil pour Vbs=0V	0.75	-0.85	V
K	Transconductance pour Vbs=0V	110	50	$\mu$ a/V <sup>2</sup>
$\gamma$	Seuil du bulk	0.4	0.57	$\sqrt{V}$
$\lambda$	Modulation de la largeur du canal	0.04(L=1 $\mu$ m) 0.01(L=2 $\mu$ m)	0.05(L=1 $\mu$ m) 0.01(L=2 $\mu$ m)	V <sup>-1</sup>
$\phi = 2.\phi F$	Potentiel de surface en forte inversion	0.7	0.8	V